BBC
BROWN BOVERI

Vericrypt® 1100 Grundgerät SV 12-1101 B und SV 12-1101 B-1

HENR 91 012 D

Technische Beschreibung



Inhaltsverzeichnis

Seite

1. Allgemeines

1.1 Funktion 2
1.2 Gehäusevarianten 2
1.3 Gerätebezeichnungen 4

2. Bedienung

2.1 Programmierung im «Portabel»-Einsatz 5
2.2 Programmierung im «Mobil»-Einsatz 5
2.3 Inbetriebnahme und Sprechverkehr 5

3. Einsatzarten

3.1 Übersicht der Einsatzarten 6
3.2 Anpassungsbeispiele 6
3.3 Grundgerätevarianten 10

4. Allgemeine Funktionsbeschreibung

4.1 Speisung 14
4.2 Sendepfad 14
4.3 Empfangspfad 17
4.4 Ablaufsteuerung 20
4.5 Programmsynchronisierung 22

5. Detailbeschreibung Analogprint

5.1 Regelverstärker 23
5.2 A/D-Wandler 24
5.3 Ausblendung 25
5.4 D/A-Wandler 26
5.5 Pilotauswertung 27
5.6 Klar-Detektor 28
5.7 Bandsperrfilter BBC 762 28
5.8 Bandpassfilter BBC 763 28
5.9 Tiefpassfilter BBC 764 28
5.10 DC/DC-Wandler 29
5.11 Speisespannungsüberwachung 29
5.12 Oszillator und Teiler 29
5.13 Abblockung von HF-Störungen 29
5.14 Referenzspannung 29

6. Detailbeschreibung Digitalprint

6.1 Schlüsseleingabe, Schlüsselspeicher 30
6.2 Schlüsselrechner 31
6.3 Sprachspeicher und -ansteuerung 32
6.4 Taktaufbereitung und Leitwerk 33

7. Unterhalt und Reparatur

7.1 Mechanische Kontrolle 35
7.2 Demontage / Montage 35
7.3 Pufferbatteriekontrolle 36
7.4 Reparaturen 36

8. Funktionskontrolle

8.1 Einleitung 37
8.2 Prüfablauf 37

9. Technische Daten

9.1 Signalbezeichnung 41
9.2 Steckerbelegung 41
9.3 Kenn- und Grenzwerte 43

1. Allgemeines

Diese Gerätebeschreibung gilt nur für die Grundgeräte der Serie B. Geräte ohne Serie-Schild gehören zur Serie A (Beschreibung HENR 91 011).

1.1 Funktion

Das Grundgerät 1101B enthält die Verschleierungseinrichtung. Im Sendebetrieb wird eine Klarinformation in Kryptoinformation transformiert, im Empfangsbetrieb eine Kryptoinformation in Klarinformation zurücktransformiert. Das Grundgerät führt zudem verschiedene Zusatzfunktionen aus, es sind: Sende-Empfangssteuerung des Übertragungskanals, Erkennung von Klarinformation im Empfangsbetrieb und Durchschalten derselben ohne Entschleierungsoperation (sogenanntes «Clear Voice Override»), Speicherung des einmal programmierten Schlüssels und Aufbereitung von Warntönen zur Anzeige von ungenügender Speisespannung und durchgeschalteter Klarinformation.

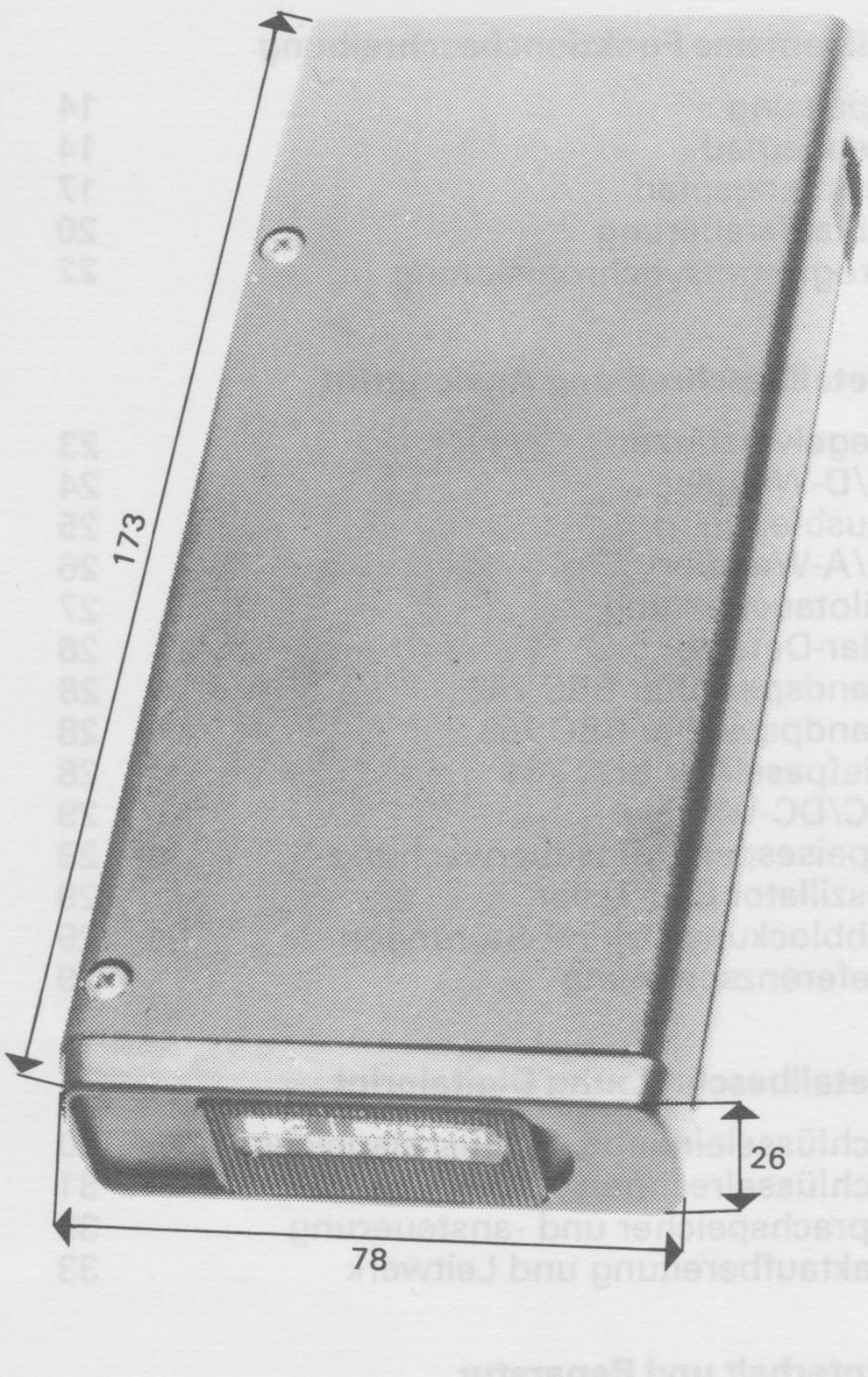
1.2 Gehäusevarianten

Es werden zwei Gehäuse unterschieden. Das eine wird als Langvariante bezeichnet und kann als Speisung eine NiCd-Batterie aufnehmen; das andere wird Kurzvariante genannt und muss via dem Adaptermodul gespeist werden. Die Kurzvariante ist um 30 mm kürzer als die Langvariante mit Batterie.
Die Geräte werden wie folgt identifiziert: (Fig. 1.1)
– Grundgerät Langvariante: SV 12-1101B
– Grundgerät Kurzvariante: SV 12-1101B-1



BBC HE 194 703

SV12-1101B



SV12-1101B-1

Fig. 1.1 Grundgeräte

Der Aufbau beider Varianten ist identisch. Zwei Leichtmetallgehäuseschalen ① tragen ein Paket von zwei gedruckten Schaltungen ②. Als tragende Elemente dienen je das Front- und Endstück, welche als Dichtung ausgelegt sind. Das Endstück ③ ist steckbar; es ist bei der Langvariante als Kontaktträger für die Batterie und bei der Kurzvariante als Buchsenträger für den Schlüsseleingabestecker ausgebildet. Vier Schrauben ④ verschliessen das Gerät zu einer sehr kompakten und robusten Einheit. Das Gerät ist spritzwasserdicht. Für die Demontage/Montage siehe Kapitel 7.2.

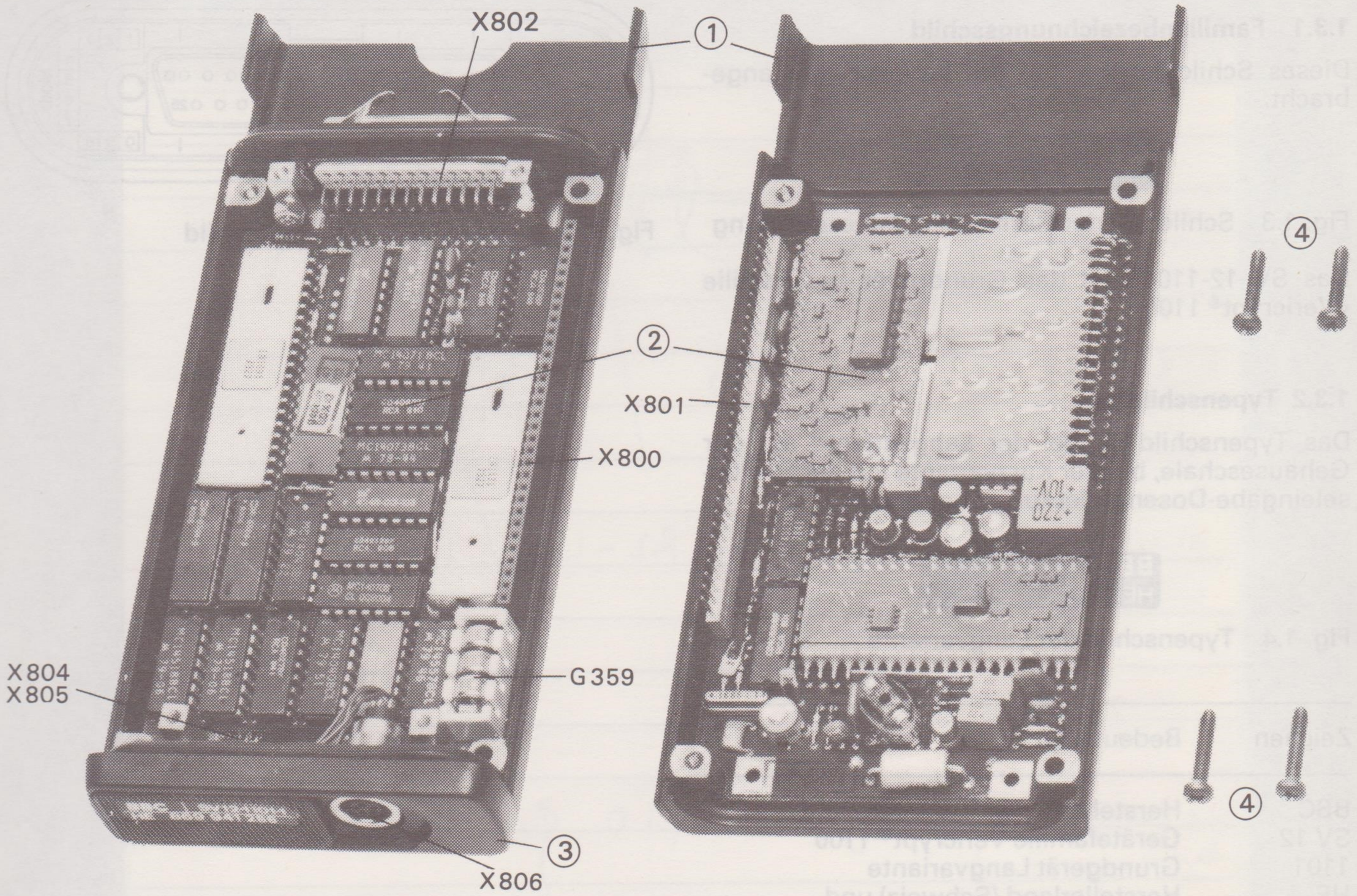
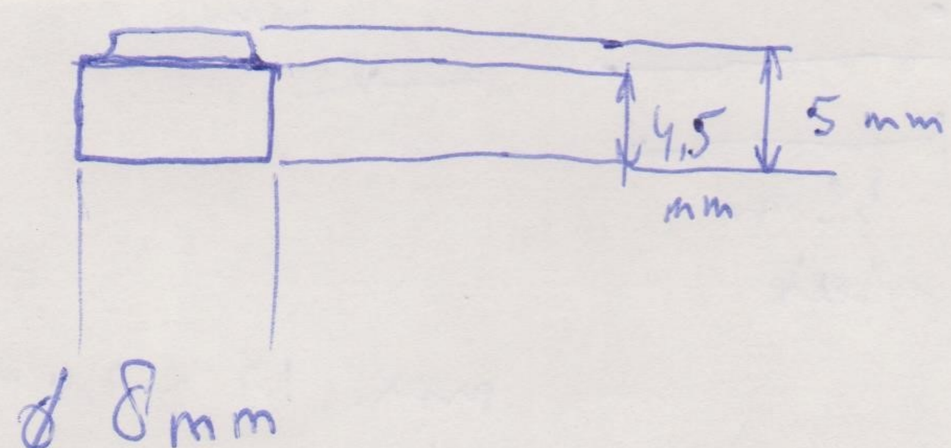


Fig. 1.2 Geöffnetes Grundgerät SV 12-1101B-1

1 x Ni-Cd cell G 359
TYPE: LECLANCHE, 1ØB



1.3 Gerätebezeichnungen

Das Grundgerät SV 12-1101B ist mit vier, das Grundgerät SV 12-1101B-1 mit drei Schildern gekennzeichnet. Jeder Print ist mit einem Typenschild versehen, welches u. a., wie das Typenschild auf dem Gehäuse, eine individuelle Nummer trägt.

1.3.1 Familienbezeichnungsschild

Dieses Schild ist nur bei der Langvariante angebracht.



Fig. 1.3 Schild mit der Gerätefamilienbezeichnung

Das SV 12-1101B ist das Grundgerät der Familie «Vericrypt® 1100».

1.3.2 Typenschild

Das Typenschild ist bei der Langvariante auf der Gehäuseschale, bei der Kurzvariante auf der Schlüsseleingabe-Dosenabdeckung angebracht.

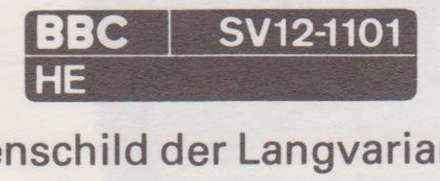


Fig. 1.4 Typenschild der Langvariante

Zeichen	Bedeutung
BBC	Herstellerfirma
SV 12	Gerätefamilie Vericrypt® 1100
1101	Grundgerät Langvariante
HE ...	Herstellerland (Schweiz) und individuelle Geräte-Nr.

1.3.3 Serie- und Variantenschild

Das Serieschild ist links und das Variantenschild rechts neben dem Grundgeräte-Adapterstecker X802 aufgeklebt.
Auf dem Variantenschild sind Abweichungen des Grundgerätes zur Normalversion ersichtlich (siehe Kap. 3.3).

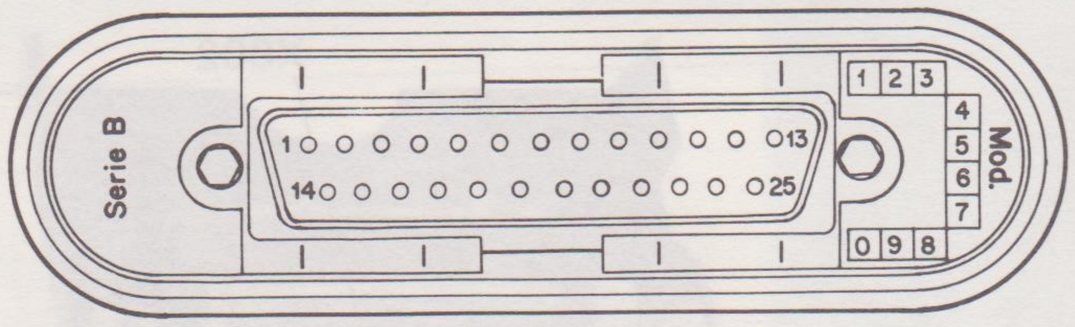
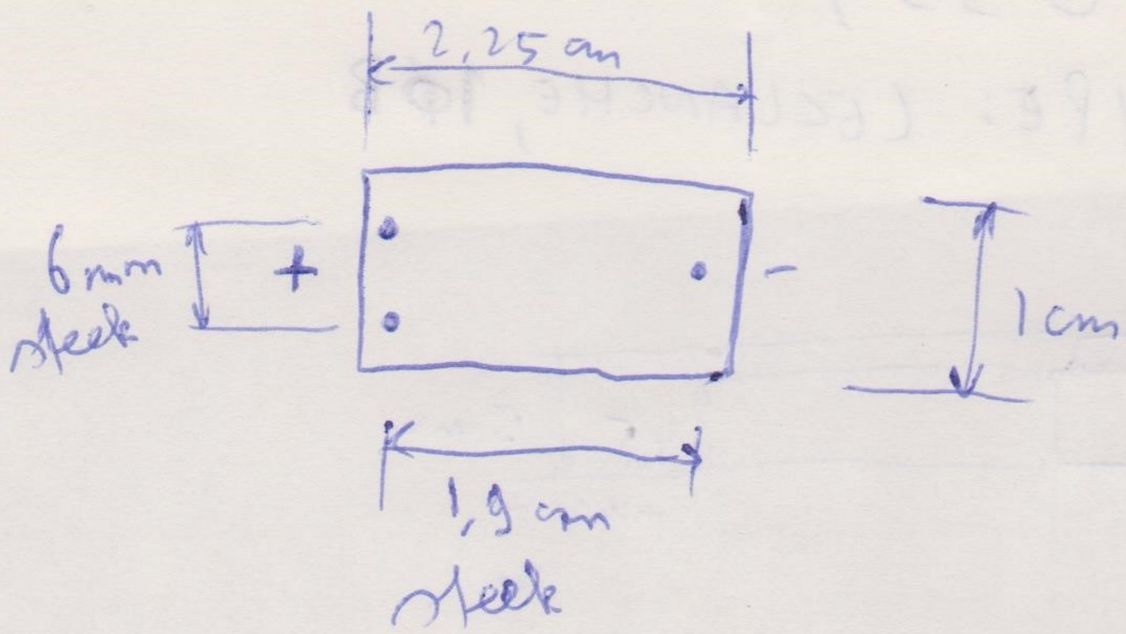


Fig. 1.5 Serieschild / Variantenschild



2. Bedienung

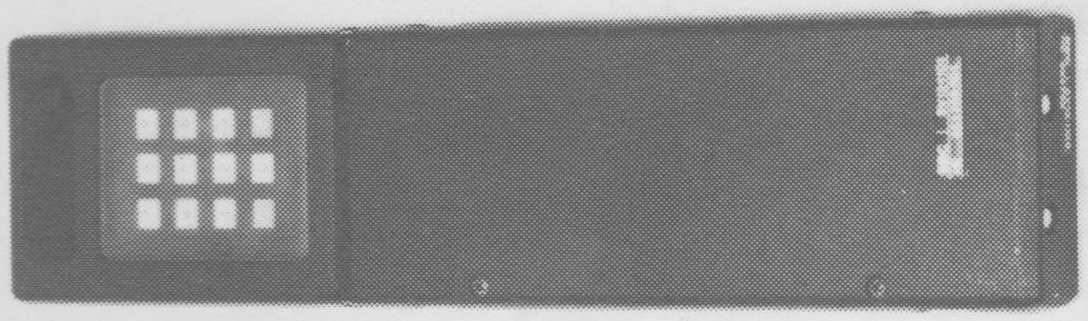
2.1 Programmierung im «Portabel»-Einsatz

Programmierung ist das Einlesen des Schlüssels in das Grundgerät.



2.1.1 Grundgerät Langvariante SV 12-1101B

a) Geladene Batterie in Batteriekammer einstecken.
b) Adapterkopf entfernen und Schlüsseleingabegerät SV 12-1102 in die Kammer mit X802 einstecken. Der halbrunde Verdrehungsschutznocken muss in die Aussparung der Gehäuseschale passen.
c) Sechsstellige Schlüsselzahl eintippen. Die eingegebenen Ziffern werden angezeigt.
d) Bei Korrekturen Taste «C» drücken und Punkt c) wiederholen.
e) Einlesen in das Grundgerät: Drücken der Taste «E». Löscht die Anzeige, so ist die Programmierung beendet.
f) Eingabegerät entfernen und Adapterkopf einstecken, Verdrehungsschutz beachten.



2.1.2 Grundgerät Kurzvariante SV 12-1101B-1

a) Adapterkopf in Grundgerät einstecken, Verdrehungsschutz beachten.
b) Adapterkopf mit Kabel an das Funkgerät anschliessen.
c) Funkgerät und Verschleierungsgerät einschalten.
d) Schutzschieber an der Grundgerätunterseite öffnen.
e) Schlüsseleingabegerät SV 12-1102-1 mit dem Grundgerät verbinden (Stecker X806).
f) Sechsstellige Schlüsselzahl eintippen. Die eingegebenen Ziffern werden angezeigt.
g) Bei Korrekturen Taste «C» drücken und Punkt f) wiederholen.
h) Einlesen in das Grundgerät: Drücken der Taste «E». Löscht die Anzeige, so ist die Programmierung beendet.
i) Eingabekabel ausziehen und Schutzschieber schliessen.

2.2 Programmierung im «Mobil»-Einsatz

Die Eingabe erfolgt mit dem Schlüsseleingabegerät SV 12-1102-1 wie in Kap. 2.1.2. beschrieben.

2.3 Inbetriebnahme und Sprechverkehr

a) An allen Stationen den gleichen Schlüssel gemäss Kap. 2.1 eingeben.
b) Adapterkopf und bei der Langvariante Batterie einstecken.
c) Verschleierungsgerät mit Funkgerät und Hör-und Sprechgarnitur verbinden.
d) Funkgerät einschalten und Verbindung aufnehmen (Klarbetrieb).
e) Kryptobetrieb mit Gegenstationen vereinbaren, ebenso die zuerstsendende Station bestimmen.
f) Verschleierungsgerät am Adaptermodul einschalten. Bei der zuerstsendenden Station Sendetaste für 3 bis 5 Sekunden drücken, um alle Empfangs-Stationen zu synchronisieren. Anschliessend Information wie im gewohnten Klarbetrieb übertragen.
g) Um in den Klarbetrieb zurückzukehren, ist das Verschleierungsgerät am Adaptermodul auszuschalten.
Beachte:
– Ist die Batterie entladen, so ertönt ein Alarmton mit schnellem Intervall und es können keine Kryptogespräche mehr gesendet oder empfangen werden.

3. Einsatzarten

3.1 Übersicht der Einsatzarten

Das Grundgerät kann in den verschiedensten Übertragungssystemen als Verschleierungsmodul eingesetzt werden. Zur Anpassung an die Übertragungsgeräte ist ein Adapter notwendig.

Übertragungsgerät	Adaptermodul	Bemerkungen
VHF/UHF Handfunk-sprechgeräte	Adapterkopf SV 12-1104	Der Adapterkopf ist direkt auf das Grundgerät aufsteckbar. Die Anpassung erfolgt für jeden Funkgerätetyp separat.
VHF/UHF Mobilfunk und Fixstationen	Mobiladapter SV 12-1105	Das Grundgerät wird in den Adapter eingeschoben. Die Anpassung erfolgt für jeden Funkgerätetyp separat; zudem können anwenderspezifische Funktionen erfüllt werden.
Telefon	Adapter SV 12-1106 und PSV 15	Das Grundgerät wird in den Adapter eingeschoben. Der Telefonteil PSV 15 erfüllt die PTT-Anforderungen.
NATEL Autotelefon	Adapter SV 12-1111	Das Grundgerät wird ohne Gehäuse in den Adapter eingebaut.
SSB-Funkgeräte und Militärfunkgeräte	Vericrypt® 1300 Adapter SV 12-1113	Das Grundgerät wird ohne Gehäuse in den Adapter eingebaut.
Sonderfälle	Adapter SV 12-1105	Anpassung je nach Anwendungsfall.

3.2 Anpassungsbeispiele

Die folgenden zwei Beispiele erläutern das Prinzip der Anpassung an den Übertragungskanal.

3.2.1 Anpassung an ein Handfunksprechgerät

Beispiel:
- Funkgerät mit Anschluss für externe Besprechung, jedoch ohne Zugang zur Funkgerätebatterie.
- Grundgerät SV 12-1101B (Langvariante) mit eigener Batterie SV 12-1109.
- Das Sendekriterium wird gegen Masse getastet.
- Die NF-Spannung an der Hörerschnittstelle ist im Funkgerät auf 160 mV (1 kHz) eingestellt.

Fig. 3.1 zeigt das Schema der Anpassung. Die Anordnung hat folgende Eigenschaften.
- Asymmetrisches Phasensprungverhalten zur Überbrückung von Kanallaufzeiten bis 12 ms und Funkunterbrüchen bis typisch 30 Minuten ohne Programmneusynchronisierung.
- Automatische Klar/Krypto-Umschaltung (CVO-Betrieb) mit Rufdurchschaltung.
- Klarbetrieb über Pilotsperrfilter.

Abschirmungen:
Die Systemmasse und das Gehäuse (inkl. Abschirmung der Zuleitungen) sind an der günstigsten Stelle im Funkgerät miteinander verbunden (Prinzip Farady-Käfig). Die Mikrofonleitung und die Mikrofonschnittstelle des Senders sind durch zusätzliche innere Schirme geschützt. Diese inneren Schirme sind an geeignetsten Stellen mit der Systemmasse verbunden.

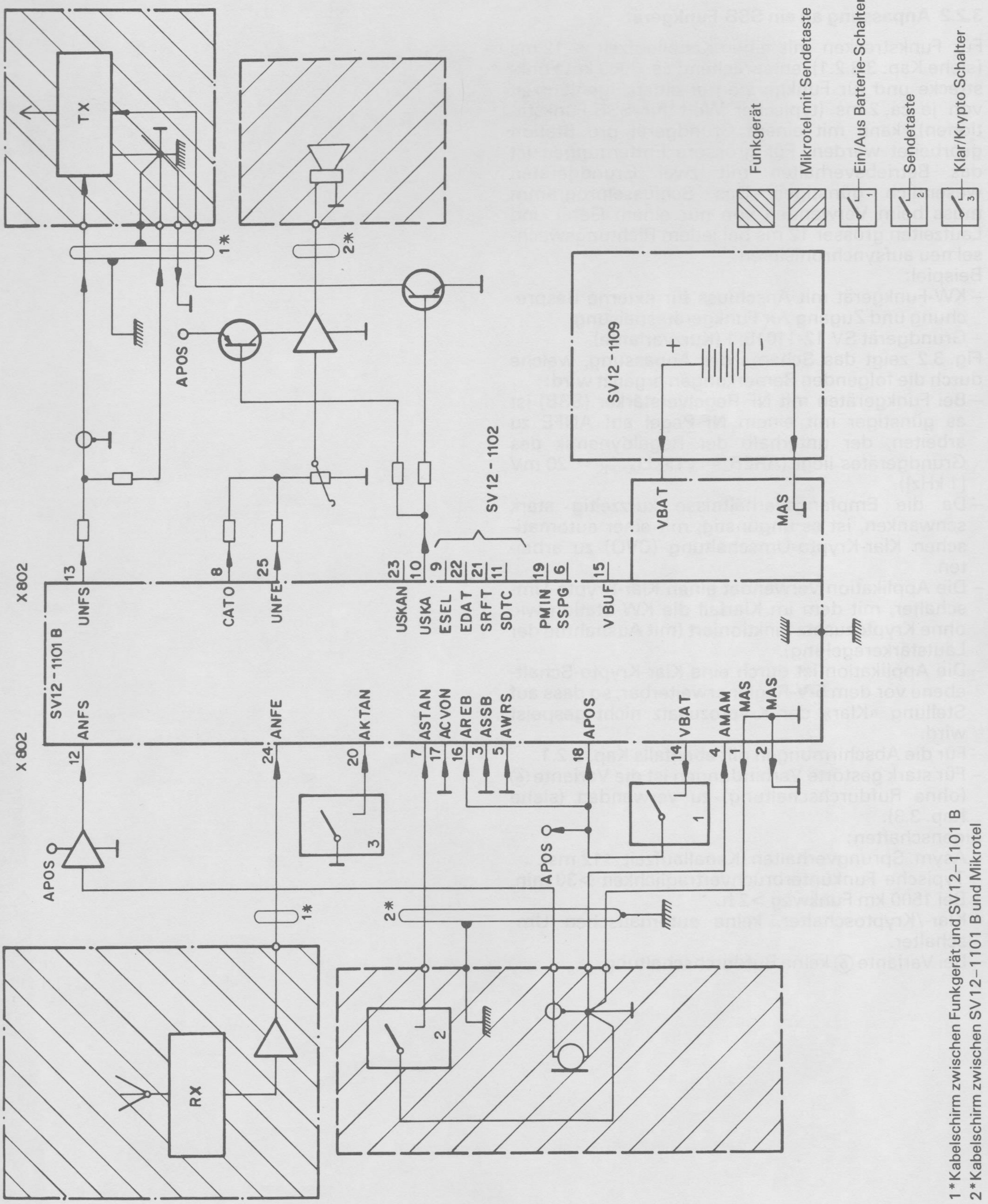


Fig. 3.1 Anpassung an ein Handsprechfunkgerät

1* Kabelschirm zwischen Funkgerät und SV12–1101 B
2* Kabelschirm zwischen SV12–1101 B und Mikrotel

3.2.2 Anpassung an ein SSB-Funkgerät

Für Funkstrecken mit einer Kanallaufzeit ⩽ 12 ms (siehe Kap. 3.3.2.1), entsprechend ca. 3000 km Funkstrecke und für Funkgeräte mit einer Eigenlaufzeit von je ca. 2 ms (typischer Wert für SSB-Funkstationen), kann mit einem Grundgerät pro Station gearbeitet werden. Für grössere Entfernungen ist das Betriebsverhalten mit zwei Grundgeräten wesentlich günstiger. Das Schlüsselprogramm muss beim Verwenden von nur einem Gerät und Laufzeiten grösser 12 ms bei jedem Richtungswechsel neu aufsynchronisieren.

Beispiel:

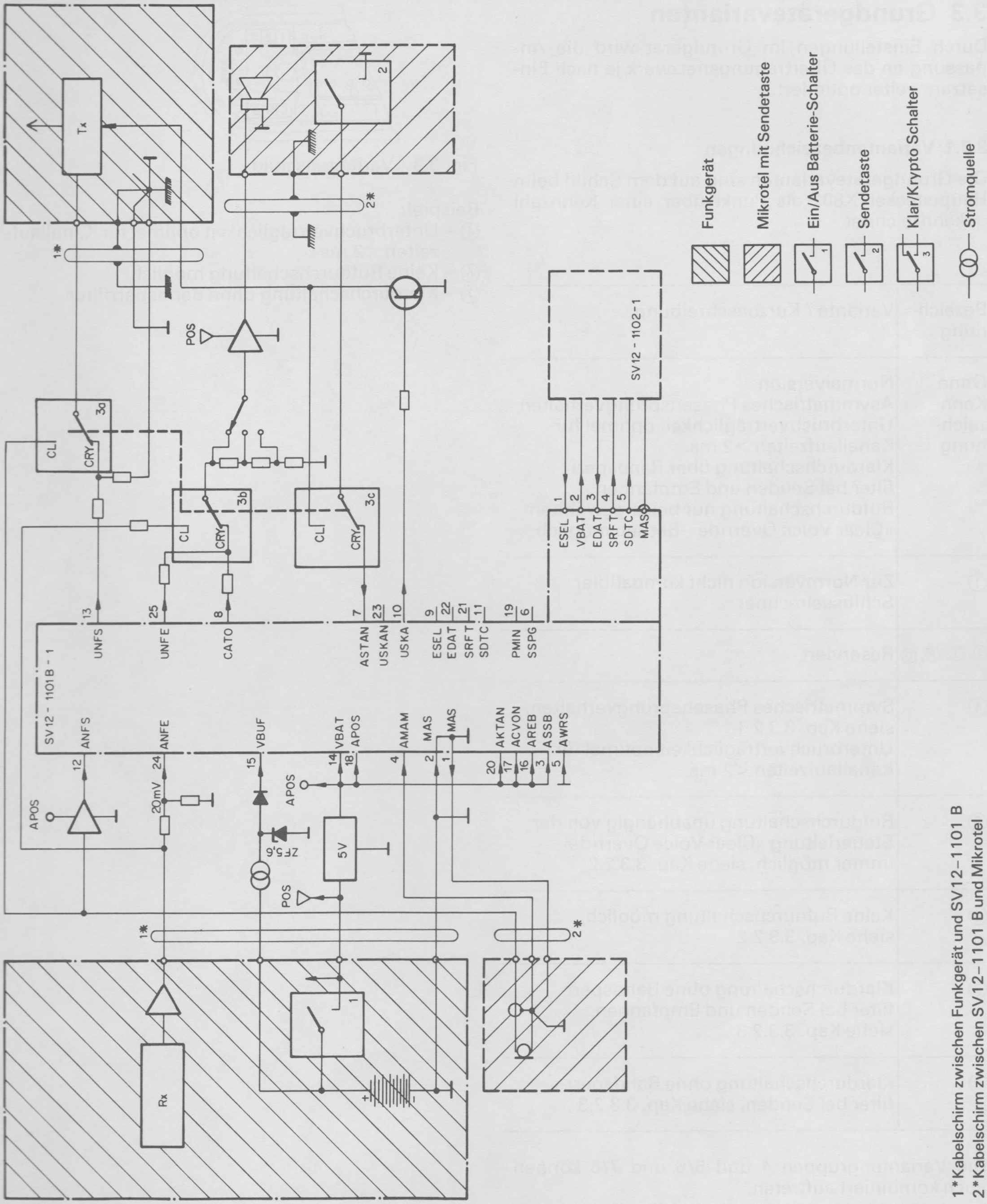
- KW-Funkgerät mit Anschluss für externe Besprechung und Zugang zur Funkgerätespeisung.
- Grundgerät SV 12-1101B-1 (Kurzvariante).

Fig. 3.2 zeigt das Schema der Anpassung, welche durch die folgenden Bemerkungen ergänzt wird:

- Bei Funkgeräten mit NF-Regelverstärker (SSB) ist es günstiger mit einem NF-Pegel auf ANFE zu arbeiten, der unterhalb der Regeldynamik des Grundgerätes liegt (AREB = «1», U_{ANFE} = 20 mV [1 kHz]).
- Da die Empfangsverhältnisse kurzzeitig stark schwanken, ist es ungünstig, mit einer automatischen Klar-Krypto-Umschaltung (CVO) zu arbeiten.
- Die Applikation verwendet einen Klar-Krypto-Umschalter, mit dem im Klarfall die KW-Station wie ohne Kryptozusatz funktioniert (mit Ausnahme der Lautstärkeregelung).
- Die Applikation ist durch eine Klar-Krypto-Schaltebene vor dem 5-V-Regler erweiterbar, so dass auf Stellung «Klar» der Kryptozusatz nicht gespeist wird.
- Für die Abschirmungen gilt ebenfalls Kap. 3.2.1.
- Für stark gestörte Verbindungen ist die Variante ⑥ (ohne Rufdurchschaltung) zu verwenden (siehe Kap. 3.3).

Eigenschaften:

- Asym. Sprungverhalten (Kanallaufzeit ⩽12 ms).
- Typische Funkunterbruchverträglichkeit >30 min. Bei 1500 km Funkweg >2 h.
- Klar-/Kryptoschalter, keine automatischen Umschalter.
- Bei Variante ⑥ keine Rufdurchschaltung.



1* Kabelschirm zwischen Funkgerät und SV12–1101 B
2* Kabelschirm zwischen SV12–1101 B und Mikrotel

Fig. 3.2 Anpassung an ein SSB-Funkgerät

3.3 Grundgerätevarianten

Durch Einstellungen im Grundgerät wird die Anpassung an das Übertragungsnetzwerk je nach Einsatzart weiter optimiert.

3.3.1 Variantenbezeichnungen

Die Grundgerätevarianten sind auf dem Schild beim Hauptstecker X802 als Punkt über einer Kennzahl gekennzeichnet.

Bezeichnung	Variante / Kurzbeschreibung
Ohne Kennzeichnung	Normalversion Asymmetrisches Phasensprungverhalten Unterbruchverträglichkeit optimal für Kanallaufzeiten >2 ms. Klardurchschaltung über Bandsperrfilter bei Senden und Empfangen. Rufdurchschaltung nur bei angewähltem «Clear Voice Override»-Betrieb möglich.
①	Zur Normversion nicht kompatibler Schlüsselrechner
②, ③, ⑨, ⓪	Reserviert
④	Symmetrisches Phasensprungverhalten, siehe Kap. 3.3.2.1 Unterbruchverträglichkeit optimal für Kanallaufzeiten <2 ms.
⑤	Rufdurchschaltung unabhängig von der Steuerleitung «Clear Voice Override» immer möglich, siehe Kap. 3.3.2.2
⑥	Keine Rufdurchschaltung möglich, siehe Kap. 3.3.2.2
⑦	Klardurchschaltung ohne Bandsperrfilter bei Senden und Empfangen, siehe Kap. 3.3.2.3
⑧	Klardurchschaltung ohne Bandsperrfilter bei Senden, siehe Kap. 3.3.2.3

Die Variantengruppen 4 und 5/6 und 7/8 können auch kombiniert auftreten.

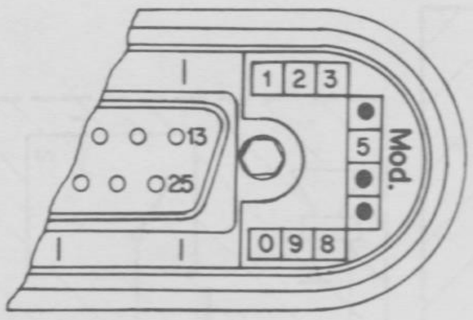


Fig. 3.3 Variantenschild

Beispiel:
④ – Unterbruchverträglichkeit optimal für Kanallaufzeiten <2 ms
⑥ – Keine Rufdurchschaltung möglich
⑦ – Klardurchschaltung ohne Bandsperrfilter

3.3.2 Varianteneinstellungen

Die Varianten werden mit Lötzinnbrücken auf der Lötseite oder mit Dioden auf der Bestückungsseite des Digitalprints eingestellt. Bei der Grundversion ist nur Brücke C als Kupferbahn vorhanden. Die Varianten mit verändertem Phasensprungverhalten und die verschiedenen Rufdurchschaltungen sind mit Zinnbrücken siehe Fig. 3.4, die verschiedenen Klardurchschaltungen mit Dioden einstellbar, siehe Fig. 3.5.

3.3.2.1 Phasensprungverhalten

Mit der Variante ④ kann die Unterbruchverträglichkeit für einen gegebenen Kanal optimiert werden.

Verhalten	Brücke A	Brücke B	Variante
Asymmetrischer Phasensprung Unterbruchverträglichkeit optimal für Kanallaufzeiten >2 ms	–○ ○–	–○ ○–	Normalversion
Symmetrischer Phasensprung Unterbruchverträglichkeit optimal für Kanallaufzeiten <2 ms	–○—○–	–○—○–	④

Andere Kombinationen der Brücken A und B sind unzulässig.
Als Kanallaufzeit gilt die gesamte Übertragungszeit vom Grundgeräteausgang des einen Teilnehmers zum Grundgeräteeingang des Partners (inklusive zwischengeschaltete Übertragungsgeräte).

3.3.2.2 Rufdurchschaltung

Diese Varianten beeinflussen die Rufdurchschaltung.

Verhalten	Brücke C	Brücke D	Brücke E	Variante
Die Rufdurchschaltung ist nur bei angewähltem «Clear Voice Override» Betrieb (ACVON = «0») wirksam	–○—○*	–○ ○–	–○ ○–	Normalversion
Die Rufdurchschaltung ist mit und ohne CVO-Vorwahl wirksam	–○ ○–	–○—○–	–○ ○–	⑤
Keine Rufdurchschaltung möglich	–○ ○–	–○ ○–	–○—○–	⑥

Diese 3 Varianten schliessen sich gegenseitig aus. Es ist deshalb nur eine Brücke einzubauen.

* Ab Werk ist Brücke C als Kupferbahn aufgebracht. Bei Änderung der Variante ist diese Leiterbahn zunächst zu unterbrechen.

3.3.2.3 Klardurchschaltung

Diese Varianten beeinflussen den Frequenzgang der Klardurchschaltung.

Verhalten	Diode F	Diode G	Variante
Klarpfad sperrt Pilottonfrequenzband	–○ ○–	–○ ○–	Normalversion
Klarpfad ohne Pilottonunterdrückung	–○–▶–○–	–○ ○–	⑦
Klarpfad ohne Pilottonunterdrückung nur, wenn die Steuerleitung für Klartastung AKTAN logisch «0» ist	–○ ○–	–○–▶–○–	⑧

Beide Dioden eingelötet ist unzulässig.

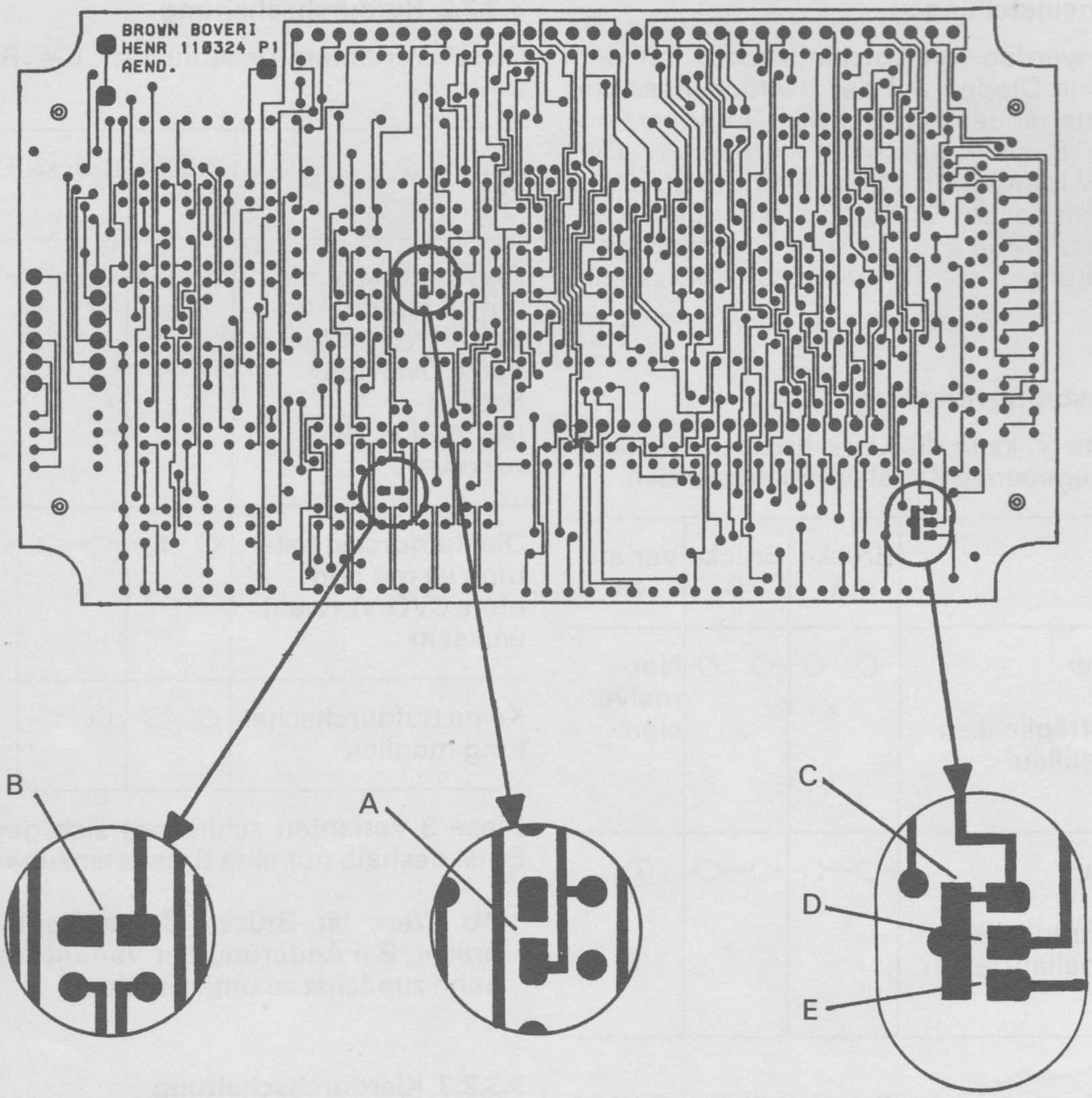


Fig. 3.4 Lötzinnbrücken Lötseite Digitalprint

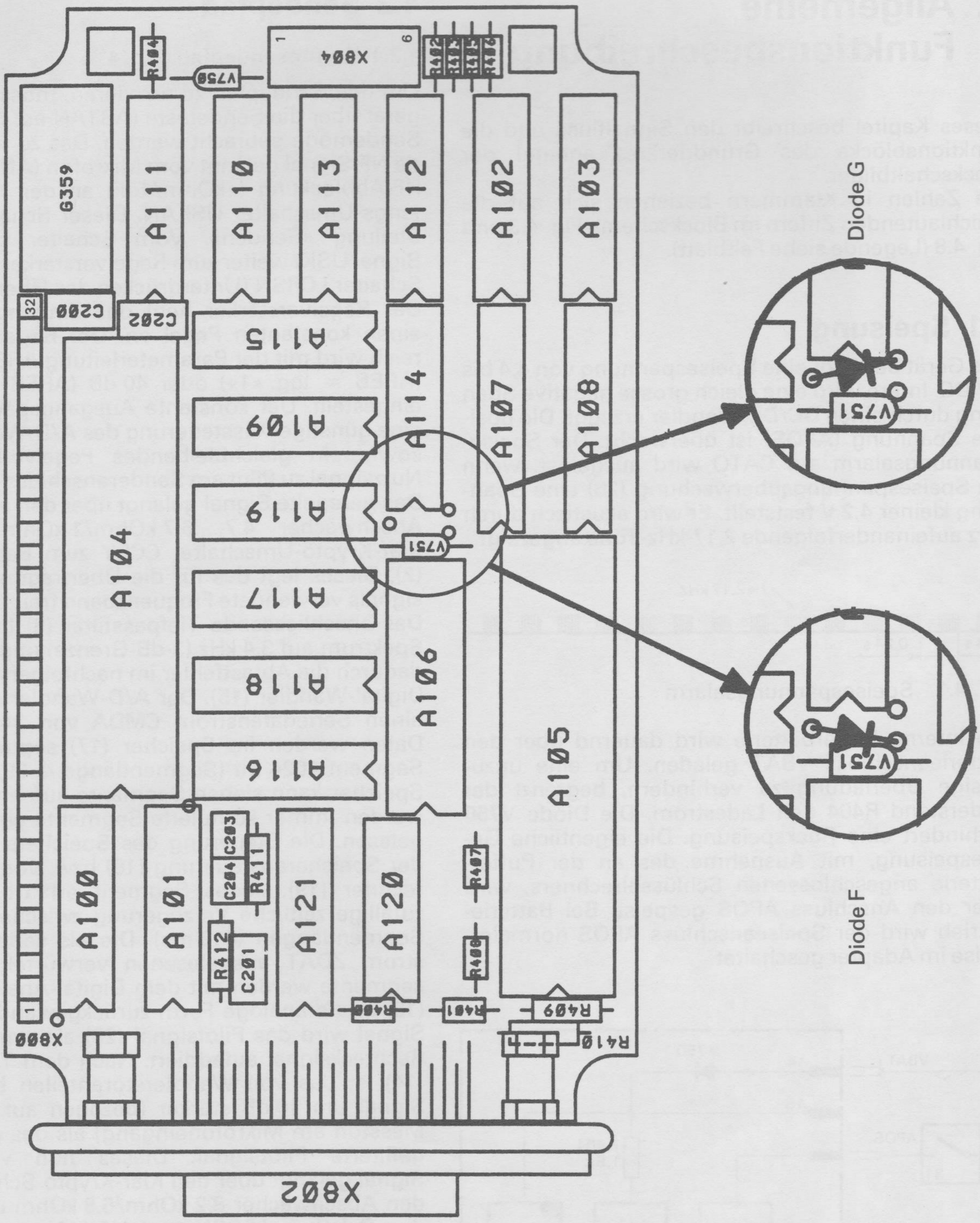


Fig. 3.5 Dioden, Bestückungsseite Digitalprint

4. Allgemeine Funktionsbeschreibung

Dieses Kapitel beschreibt den Signalfluss und die Funktionsblöcke des Grundgerätes anhand der Blockschaltbilder.
Die Zahlen in Klammern beziehen sich auf die gleichlautenden Ziffern im Blockschema Fig. 4.3 und Fig. 4.8 (Legende siehe Faltblatt).

4.1 Speisung

Das Gerät benötigt eine Speisespannung von 4,4 bis 6 V DC. Intern wird eine gleich grosse negative Spannung durch einen DC/DC-Wandler erzeugt. Die positive Spannung (APOS) ist überwacht. Der Speisespannungsalarm auf CATO wird ausgelöst, wenn die Speisespannungsüberwachung (28) eine Spannung kleiner 4,2 V feststellt. Er wird akustisch durch kurz aufeinanderfolgende 2,17-kHz-Töne angezeigt.

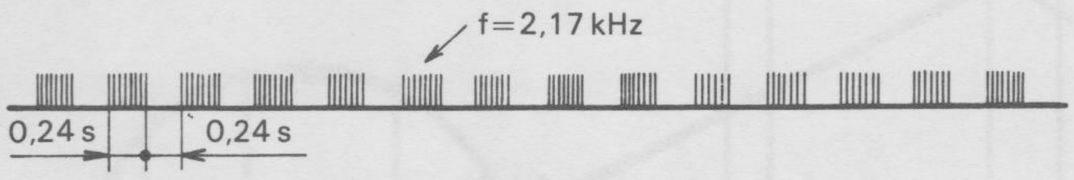


Fig. 4.1 Speisespannungsalarm

Die interne Pufferbatterie wird dauernd über den Batterieanschluss VBAT geladen. Um eine unzulässige Überladung zu verhindern, begrenzt der Widerstand R404 den Ladestrom. Die Diode V750 verhindert eine Rückspeisung. Die eigentliche Gerätespeisung, mit Ausnahme des an der Pufferbatterie angeschlossenen Schlüsselrechners, wird über den Anschluss APOS gespeist. Bei Batteriebetrieb wird der Speiseanschluss APOS normalerweise im Adapter geschaltet.

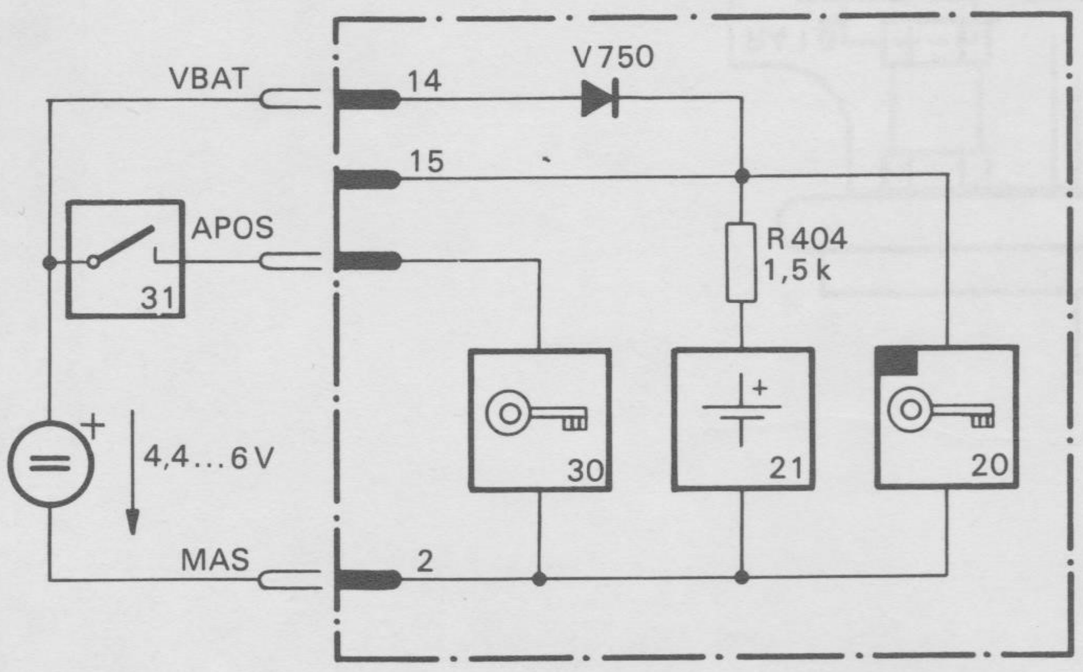


Fig. 4.2 Speisespannungsanordnung

4.2 Sendepfad

4.2.1 Kryptosendepfad (Fig. 4.3)

Um den Sendepfad zu aktivieren, muss das Grundgerät über die Sendetaste (ASTAN auf MAS) in den Sendemode gebracht werden. Das zu verschleiernde NF-Signal gelangt vom Mikrofon (ANFS) über die HF-Abblockung (1kOhm/1nF) an den Sende-Empfangs-Umschalter USKAN. Dieser Schalter steht in Stellung «Senden». Vom Schalter gelangt das Signal USIG weiter zum Regelverstärker (1) und zum Schalter LCRSN (Unterdrücken des Übersprechens). Der Regelverstärker hebt das Eingangssignal auf einen konstanten Pegel an. Der Regeldynamikbereich wird mit der Parameterleitung AREB auf 20 dB (AREB = log. «1») oder 40 dB (AREB = log. «0») eingestellt. Der konstante Ausgangspegel gewährt eine günstige Aussteuerung des A/D-Wandlers (15), sowie ein gleichbleibendes Pegelverhältnis von Nutzsignal zu Pilot am Senderanschluss UNFS.
Das geregelte Signal gelangt über den einstellbaren Abschwächer 4,7 ... 6,7 kOhm/1 kOhm und den Klar-Krypto-Umschalter CCRY zum Bandsperrfilter (2). Dieses legt das für die Übertragung des Pilotsignals verwendete Frequenzband frei.
Das anschliessende Tiefpassfilter (3) begrenzt das Spektrum auf 3,4 kHz (3-dB-Grenze) und vermindert dadurch die Abtastfehler im nachfolgenden Analog-Digital-Wandler (15). Der A/D-Wandler (15) erzeugt einen Seriedatenstrom CMDA von 34,7 kb/s. Die Daten werden im Speicher (17) segmentiert, pro Segment 1024 Bit (Segmentlänge ≙ 29,49 ms). Der Speicher kann sieben Segmente aufnehmen, dabei werden immer komplette Segmente ein- bzw. ausgelesen. Die Steuerung des Speichers erfolgt von der Speicheransteuerung (18) bzw. vom Schlüsselrechner (19). Jedes Segment erfährt eine quasi zufällige zeitliche Verzögerung zwischen 0 und 14 Segmentlängen (413 ms). Die als seriellen Datenstrom ZDAT ausgelesenen verwürfelten Sprachsegmente werden mit dem Digital-Analog-Wandler (16) in die analoge Form zurückgewandelt. Diesem Signal wird das Pilotsignal (29) als symmetrisches Rechtecksignal aufaddiert. Nach dem Tiefpassfilter (14) ist das von Wandlerstöranteilen befreite NF-Signal um 10 dB stärker (bezogen auf den 1-kHz-Messton am Mikrofoneingang) als das oberwellengefilterte Pilotsignal. Dieses nun verschleierte Signal gelangt über den Klar-Krypto-Schalter CCRY, den Abschwächer 8,2 kOhm/6,8 kOhm und die beiden Schalter, LERCN und USKAN zum Sendeanschluss UNFS. Der Widerstand 6,8 KOhm am Ausgang gehört ebenfalls zum oben erwähnten Abschwächer und ist gleichzeitig Abschlusswiderstand, wenn der entsprechende Pfad abgeschaltet ist.

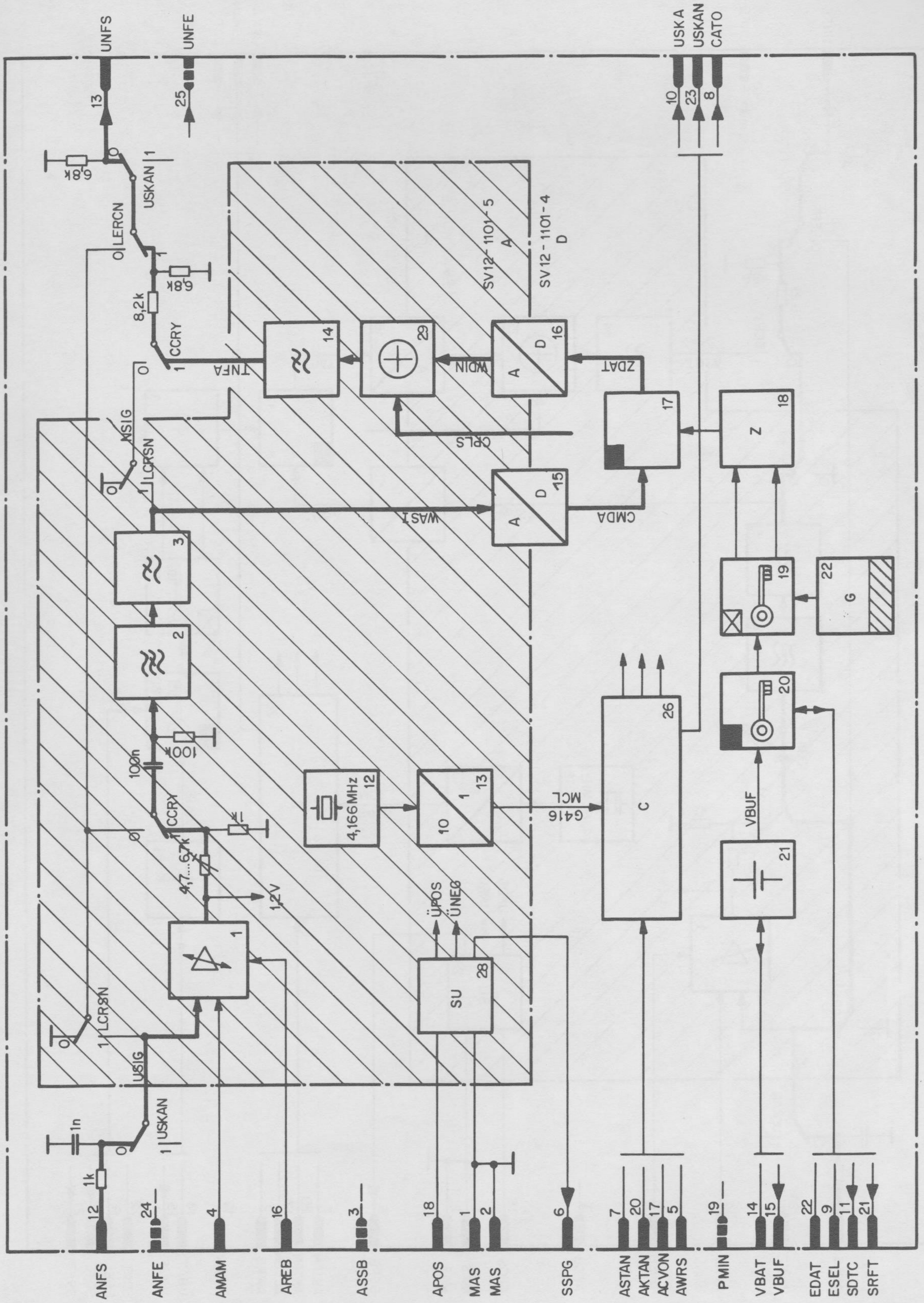


Fig. 4.3 Blockschaltbild Kryptosendepfad

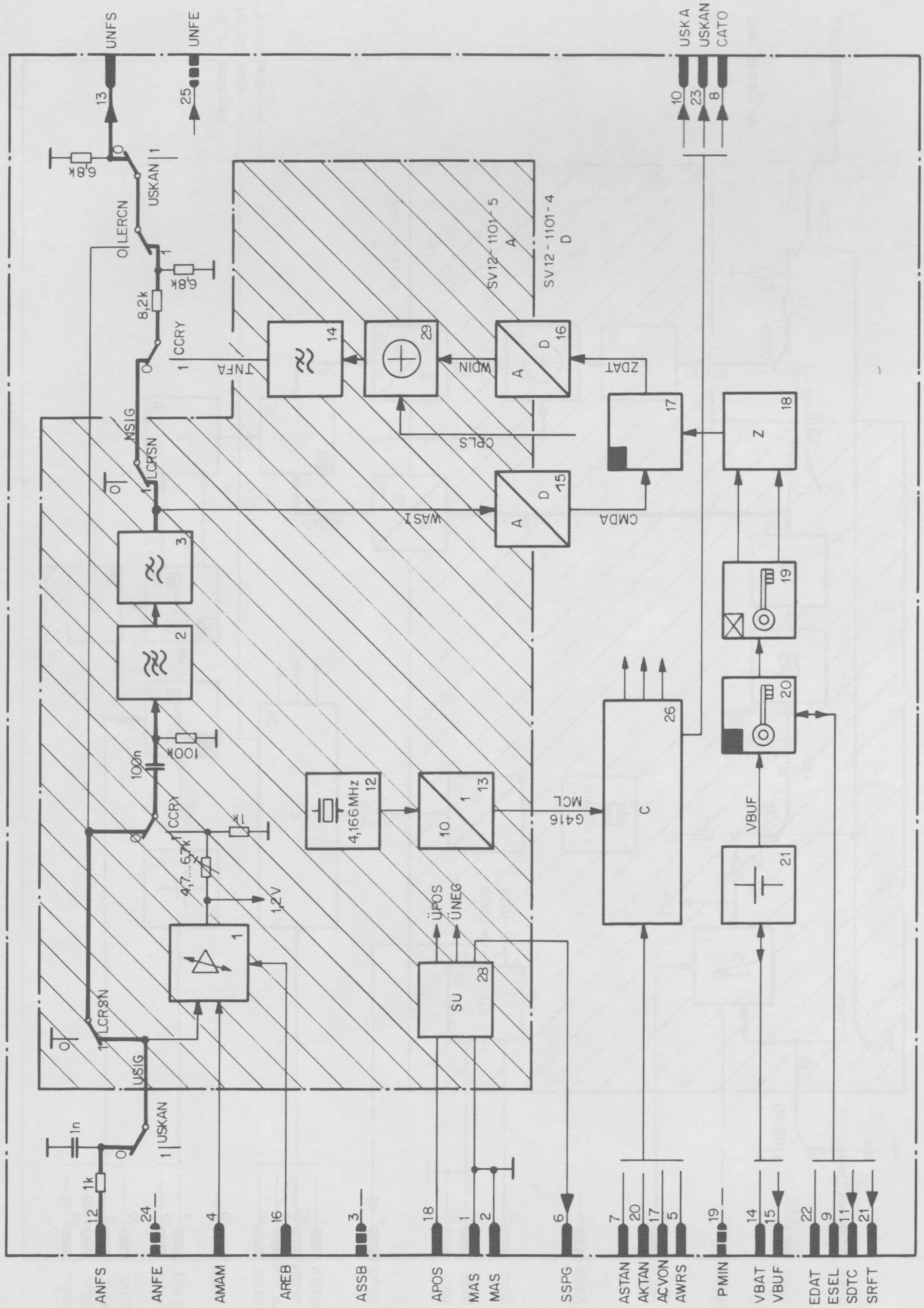


Fig. 4.4 Blockschaltbild Klarsendepfad

R_Q (Pfad aktiv) = 2,56 kOhm
R_Q (Pfad inaktiv) = 6,8 kOhm
Das Pilotsignal ist FSK moduliert und wechselt die Frequenz pseudozufällig an den Segmentgrenzen. Die Frequenz 1736 Hz entspricht einer logischen «1» und die Frequenz 1929 Hz einer logischen «0» der Programminformation.
Der Frequenzwechsel an den Segmentgrenzen dient empfangsseitig zur Einstellung der Segmentphase, und die Programminformation synchronisiert den Empfangsrechner mit dem Senderrechner.

4.2.2 **Klarsendepfad** (Fig. 4.4)

Soll eine Information nicht verschleiert werden, so wird sendeseitig mit den Parameterleitungen AKTAN, ACVON und ASTAN auf MAS die Klardurchschaltung aktiviert.

Der Klarsendebetrieb wird akustisch durch den Klarsendewarnton CATO mit einer 2,17-kHz-Tonfolge angezeigt.

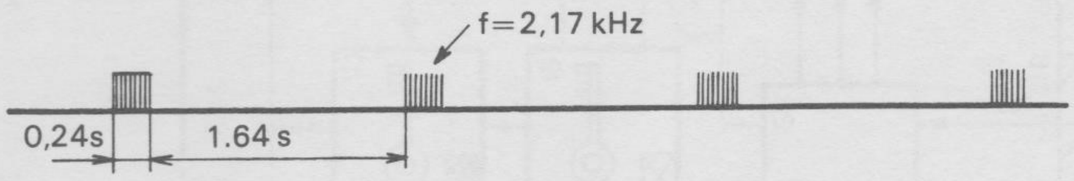


Fig. 4.5 Klarsende-Warnton

Das Klarsignal gelangt vom Mikrofon via ANFS über die HF-Abblockung, die Schalter USKAN, LCRSN und CCRY zum Bandsperrfilter (2). Das Pilot-Frequenzband wird freigehalten, um die Klar-Krypto-Erkennung auf der Empfangsseite zu verbessern. Das anschliessende Tiefpassfilter hat eine Höhenanhebung bei 2,5 kHz. Dadurch wird das Klangbild, welches durch das fehlende Frequenzband verfälscht wurde, etwas korrigiert.
Nach dem Tiefpassfilter wird das Signal über die Schalter LCRSN, CCRY, LERCN und USKAN auf den Ausgang UNFS geschaltet.

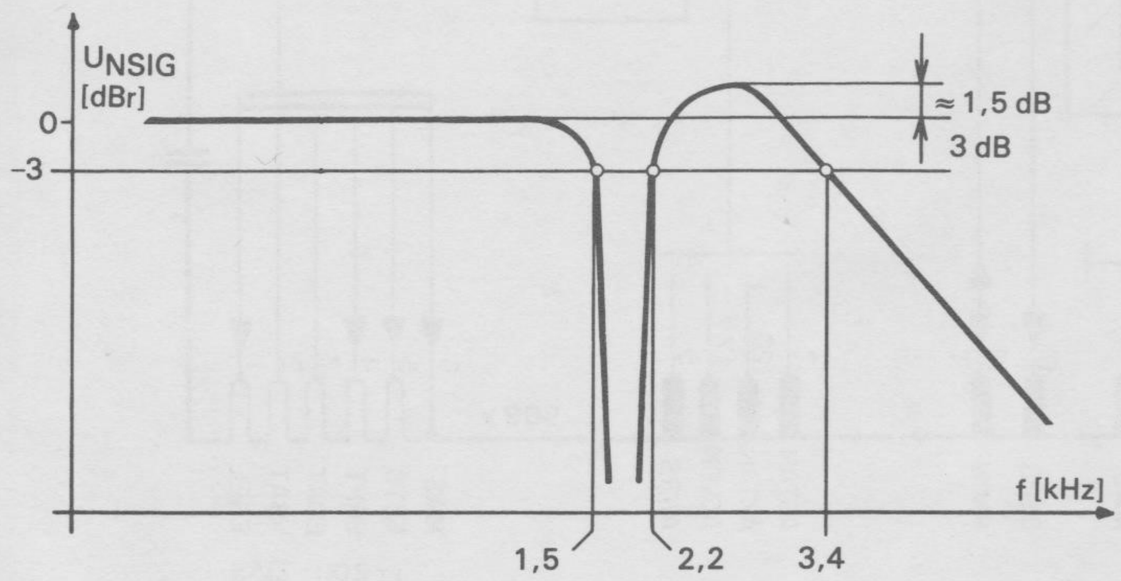


Fig. 4.6 Frequenzgang der Klardurchschaltung

4.2.3 Sendetastung

Da die Nutzinformation bis maximal 14 Segmentlängen im Speicher (17) verzögert wird, muss der Übertragungskanal um diese Zeit länger im Sendebetrieb verbleiben als dies eigentlich vom Sendebefehl (ASTAN) auf der Mikrofonseite vorgegeben ist. Die Ablaufsteuerung (26) gibt den verlängerten Sendebefehl als logisch «1» an USKA und als logisch «0» an USKAN (invers zu USKA) nach aussen.

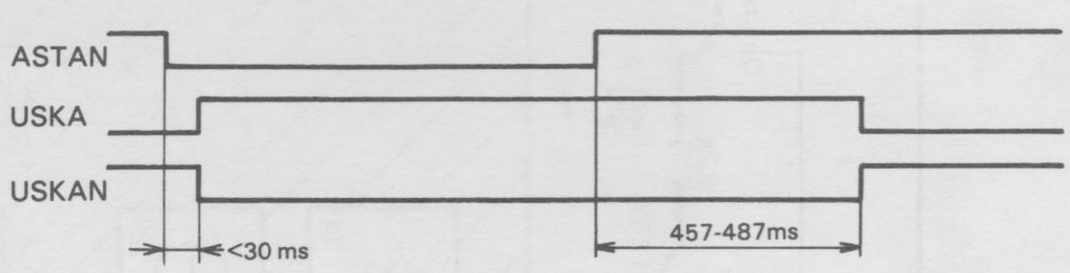


Fig. 4.7 Verlängerung der Sendetastung

4.3 Empfangspfad

4.3.1 **Kryptoempfangspfad** (Fig. 4.8)

Die empfangene Kryptoinformation ANFE gelangt über die HF-Abblockung (1 kOhm/1 nF) und den Sende-Empfangs-Schalter USKAN an den Regelverstärker (1) und über den Schalter LCRSN zum Schalter LERCN.
Als Regelgrösse des Regelverstärkers dienen zwei Signale, das Regelverstärker-Ausgangssignal RSIG und, bei Empfang eines Kryptosignals, das mit dem Bandpassfilter (8) ausgefilterte Pilotsignal BSIG. BSIG wird überbewertet, so dass im Kryptobetrieb vorwiegend eine Regelung auf das Pilotsignal erfolgt. Bei gegebenem Pegelverhältnis von Nutzsignal zu Pilotsignal (10 dB) sind beide Pegel an den Eingängen des Bandsperrfilters (2), des FSK-Demodulators (9) und den Pegeldetektoren (10) und (11) optimal.
Das Bandsperrfilter (2) befreit das Nutzsignal vom Pilotsignal. Die anschliessenden Blöcke (3), (15), (17), (18), (19), (16), (29) und (14) haben mit Ausnahme von (29) dieselbe Funktion wie im Kryptosendefall, siehe Kap. 4.2.1. Das Pilotsignal CPLS (29) ist abgeschaltet. Der Speicher wird nun so angesteuert, dass die Summe der sende- und empfangsseitigen Segment-Verzögerungen konstant bleibt, nämlich 14 mal die Segmentlänge.
Das Ausgangssignal des Tiefpassfilters (14) gelangt über den Schalter CCRY, den Abschwächer 8,2 kOhm/6,8 kOhm, die Schalter LERCN und USKAN zum Höreranschluss UNFE.

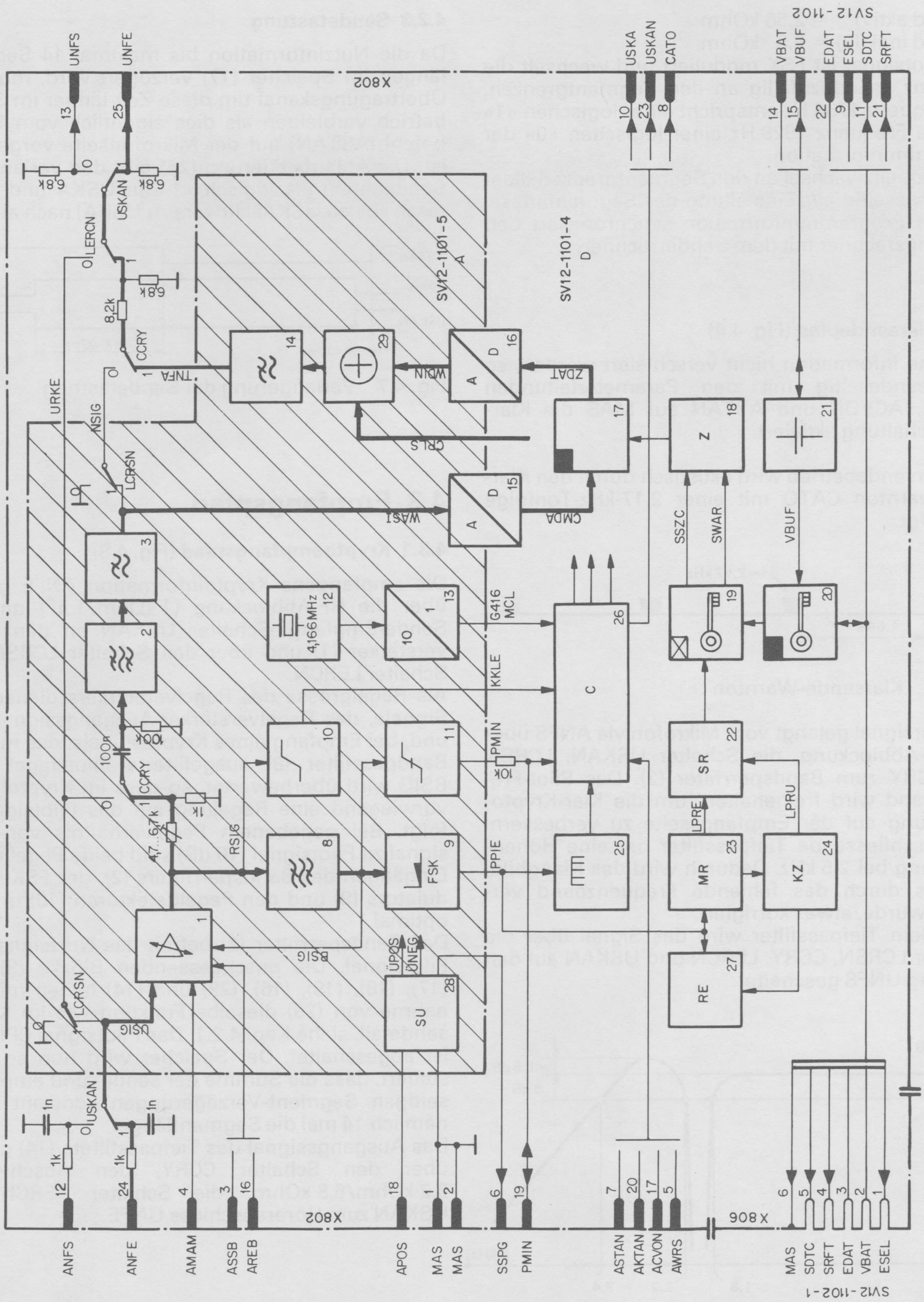


Fig. 4.8 Blockschaltbild Kryptoempfangspfad

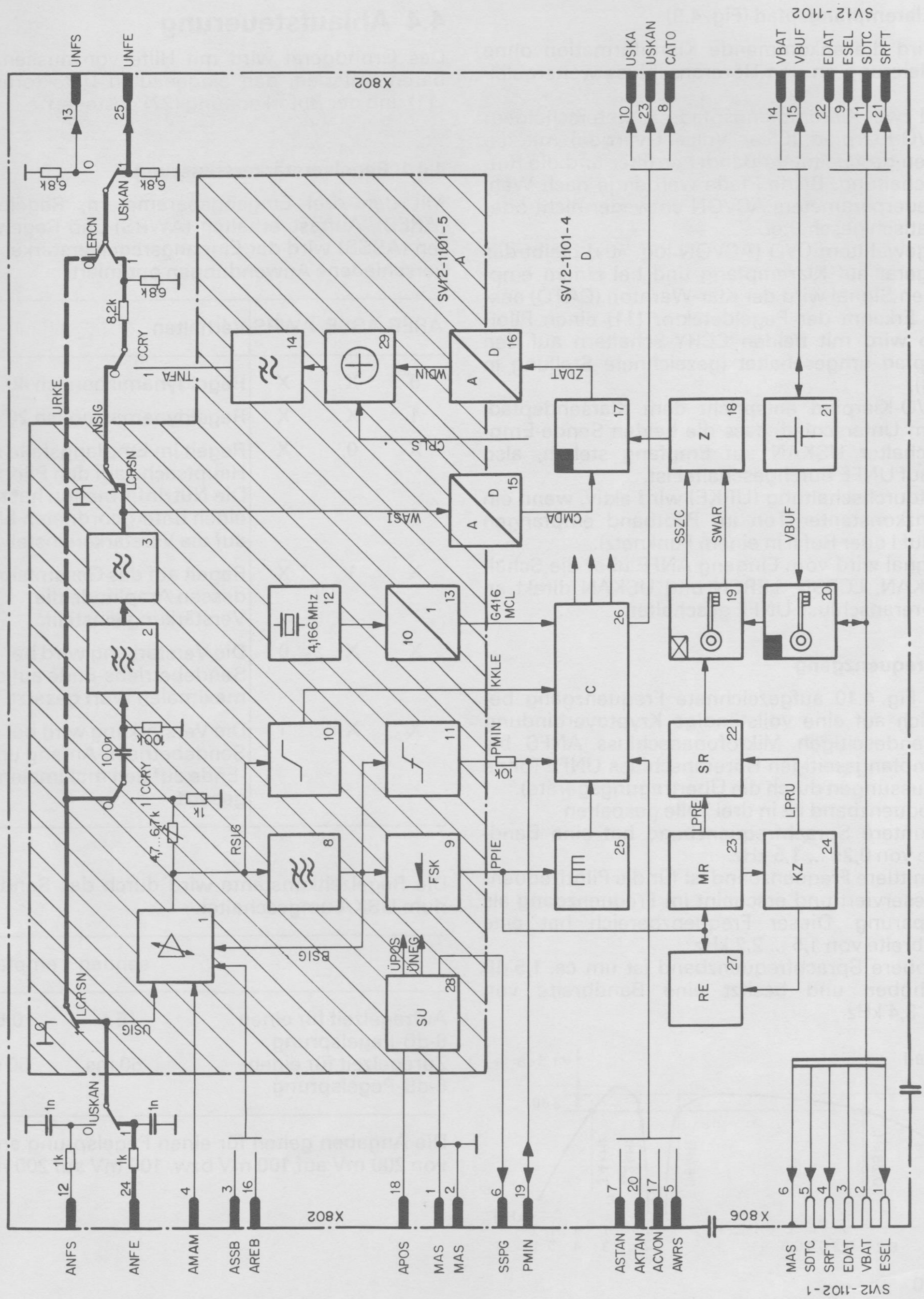


Fig. 4.9 Blockschaltbild Klarempfangspfad
(––– Rufdurchschaltung)

4.3.2 Klarempfangspfad (Fig. 4.9)

Hier wird die ankommende Klarinformation ohne Entschleierung an den Höreranschluss weitergeleitet.
Es sind zwei Klarempfangspfade zu unterscheiden: Der CVO-Klarpfad (Clear Voice Override) mit dazwischen geschaltetem Bandsperrfilter und die Rufdurchschaltung. Beide Pfade werden je nach Wahl des Steuerparameters ACVON entweder nicht oder automatisch geschaltet.
Bei angewähltem CVO (ACVON log. «0») bleibt das Grundgerät auf Klarempfang und bei einem empfangenen Signal wird der Klar-Warnton (CATO) ausgelöst. Erkennt der Pegeldetektor (11) einen Pilotton, so wird mit beiden CCRY-Schaltern auf den Kryptopfad umgeschaltet (gezeichnete Stellung in Fig. 4.8).
Der CVO-Klarpfad entspricht dem Klarsendepfad, mit dem Unterschied, dass die beiden Sende-Empfangsschalter USKAN auf Empfang stehen, also ANFE auf UNFE durchgeschaltet ist.
Die Rufdurchschaltung (URKE) wird aktiv, wenn ein frequenzkonstanter Ton im Pilotband empfangen wird (Ruf I oder Ruf II in einem Funknetz).
Das Signal wird vom Eingang ANFE über die Schalter USKAN, LCRSN, LERCN und USKAN direkt an den Höreranschluss UNFE geschaltet.

4.3.3 Frequenzgang

Der in Fig. 4.10 aufgezeichnete Frequenzgang bezieht sich auf eine vollständige Kryptoverbindung vom sendeseitigen Mikrofonanschluss ANFS bis zum empfangsseitigen Höreranschluss UNFE (ohne Beeinflussungen durch die Übertragungsgeräte).
Das Frequenzband ist in drei Teile gespalten.
- Das untere Sprachfrequenzband hat eine Bandbreite von 0,25 ... 1,5 kHz.
- Das mittlere Frequenzband ist für die Pilotfrequenzen reserviert und erscheint im Frequenzgang als Aussparung. Dieser Frequenzbereich hat eine Bandbreite von 1,5 ... 2,2 kHz.
- Das obere Sprachfrequenzband ist um ca. 1,5 dB angehoben und besitzt eine Bandbreite von 2,2 ... 3,4 kHz.

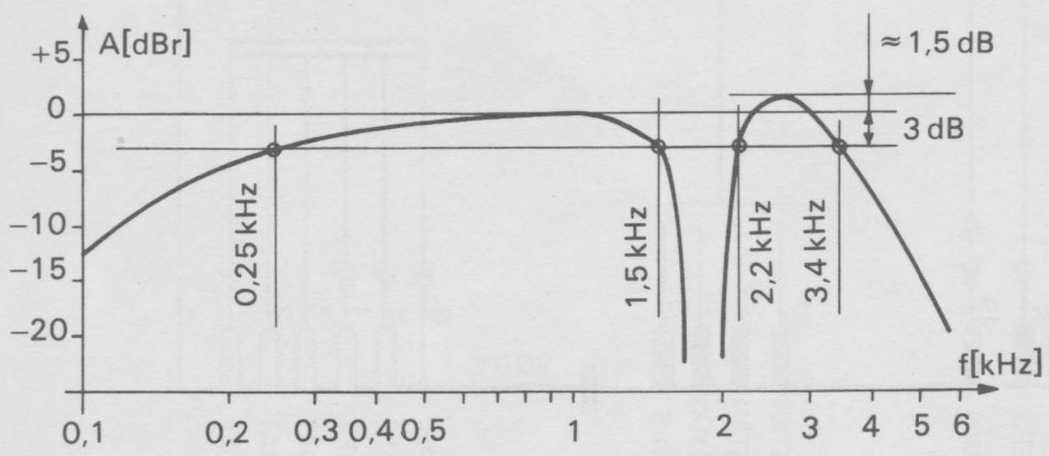


Fig. 4.10
Frequenzgang Kryptobetrieb vom Mikrofon zum Hörer

4.4 Ablaufsteuerung

Das Grundgerät wird mit Hilfe von aussen wählbaren Kriterien, den eingebauten Detektoren (10), (11) und der Ruferkennung (27) gesteuert.

4.4.1 Regelverstärkersteuerung

Mit den drei Eingangsparametern, Regelbereich (AREB), Auftastverhalten (AWRS) und Regelverhalten (ASSB) wird der Eingangsregelverstärker (1) für verschiedene Anwendungen optimiert.

AREB	ASSB	AWRS	Verhalten
0	X	X	Regeldynamikbereich 40 dB
1	X	X	Regeldynamikbereich 20 dB
X	0	X	Regelt im Empfangsfalle zur Hauptsache auf den Pilotton. Die Nutzinformation hat nur einen untergeordneten Einfluss auf die Verstärkereinstellung.
X	1	X	Regelt auf das Gesamtsignal, dessen Amplitude die Verstärkung einstellt.
X	X	0	Die Verstärkung wird bei Sendebetriebs-Ende auf den maximalen Wert gesetzt.
X	X	1	Die Verstärkung wird bei Sendebetriebs-Anfang und -Ende auf den maximalen Wert gesetzt.

Die Regelzeitkonstante wird durch das Sendekriterium USKA umgeschaltet.

	senden	empfangen
Aufregelzeit für einen 6-dB-Pegelsprung	5 s	0,5 s
Zuregelzeit für einen 6-dB-Pegelsprung	50 ms	50 ms

Die Angaben gelten für einen Pegelsprung an USIG von 200 mV auf 100 mV bzw. 100 mV auf 200 mV.

4.4.2 Betriebsartensteuerung

Der Eingangsparameter ACVON wählt die Klardurchschaltungsautomatik an. Die Klar/Kryptoumschaltung wird zusätzlich durch die Signale Klartastung AKTAN, Sendetastung ASTAN, Kryptoempfang PMIN und der Ruferkennung 40L+H bestimmt. AKTAN, PMIN und die Ruferkennung sind nur bei angewähltem CVO wirksam (ACVON log. «0»). Die Ruferkennung 40L+H wechselt auf log. «1», wenn 40 Schritte nacheinander der logische Zustand des Programmsignals PPIE am FSK-Demodulatorausgang nicht ändert.

Folgende Tabellen zeigen die Zusammenhänge.

Sendebetriebsarten

Eingangsparameter			Detektoren		Betriebsart
ACVON	ASTAN	AKTAN	PMIN	40L+H	
X	0	1	X	X	Krypto Senden (normale Betriebsart)
1	0	0	X	X	Krypto Senden mit Klar-Warnton
0	0	0	X	X	Klar Senden mit Klar-Warnton

Empfangsbetriebsarten

Eingangsparameter			Detektoren		Betriebsart
ACVON	ASTAN	AKTAN	PMIN	40L+H	
0	1	1	0	0	Krypto Empfang
0	1	1	1	X	Klardurchschaltung mit Klar-Warnton bei anliegender Sprachinformation.
0	1	0	1	X	Klardurchschaltung ohne Klar-Warnton.
0	1	1	0	1	Rufdurchschaltung
1	1	X	X	X	Erzwungener Kryptoempfang
0	1	1	1	X	Erzwungene Klardurchschaltung mit Klar-Warnton bei anliegender Sprachinformation (PMIN als Eingangsparameter)
0	1	0	1	X	Erzwungene Klardurchschaltung ohne Klar-Warnton (PMIN als Eingangsparameter).

Legende:
0 logische «0» (low) = Parameter an MAS
1 logische «1» (high) = Parameter an APOS
X beliebiger logischer Pegel

4.4.3 Automatische Klar/Krypto-Erkennung (Clear Voice Override CVO)

Die Klardurchschaltung entspricht der Ruhelage (kein Empfang) im CVO-Betrieb. Das Bandsperrfilter im Klarpfad unterdrückt das FSK-Signal beim Klar-Kryptoübergang. Als Kriterium zum Umschalten auf Krypto wird das aus dem Pilotton-Pegeldetektor (11) stammende Signal PMIN verwendet.

Anfangswert:
PMIN log. «1» Klardurchschaltung (Ruhelage)

Klar – Kryptoübergang:
PMIN wechselt nach ca. 10 ms auf log. «0»
Die Ablaufsteuerung (26) verzögert den Betriebsartenwechsel auf Kryptoempfang um 360 ms.

Krypto-Klarübergang:
PMIN wechselt nach ca. 15 ms auf log. «1»
Die Ablaufsteuerung (26) verzögert den Betriebsartenwechsel auf Klardurchschaltung um 1,5 s.

Das Signal PMIN ist von aussen am Hauptstecker X802 zugänglich und dient auch als Eingangsparameter.
Durch Anlegen einer log. «1» an PMIN ist ein erzwungener Klarempfang möglich (ACVON log. «0»).
Die Umkehrung, anlegen einer log. «0» an PMIN zum Erzwingen von Kryptoempfang ist nicht möglich.

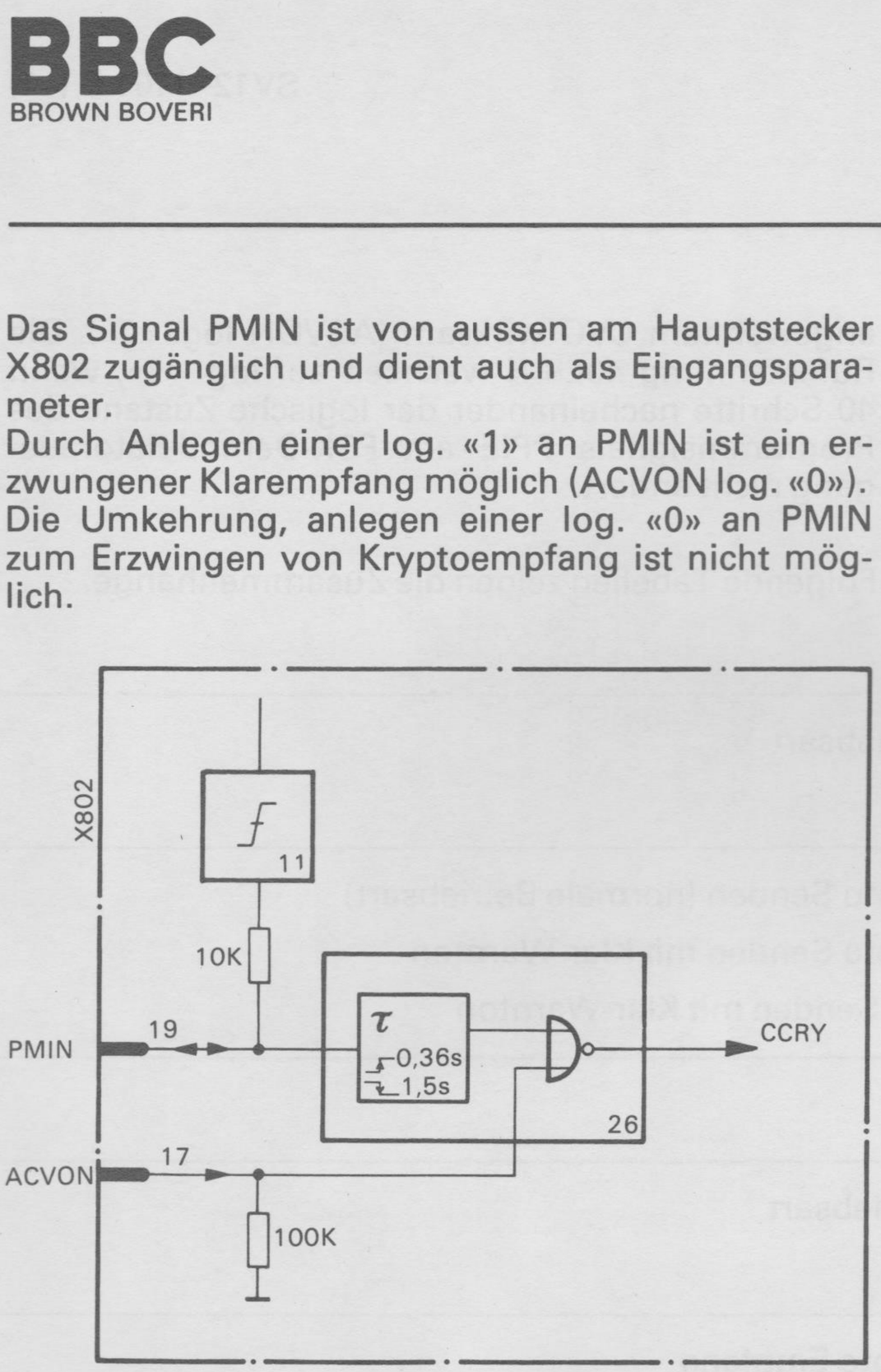


Fig. 4.11
Klar/Krypto-Steuerung in Abhängigkeit von PMIN und ACVON

4.5 Programmsynchronisierung

Die digitale Schaltung «Programmsynchronisierung» stellt die schnellstmögliche Synchronisierung des empfangsseitigen Programmregisters mit dem sendeseitigen sicher. Die einmal erreichte Synchronität kann durch Übertragungsfehler nicht gestört werden. Die Schaltung besteht aus den Teilen «Master-Programm» (23), «Korrekt-Zähler» (24) und «Slave-Programm» (22).

Das empfangene Programmsignal PPIE wird in das Masterregister (23) eingelesen, dessen Ausgang mit dem empfangenen Signal verglichen wird. Sind beide Signale gleich, kann der Korrektzähler (24) hochlaufen und erreicht nach 20 Programmimpulsen seinen Endstand 20. Tritt auch nur eine Ungleichheit auf oder werden an PPIE 20 oder mehr logisch «1» oder «0» hintereinander detektiert (20L+H = «1»), so wird der Zähler resetiert. Bei gestörtem Kanal erreicht der Zähler den Endstand 20 nur selten oder nie.

Der Zählerausgang (LPRU) steuert den Einlauf–Umlauf-Schalter (S1) des Slaveregisters (22), welches das Programmsignal für den Schlüsselrechner aufbereitet. Das Masterprogramm LPIE wird ins Slaveregister (22) eingelesen, wenn 20 oder mehr fehlerfreie Bits erkannt wurden; das Slaveregister (22) wird auf Umlauf geschaltet, sobald der Korrektzähler (24) resetiert wurde.
Für das Aufsynchronisieren müssen also mindestens 60 sich folgende Bits des empfangenen Programmsignals PPIE fehlerfrei sein.

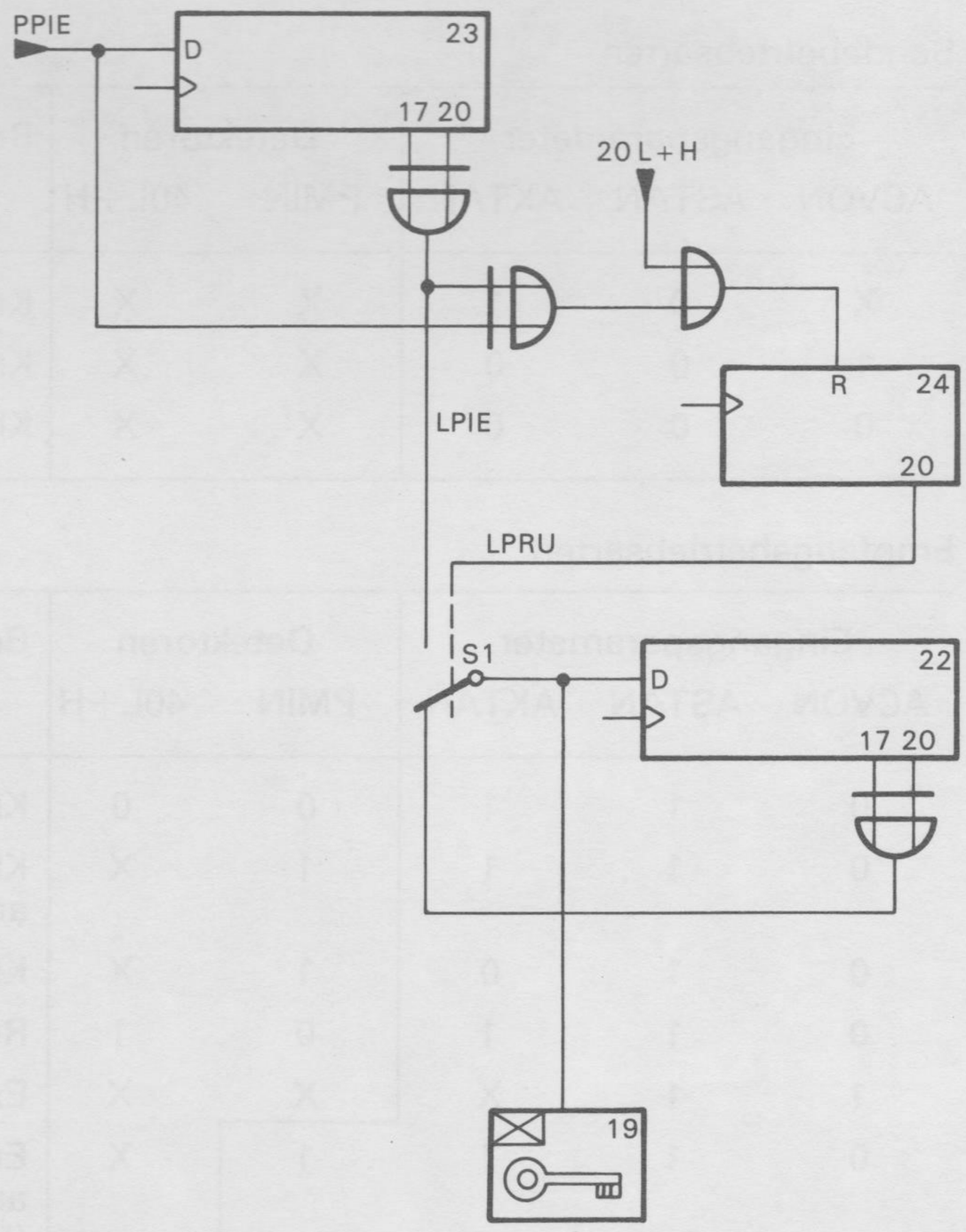
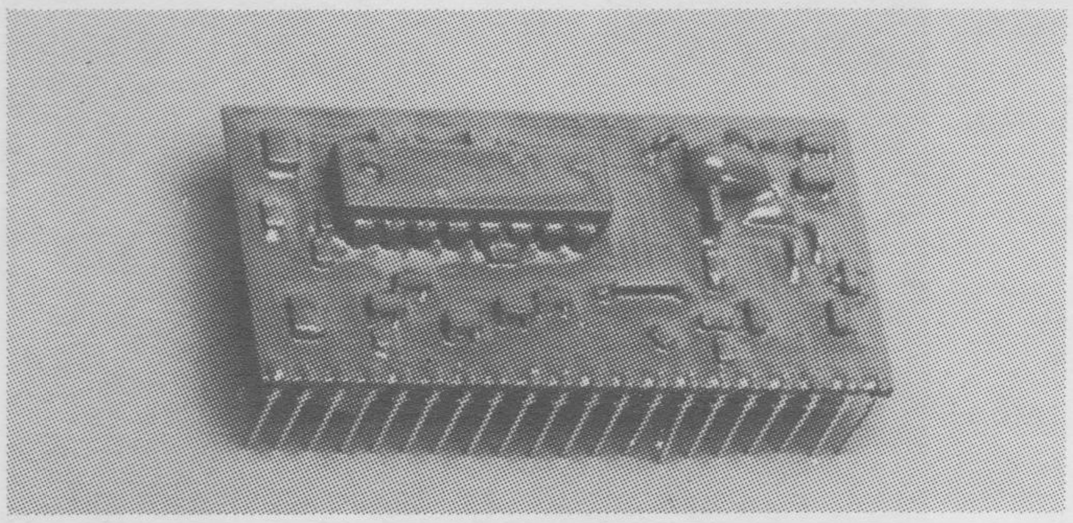


Fig. 4.12 Programmsynchronisierung

5. Detailbeschreibung Analogprint

Unterlagen: Schema HENR 391895

5.1 Regelverstärker



Der Regelverstärker A111 ist als Dickfilmschaltung aufgebaut. Die Speisung erfolgt mit APOS und DNEG.
USIG ist das Eingangssignal, RSIG das Ausgangssignal. Der Eingangsteil besitzt einen separaten Masseanschluss (AMAM), welcher im Adaptermodul mit der Signalmasse (MAS) verbunden werden muss.
Der Regelverstärker hat einen steuerbaren Eingangsabschwächer, einen NF-Verstärker, einen Gleichrichter und einen Differenzverstärker für den Vergleich von Soll- und Istwert der Ausgangsamplitude. Als Regelgrössen dienen das Ausgangssignal RSIG und das gefilterte Pilotsignal BSIG. Es ist möglich, den Einfluss des Pilotsignals über die Parameterleitung ASSB zu unterdrücken. Die Verstärkung wird verringert, wenn der Kondensator C203 durch die beiden als Gleichrichter wirkenden Dioden (auf RSIG und BSIG) aufgeladen wird.
Die Verstärkung vergrössert sich, wenn der Kondensator C203 über die Parallelschaltung von 1MOhm (auf RKON) mit R482/V751 entladen wird.
Bei Anliegen des Signals CSKA schaltet der FET V751 die Aufregelzeitkonstante von 4,7 s bei Empfang auf 47 s bei Senden.
Mit dem Signalimpuls CSRV wird C203 entladen und damit der Regelverstärker auf maximale Verstärkung gesetzt.
Bei Anliegen des Signals AREB wird der Dynamikbereich von 40 dB auf 20 dB begrenzt.
Der Ausgangspegel an RSIG beträgt im Sendebetrieb bei 1-kHz-NF-Signal 1,1 bis 1,4 V.
Die Zeit zum Ausgleichen einer 6-dB-Pegelverminderung auf RSIG ist abhängig:
– von der Eingangsspannung auf USIG
– und der Zeitkonstante bei Empfang resp. Senden
Sie beträgt für Eingangspegel < –20 dBm bei Empfang ca. 0,2 s, bei Senden ca. 2 s. Für Eingangspegel > 0 dBm liegen die Zeiten bei 0,8 s bzw. 8 s.

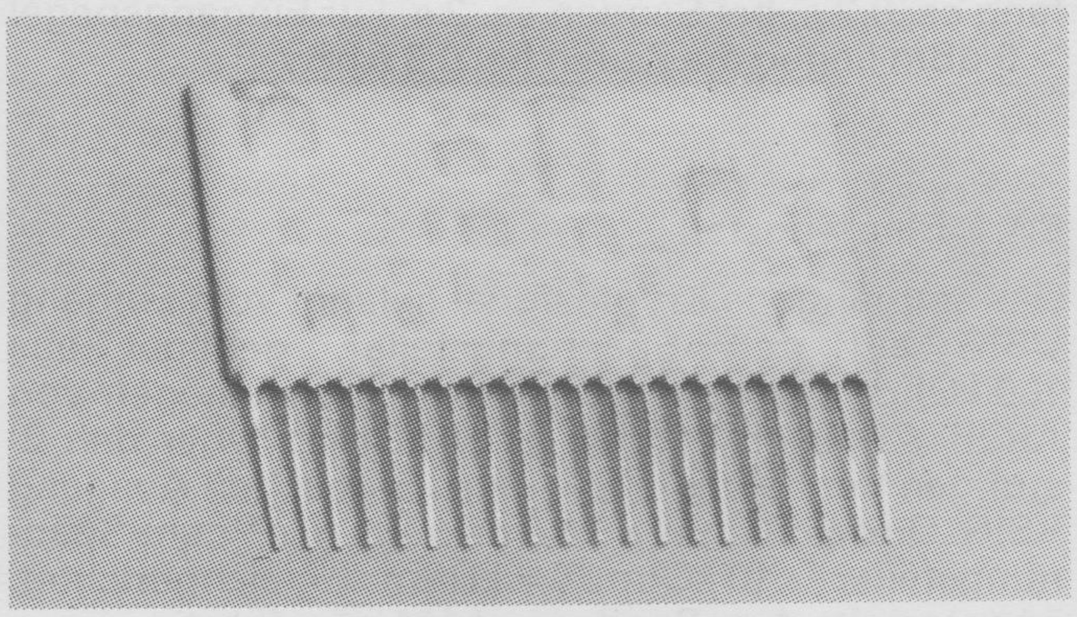
5.1.1 Empfangsfall

Das empfangene Kryptosignal gelangt vom Eingang USIG auf den Spannungsteiler, gebildet aus 100 kOhm und dem FET BFR 31 (bei Anliegen von AREB: Zugleich parallel zu 10 kOhm). Über den 2-stufigen Verstärker erreicht das Signal den Ausgang RSIG. Dieses Signal wird einerseits nach dem Spannungsteiler 10 kOhm/4,6 kOhm gleichgerichtet, andererseits dem Bandpass A101 zugeführt.
Der Ausgang BSIG des Bandpasses wird einmal in der Pilotauswertung A103 weiterverwendet, zum andern in den Regelverstärker zurückgeführt, wo nach dem Spannungsteiler 9,3 kOhm/8,2 kOhm das Pilotsignal gleichgerichtet wird. Der Pegel an BSIG, zusammen mit der zugehörigen Abschwächung, ist so gewählt, dass der Gleichrichtwert grösser ist als derjenige des Ausgangssignals RSIG. Die Glättung erfolgt mit C203. Diese geglättete Spannung wird nun mit einer von der Referenzspannung RREF über 3,64 kOhm/1,18 kOhm abgeleiteten, abgeschwächten Spannung verglichen. Der Ausgang des Operationsverstärkers liefert die Regelspannung, welche den im Spannungsteiler liegenden FET BFR 31 ansteuert und somit den Ausgang RSIG auf konstante Amplitude des Pilotsignals ausregelt.
Im Betrieb mit SSB-Funkgeräten wird durch den Regelverstärker im HF-Sender das Kryptosendesignal auf konstanter Amplitude gehalten, d. h. die Pilotamplitude ändert sich in Abhängigkeit der Amplitude der Sprache. Es kann deshalb nicht mehr auf die Pilotamplitude geregelt werden.
Durch Anlegen von log. «1» an ASSB wird verhindert, dass das Pilotsignal BSIG gleichgerichtet wird, dadurch entfällt dieser Regelanteil und die Amplitude des Ausgangssignals RSIG ist nur noch vom Ausgangssignal selbst abhängig.

5.1.2 Sendefall

Im Sendebetrieb wird das vom Mikrofon kommende Signal ausgeregelt. Da die im Bereich des Bandpasses A101 liegenden Anteile der Sprache relativ klein sind, ist auch das Signal BSIG so klein, dass es unabhängig von ASSB keinen Einfluss auf die Regelung hat. Um ein Aufregeln des Regelverstärkers in kurzen Gesprächspausen zu verhindern, wird vom CSKA der FET V751 gesperrt, die Aufregelzeitkonstante liegt somit 10 mal höher als im Empfangsfall. Über den Transistor V759 wird der Regelverstärker bei Überpegel sehr schnell zugeregelt.

5.2 A/D-Wandler



Der A/D-Wandler ist als Deltamodulator mit variabler Schrittgrösse aufgebaut. Er besteht aus mehreren Baugruppen. Es sind dies der Komparator von WMIN und WASI auf dem Dickfilm A110, die Schrittgrössenbestimmung in A110 und im LSI A104 auf dem Digitalprint, dem Integrationsschalter A100 und dem Integrator 10 kOhm/33 nF.

5.2.1 Komparator

Der Komparator A (Fig. 5.1) vergleicht das vom Integrator aus der vorangehenden Bitfolge gelieferte Schätzsignal WMIN mit dem anstehenden NF-Signal WASI. Ist WMIN kleiner als WASI, so entspricht WMRK logisch «1»; ist WMIN grösser als WASI, so entspricht WMRK logisch «0».
Der Widerstand R498 von WMRK nach WMIN dient als Offsetkorrektur.

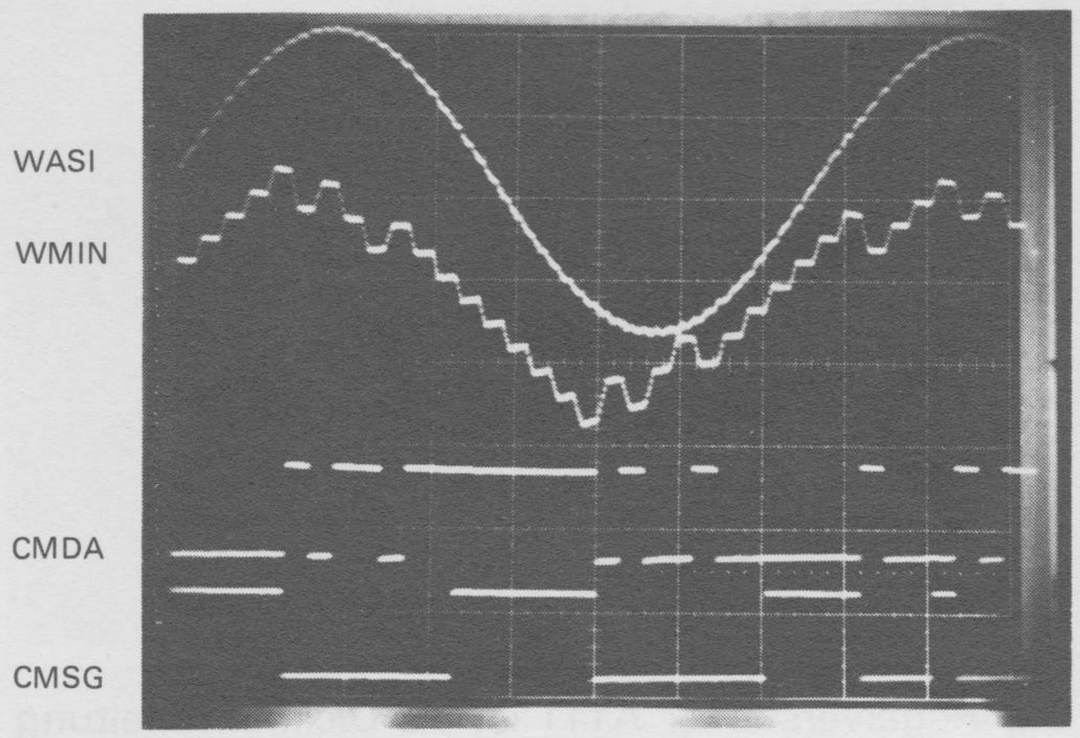


Fig. 5.2 Arbeitsweise des Delta-Modulators

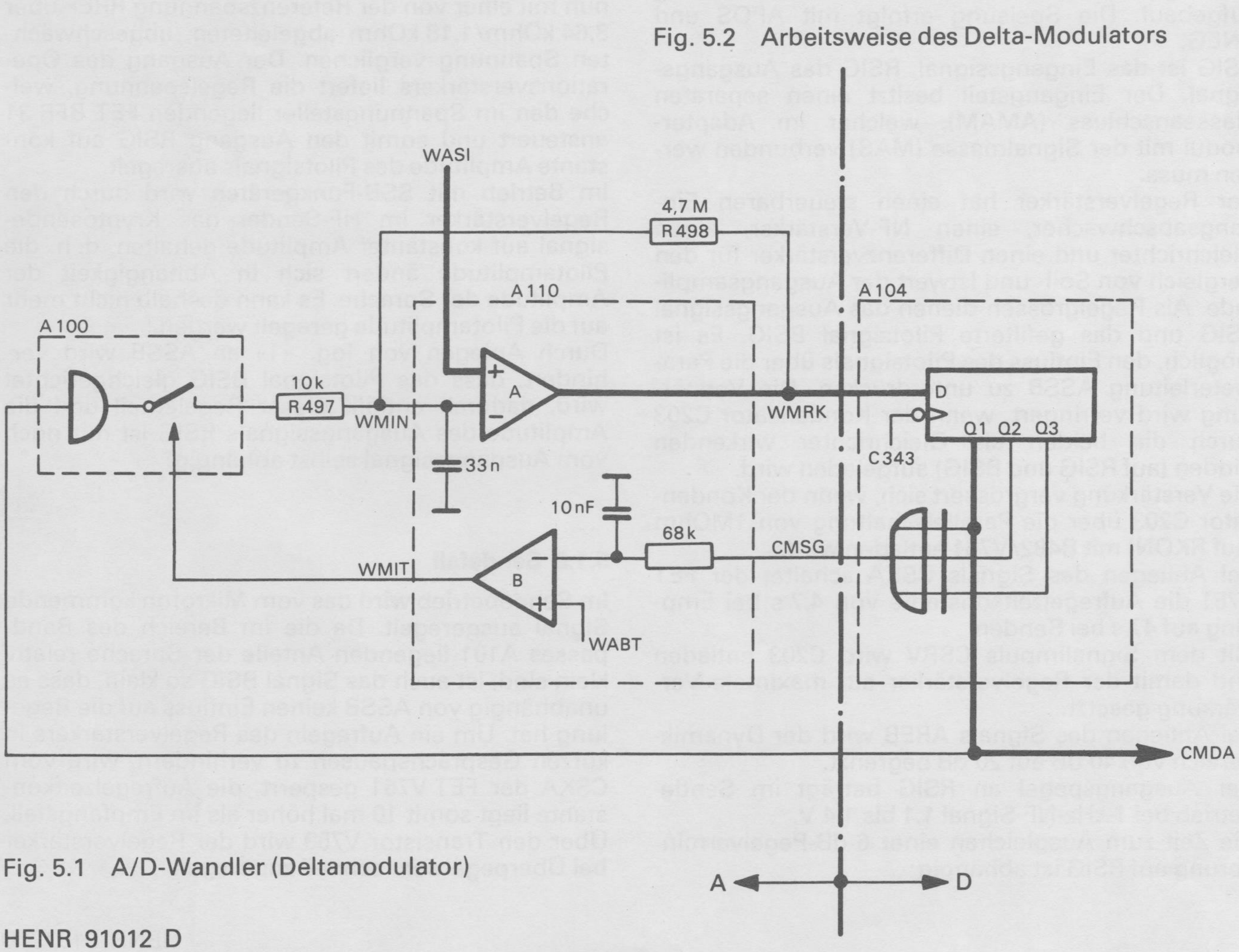


Fig. 5.1 A/D-Wandler (Deltamodulator)

5.2.2 Abtastung und Schrittgrössenbestimmung

Im LSI A104 wird das Signal WMRK mit dem Signal C343 (34,7-kHz-Wandlertakt) abgetastet und in ein 3-Bit-Schieberegister eingelesen. Der Ausgang der ersten Registerstufe stellt den Datenausgang CMDA dar, der für den Integrationsschalter und für die Ver- bzw. Entschlüsselung verwendet wird.
Um einen möglichst grossen Dynamikbereich des Deltamodulators zu erzielen, wird die Schrittgrösse variabel gehalten (adaptive Schrittgrösse). Sie wird bei Signalen mit hoher Flankensteilheit (grosse Amplitude oder hohe Frequenz) grösser gewählt, damit das Schätzsignal WMIN schneller folgen kann.
Zu diesem Zweck werden die letzten drei Datenstrombits im Schieberegister gespeichert. Sobald drei logisch gleiche Bit im Register sind, erscheint am Ausgang CMSG eine «1» (siehe Fig. 5.1 und 5.2).

5.2.3 Pulsbreitenmodulator

Der Pulsbreitenmodulator liefert aus dem 34,7-kHz-Wandlertakt C343 und dem Schrittgrössensignal CMSG das Steuersignal WMIT für den Integrationsschalter A100.
Aus dem Wandlertakt C343 wird eine e-Funktions-Spannung WABT (C-Ladekurve) erzeugt und an den Plus-Eingang des Komparators B gelegt. Mit dem RC-Glied 68 kOhm/10 µF ($\tau = 680$ µs) wird das Schrittgrössensignal CMSG gemittelt (CMSG) und am Komparator B mit der C-Ladekurve verglichen. Am Ausgang WMIT entsteht ein Signal, dessen Impulsdauer proportional zur gewünschten Schrittgrösse ist.

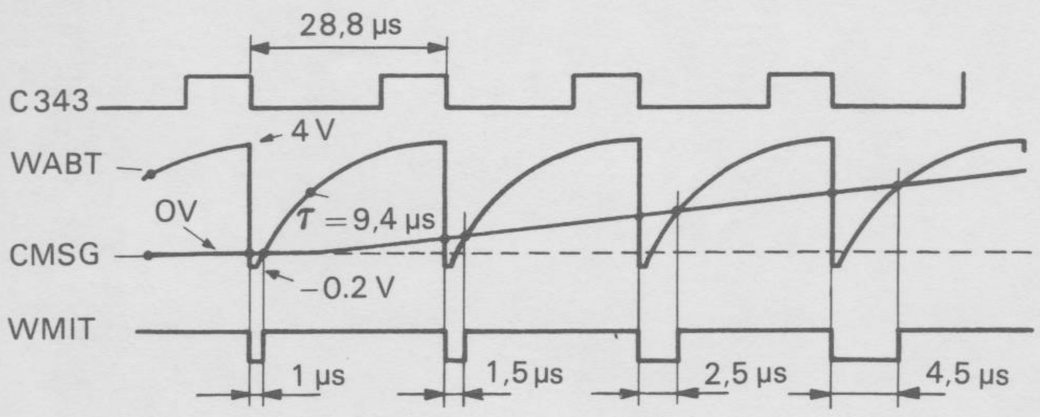


Fig. 5.3
Exponentielles Verhalten des Pulsbreitenmodulators

5.2.4 Integrationsschalter und Integrator

Der Integrationsschalter (A100) bestimmt die Richtung (gesteuert von CMDA) und die Dauer der Integration (gesteuert von WMIT am Tristate-Eingang). Dadurch entsteht am Plus-Eingang des Kompararator A ein Signal, das dem am WASI anliegenden Signal folgt.

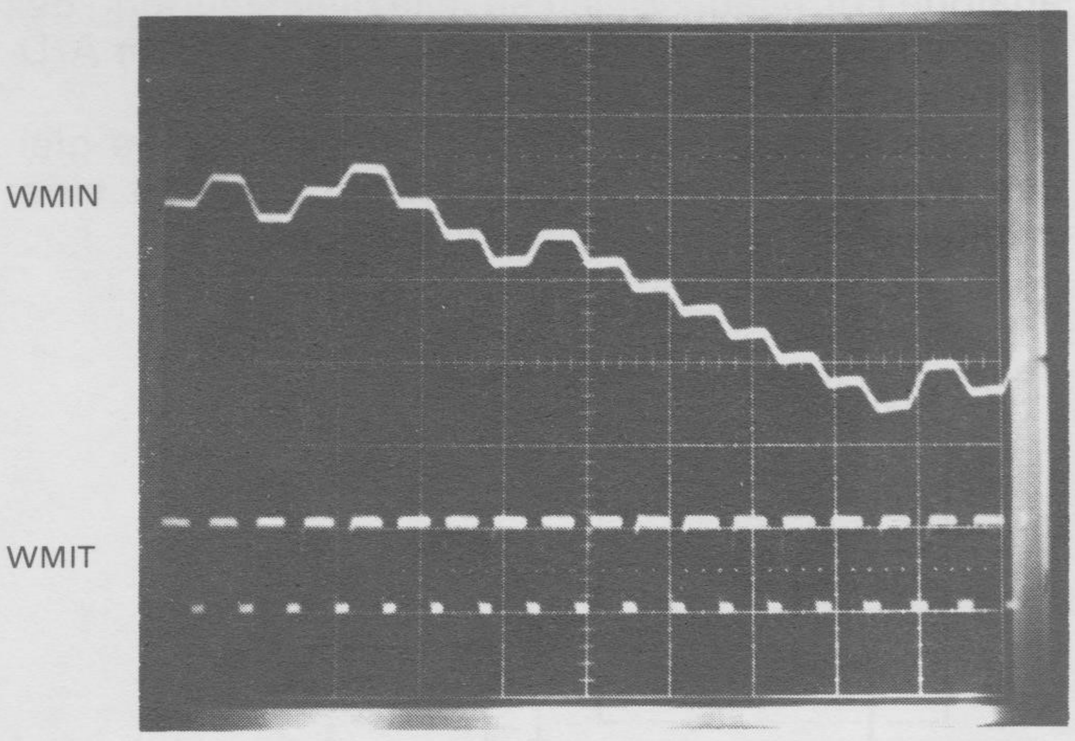


Fig. 5.4 Schätzsignal und Schrittgrösse

5.3 Ausblendung

Die Ausblendung dämpft die Abschnittsgrenzen soweit, dass deren Übergang kontinuierlich erfolgt. Zu diesem Zweck wird mit CAB1 dem Deltamodulator eine grosse Schrittgrössenspannung vorgetäuscht, so dass das Schätzsignal WMIN für kurze Zeit grösser wird. Dadurch erscheint im Datenstrom CMDA für die Störddauer eine 0/1/0 ... Sequenz. Diese bewirkt im Deltademodulator eine Verkleinerung der Schrittgrösse und somit eine Amplitudenreduktion des Schätzsignales WDIN.

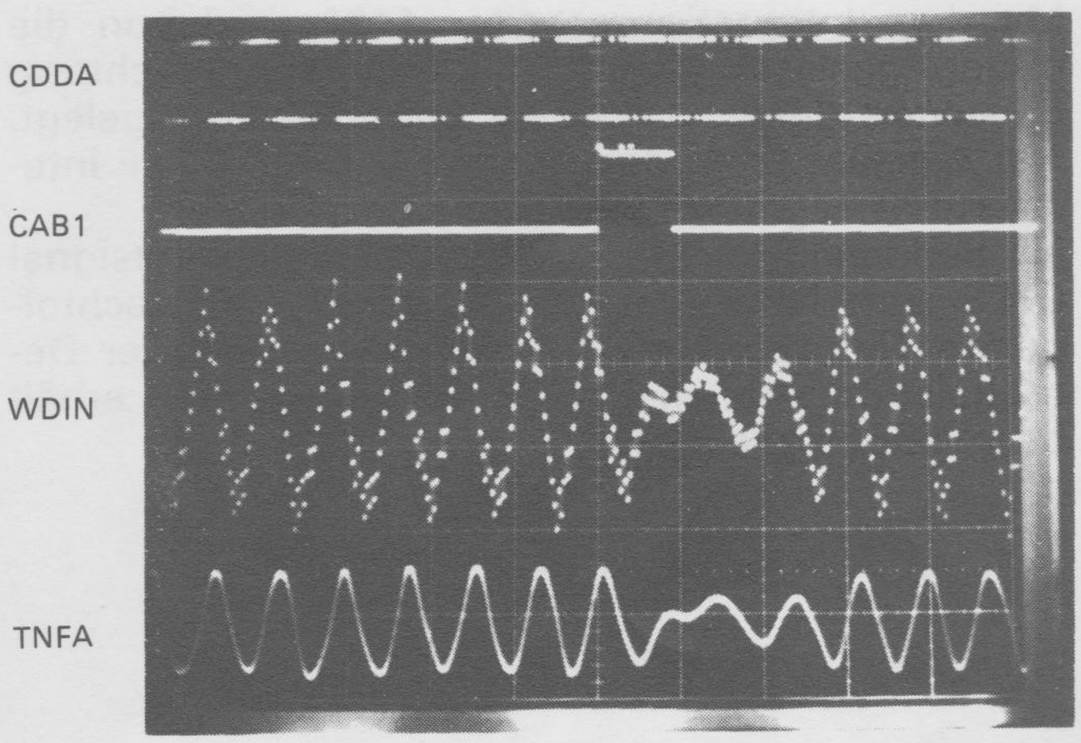


Fig. 5.5 Ausblendung

5.4 D/A-Wandler

Der Deltademodulator wandelt im Sendefall das verschlüsselte Digitalsignal in ein entsprechendes Analogsignal um. Im Empfangsfall setzt der Deltademodulator das entschlüsselte Digitalsignal ins Klarsignal um.
Die Rückwandlung des Seriedatenstromes in die analoge Form läuft gleich ab, wie die Erzeugung des rekonstruierten Eingangssignals WMIN bei der A/D-Wandlung (Kap. 5.2).
Die Schrittgrössenbestimmung erfolgt auf die gleiche Weise wie bei der Digitalwandlung mit einer zweiten gleichartigen Schaltungsanordnung.

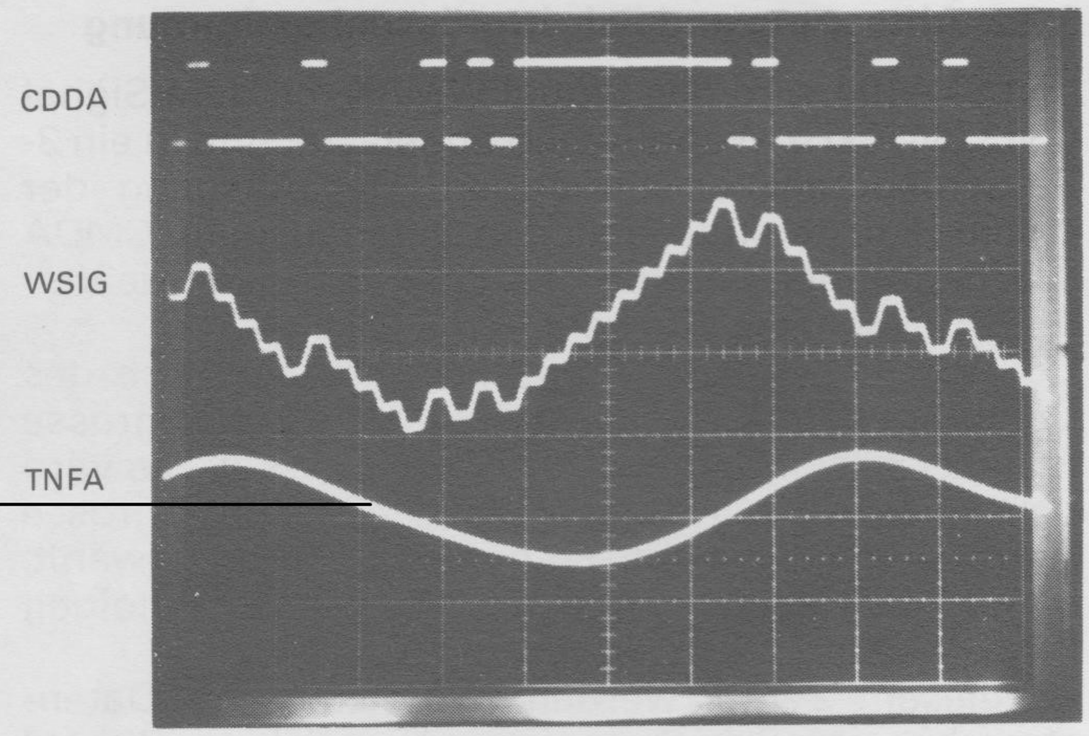


Fig. 5.7 Deltademodulator

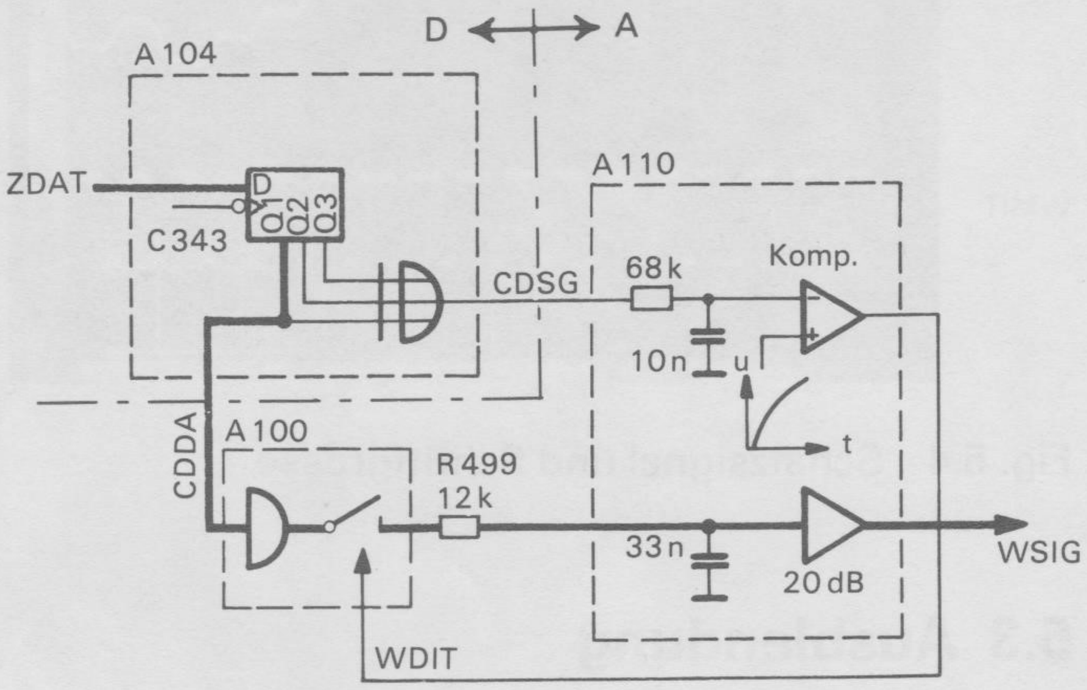
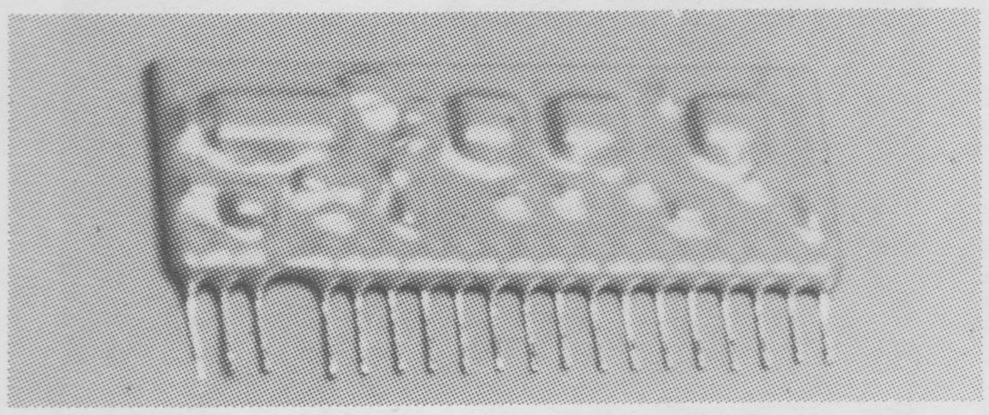


Fig. 5.6 D/A-Wandler (Deltademodulator)

Das ver- oder entschlüsselte Digitalsignal ZDAT wird im LSI A104 zuerst mit 34,7 kHz (Signal C343) abgetastet und in ein 3-Bit-Schieberegister eingelesen. Der Ausgang der ersten Registerstufe (CDDA) steuert den Integrationsschalter A100. Über ein 3fach EXOR werden die Register-Ausgänge zusammengefasst und erzeugen das Schrittgrössensignal CDSG.
Mit dem Integrationsschalter A100 wird nun die Dauer (gesteuert durch WDIT) und die Richtung (gesteuert durch CDDA) der Integration festgelegt. Am Ausgang liegt das durch R499 und 33 nF integrierte NF-Signal WSIG an.
Im Sendefall wird das abgeschwächte Pilotsignal CPLS zum NF-Signal WSIG addiert. Das nachfolgende Tiefpassfilter A104 dämpft die bei der Demodulation entstehenden Oberwellen, man erhält das Analogsignal TNFA.

5.5 Pilotauswertung



Aufgaben der Pilotauswertung:
- Erkennen einer Kryptoinformation (Pilotsignal vorhanden oder nicht).
- Erkennen der Segmentgrenzen (Übergang von der einen auf die zweite Frequenz).
- Rückgewinnen der Programminformation (Frequenzlage des Pilotsignals).

5.5.1 FSK-Demodulator

Aufgebaut als Dickfilmhybrid A108 demoduliert eine «Phase-Locked-Loop»-Schaltung das Pilotsignal BSIG. Um den Stromverbrauch zu reduzieren, wird der PLL bei fehlendem Eingangssignal BSIG über das Pilotsignal PDIS ausgeschaltet. Als Pilot (FSK)-Demodulator dient ein PLL, dessen interner VCO (Voltage control oscillator) auf ca. 1700 Hz ± 20% schwingt. Damit ist gewährleistet, dass die beiden Pilotfrequenzen 1736 Hz und 1929 Hz sicher innerhalb des Fangbereiches der Schaltung liegen.

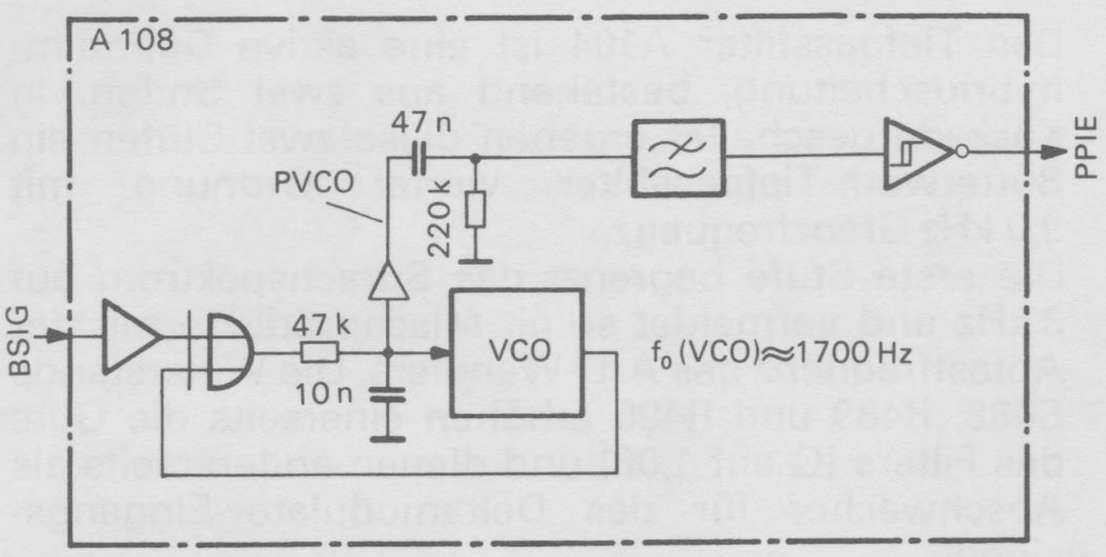


Fig. 5.8 FSK-Demodulator

Das ankommende Pilotsignal (BSIG) wird im Phasenkomparator mit der Frequenz des VCO verglichen. Der Ausgang des Phasenkomparators wird mit dem RC-Tiefpass 47 kOhm/10 nF beruhigt und dient zur Nachregelung der VCO-Frequenz.
Die VCO-Frequenz folgt somit der Pilotfrequenz BSIG.

Die VCO-Steuerspannung ist ein Mass für die anliegende Pilotfrequenz. Da der Absolutwert der gepufferten VCO-Steuerspannung PVCO von der Freilauffrequenz des VCO abhängt, wird in der nachfolgenden Auswertung (Differenzierglied, Tiefpass und Schmitt-Trigger) nur der Wechselspannungsanteil ausgewertet. Die vorhandene Gleichspannungskomponente wird abgeblockt. Das nachfolgende RC-Tiefpassfilter befreit das VCO-Signal von den restlichen VCO-Frequenz-Störanteilen. Der als Komparator mit Hysterese geschaltete Operationsverstärker liefert nun aus dem beruhigten VCO-Signal das digitale Programmsignal PPIE (1736 Hz ≙ logisch «1», 1929 Hz ≙ logisch «0»).

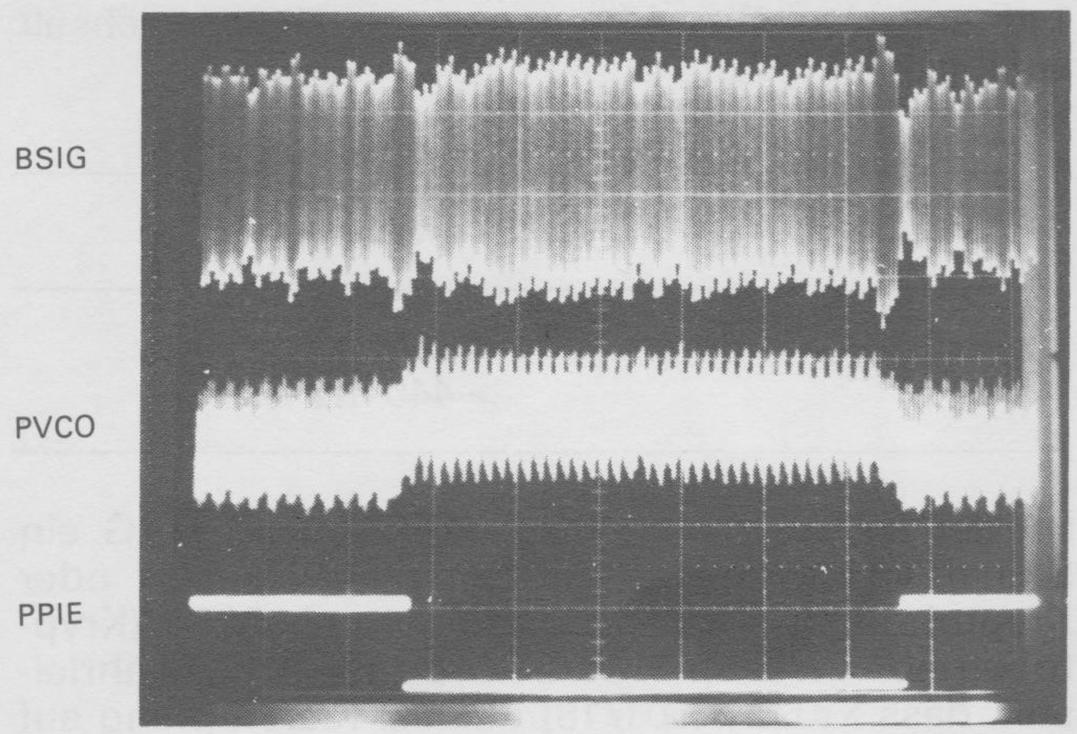


Fig. 5.9 Signale am FSK-Demodulator

5.5.2 Min- und Max-Detektoren

Diese Pegeldetektoren bilden einen Teil der Dickfilmschaltung A108. Sie detektieren Unter- und Überpegel des Signals BSIG, dessen Spitzenwert gemessen und mit fix eingestellten Schwellen verglichen werden. Der Minimumdetektor wechselt bei Überschreiten des oberen Minimalwertes (BSIG $> 0{,}42$ V) auf logisch «0». Bei Unterschreiten des unteren Minimalwertes (BSIG $< 0{,}37$ V) wechselt er auf logisch «1». Der Maximumdetektor führt das Gleiche auf höheren Werten durch; er wird jedoch nicht ausgewertet.
Es gelten folgende Schwellwertgrenzen:

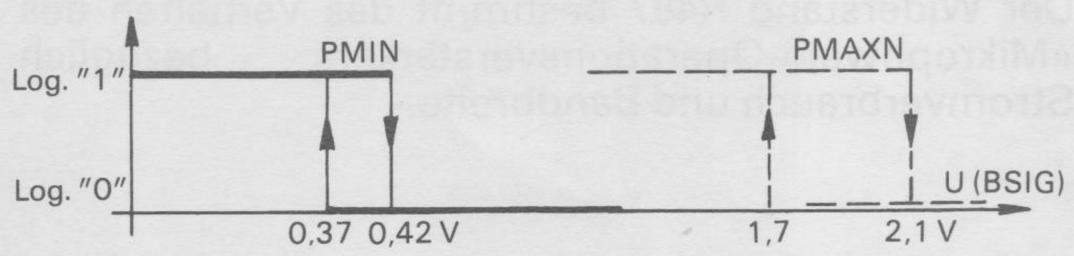
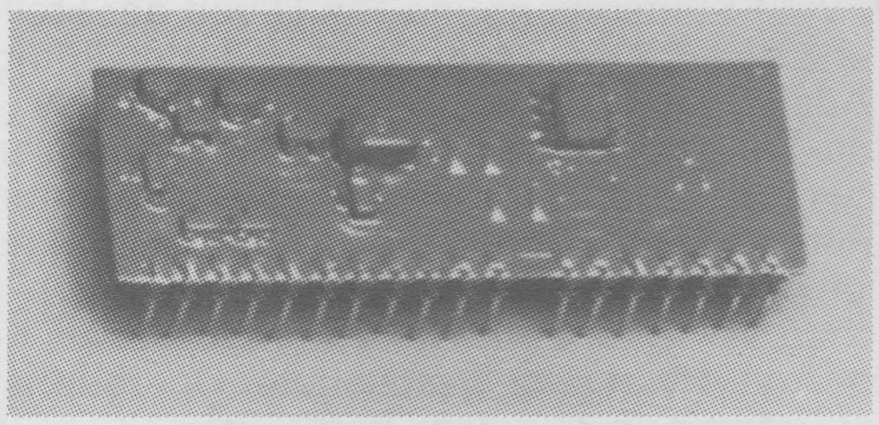


Fig. 5.10 Schwellwertgrenzen

5.6 Klar-Detektor

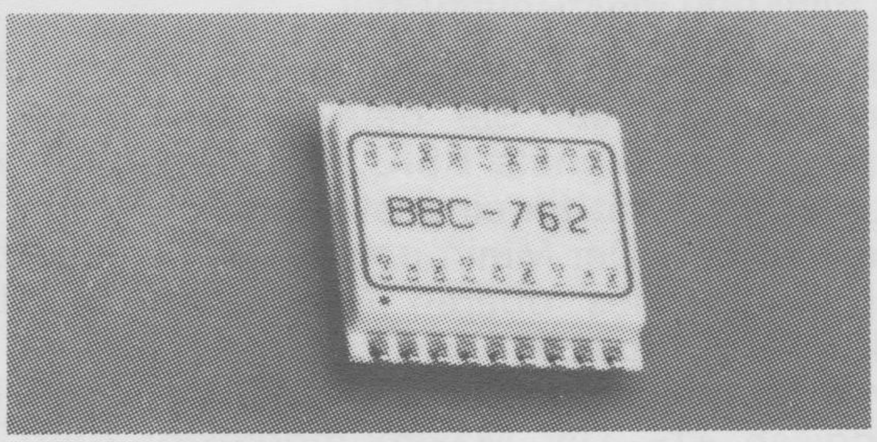


Dieser Detektor dient der Erkennung eines Eingangssignales. Überschreitet RSIG den Schwellwert des Transistors BCW72, so wird der Kondensator 1 µF entladen. Das Ausgangssignal KKLE wechselt auf logisch «1».

KKLE	RSIG
«0»	< 300 mV
«1»	> 440 mV

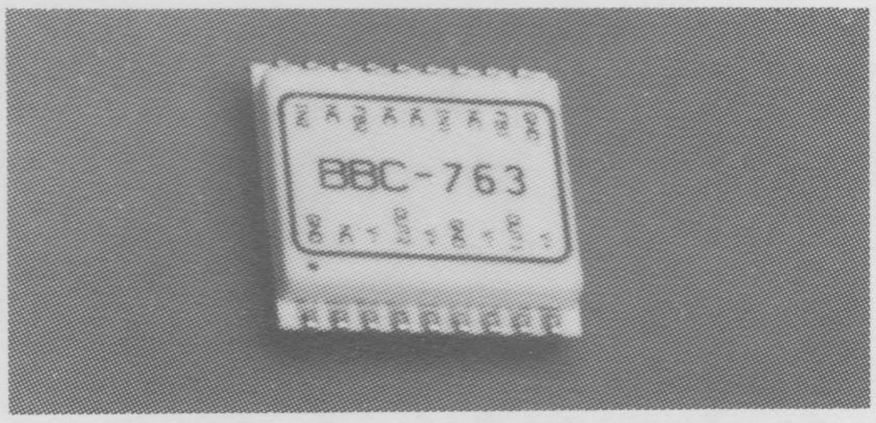
Da der Detektor nur entscheidet, ob an RSIG ein Signal vorhanden ist (unabhängig ob Klar oder Krypto), muss sein Ausgang noch mit CCRY (Kryptobetrieb) verknüpft werden. Damit ist gewährleistet, dass KKLE (X801/18) nur bei Klarempfang auf logisch «1» geht.

5.7 Bandsperrfilter BBC 762



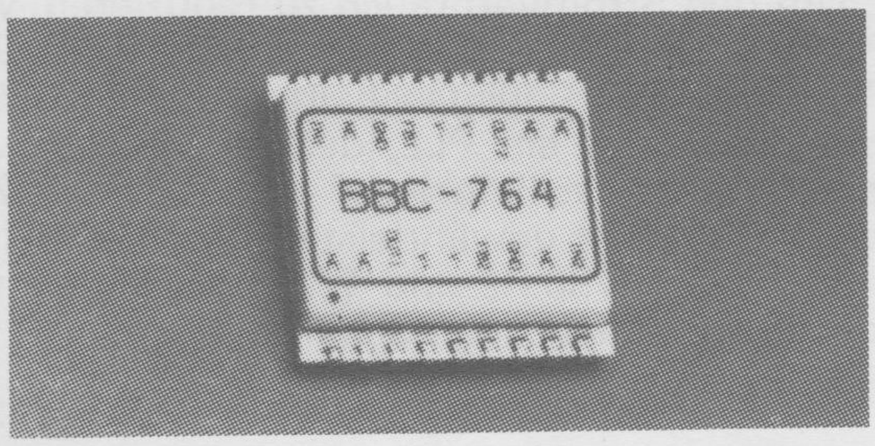
Das Bandsperrfilter besteht aus dem passiven Dünnfilmhybrid A105 und dem Dreifach-Operationsverstärker A102. Drei Stufen sind in Kaskade geschaltet.
Der Widerstand R487 bestimmt das Verhalten des «Mikropower»-Operationsverstärkers bezüglich Stromverbrauch und Bandbreite.

5.8 Bandpassfilter BBC 763



Das Bandpassfilter ist als aktive Dünnfilmhybridschaltung A101 aufgebaut. Es besteht aus zwei hintereinander geschalteten Stufen. Die Mittenfrequenzen der einzelnen Stufen sind so angeordnet, dass ein Bandpass mit einer 3-dB-Bandbreite von 270 Hz entsteht. Die beiden Stufen verstärken den Pilotsignalanteil des Signals RSIG um ca. 8 dB. Der Ausgangspegel BSIG beträgt 900 mV bei Empfang eines Pilottones.

5.9 Tiefpassfilter BBC 764



Das Tiefpassfilter A104 ist eine aktive Dünnfilmhybridschaltung, bestehend aus zwei Stufen. In Kaskade geschaltet ergeben diese zwei Stufen ein Butterwoth-Tiefpassfilter vierter Ordnung mit 3,0 kHz Grenzfrequenz.
Die erste Stufe begrenzt das Sprachspektrum auf 3 kHz und vermeidet somit Mischprodukte mit der Abtastfrequenz des A/D-Wandlers. Die Widerstände R488, R489 und R490 erhöhen einerseits die Güte des Filters (Q auf 1,08) und dienen andererseits als Abschwächer für das Deltamodulator-Eingangssignal.
Die zweite Stufe liegt am Ausgang des D/A-Wandlers und unterdrückt die Wandlergeräusche.

5.10 DC/DC-Wandler

Der Flusswandler erzeugt die negative Speisespannung (DNEG), deren Betrag der positiven Eingangsspannung entspricht.
Die Schwingfrequenz beträgt ca. 30 kHz und der Wirkungsgrad ca. 70%.

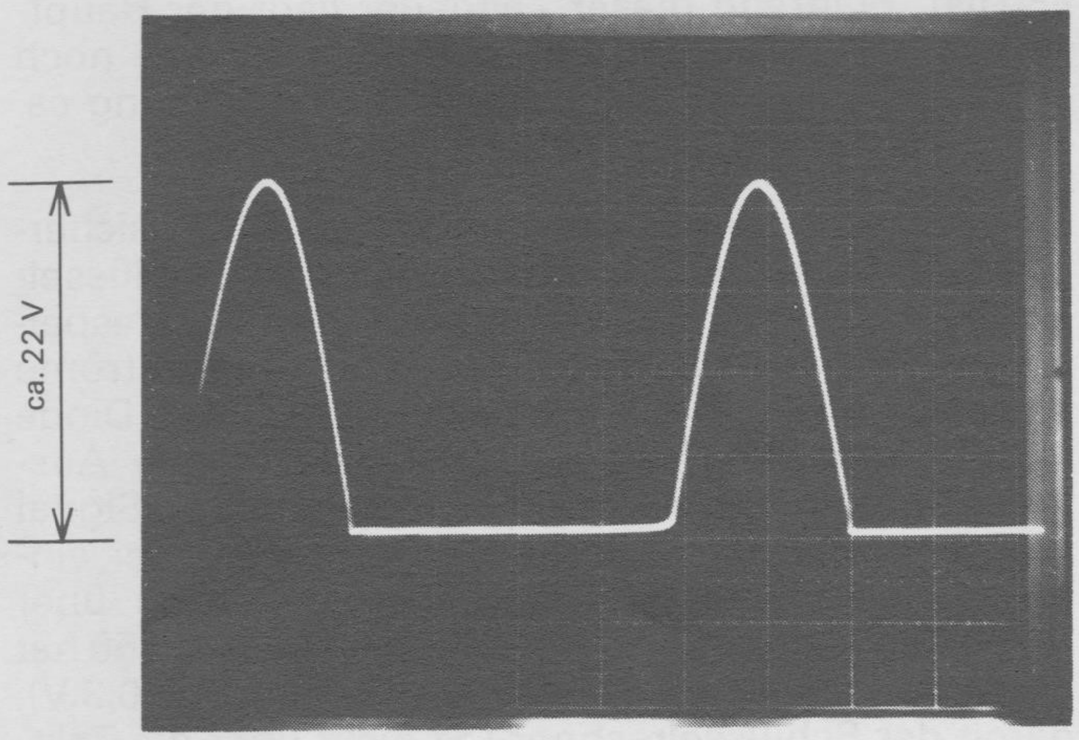


Fig. 5.11 Kollektorspannung V758

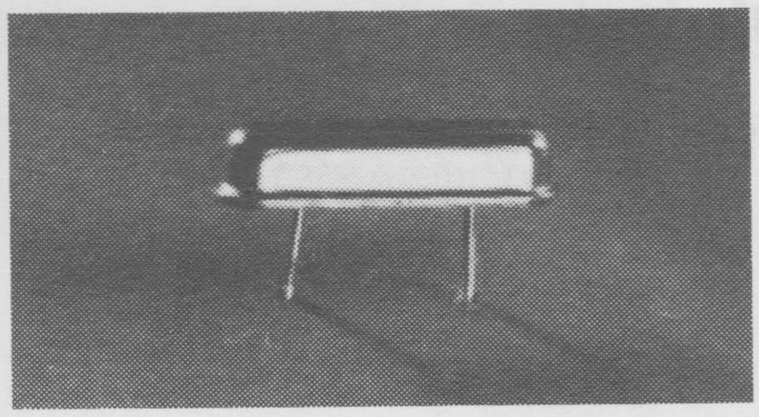
Der Wandler ist zur Vermeidung von Störeinstrahlungen auf benachbarte Baugruppen durch eine Trennwand abgeschirmt.

5.11 Speisespannungsüberwachung

Dieser Teil der Dickfilmschaltung A111 hat drei Aufgaben:
- Übersteigt die Speisespannung APOS 4,4 V, so wird das Signal ÜSPG auf logisch «1» gesetzt; sinkt sie unter 4,2 V, so wird ÜSPG auf logisch «0» gesetzt.
- ÜSPG wird bei Einschalten der Speisung um ca. 100 ms verzögert.
- Beim Übergang «0» → «1» von ÜSPG wird ein Resetimpuls ÜIRE erzeugt.

Ein Komparator vergleicht die Speisespannung mit der internen Referenzspannung RREF. Mit einer Mitkopplung wird eine Hysterese von 0,2 V erreicht. Die Anzugsverzögerung wird durch das Aufladen eines Kondensators definiert. Dieser Kondensator wird beim «1/0»-Übergang des Ausgangssignals entladen, so dass auch bei kurzzeitigen Speisespannungsunterbrüchen die Anzugsverzögerung gewährleistet ist. Der Resetimpuls wird durch differenzieren des Komparatorausgangs erreicht, wobei der negative Impuls mit einer Diode unterdrückt wird.

5.12 Oszillator und Teiler



Der Oszillator besteht aus dem CMOS-Inverter A107 und dem Quarz Y860. Mit dem Trimmkondensator C222 lässt sich die Quarzfrequenz einstellen. Als Messpunkt dient der Ausgang G 416 MCL des nachgeschalteten Teilers A106. Dieser Teiler ist speziell ausgesucht, muss er doch über den ganzen Speisespannungsbereich von 4,2 bis 6 V die Oszillatorfrequenz exakt teilen.

5.13 Abblockung von HF-Störungen

Zur Unterdrückung von allfälligen HF-Störungen sind die Signale USIG, AMAM, RREF, AREB und BSIG abgeblockt.

5.14 Referenzspannung

Die Referenzspannung RREF dient zur Festlegung der Schaltschwelle der Spannungsüberwachung (siehe Kapitel 5.11) und des Ausgangspegels des Regelverstärkers RSIG (siehe Kapitel 5.1).
Die FET-Strombegrenzerdiode V 753 liefert den Referenzstrom von 240 µA. Die Referenzspannung wird mit dem Nebenschlusspfad V 752 und R 511 eingestellt. Die Diode V 752 dient der Temperaturgangsanpassung der Referenzspannung zum Temperaturgang der Speiseakkumulatoren (SV 12-1109).

6. Detailbeschreibung Digitalprint

Unterlagen: Schema HENR 391894
Ersatztteilliste SV 12-D.01B

6.1 Schlüsseleingabe, Schlüsselspeicher

Die Schlüsseleingabe erfolgt mit einem Schlüsseleingabegerät wie in Kapitel 2.1 beschrieben. Zu diesem Zweck werden die beiden Speisungsanschlüsse VBAT und MAS und die vier Signalanschlüsse EDAT, ESEL, SDTC und SRFT belegt. Die beiden Eingangssignale EDAT und ESEL sind mit Widerständen gegen Masse gezogen. Seriewiderstände in allen vier Leitungen schützen die Ein- und Ausgänge des Schlüsselrechner-LSI A106.
Die Schlüsselspeicherung erfolgt in A106 mit einem 48-Bit-Schieberegister, welches während den Rechenoperationen dauernd umgewälzt wird. Pro Sprachsegment von 30 ms wird die Schlüsselinformation 16 mal rotiert.
Wird ein neuer Schlüssel eingegeben, müssen die Eingangsdaten mit dem Speichertakt synchron anliegen, und das rückgekoppelte Schieberegister muss für 48 Bit an den Dateneingang angeschlossen werden.

Diese Synchronisation wird mit den Taktsignalen SDTC und SRFT erreicht. Die Datenübernahme muss in den ersten 48 SDTC-Perioden nach der positiven Flanke des SRFT-Signals erfolgen. Das SRFT-Signal zeigt mit logisch «1» an, dass der Rechner in Betrieb ist. Für das Zeitdiagramm siehe Fig. 9.5 (EDAT).
Aus der Anordnung nach Fig. 6.1 ist ersichtlich, dass die einmal eingegebene Schlüsselinformation nicht mehr aus dem Schlüsselrechner-LSI A100 ausgelesen werden kann.
Damit die Schlüsselinformation beim Aus- und Wiedereinschalten der Speisung erhalten bleibt, müssen drei Forderungen erfüllt sein.

1. Das Speicherregister muss bei Wegfall der Speisung seinen eventuell angefangenen Zyklus beenden.
2. Der Informationsgehalt der 48 Speicherbits darf nicht verloren gehen.
3. Die Takte müssen beim Wiedereinschalten der Speisung stabil sein, ehe der Rechnerzyklus und damit das Umwälzen der Schlüsselinformation freigegeben wird.

Punkt 1 wird dadurch erfüllt, dass die Speisespannung exponentiell abklingt (Kondensatorentladung) und bei Unterschreiten der Abschaltschwelle der Spannungsüberwachung das Überwachungssignal auf logisch «0» wechselt. Mit USIG = logisch «0» wird der Rechner veranlasst, nach Beenden des laufenden Speicherzyklus anzuhalten. Er benötigt dazu maximal 48 SDTC-Takte (entsprechend 460 µs). Während dieser Zeitdauer liegt der Haupttakt G 416 über den Abschaltpunkt hinaus noch sicher an, da seine minimale Betriebsspannung ca. 4 V beträgt.

Punkt 2 wird durch die Pufferzelle G 359 sichergestellt. Dieser NiCd-Akku speist den Schlüsselrechner-LSI A106 bei Wegbleiben der Gerätespeisung VBAT. Damit sicher nur die LSI-Restströme fliessen, wird eine Rückspeisung mit der Diode V 750 verhindert, und es werden sämtliche Ausgänge des Schlüsselrechner-LSI durch das Signal ÜSPG = «0» auf logisch «0» geschaltet. Bei eingeschalteter Gerätespeisung wird der Akku über V 750, R 504 gepuffert. Die Schottky-Diode V 750 hat eine spezielle kleine Schwellenspannung (~ 0,3 V), damit der Schlüsselrechner-LSI nicht über die Taktleitungen gespeist wird.
Das Überwachungssignal ÜSPG wird in A106 mit einem Schmitt-Trigger-Puffer verstärkt und als Signal SSPG über einen Schutzwiderstand zum Gerätehaupt-Stecker X802 geführt.
Punkt 3 wird durch die Einschaltverzögerung des Überwachungssignals ÜSPG erfüllt. Siehe auch Kapitel 5.11.

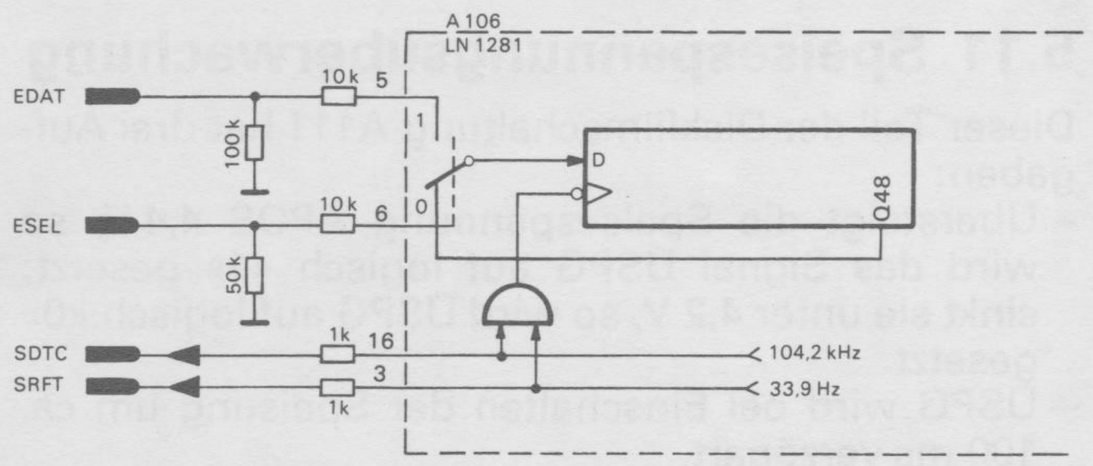
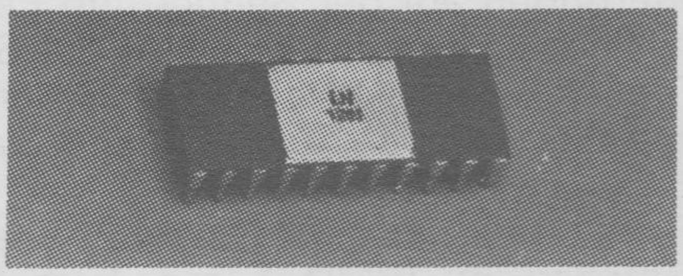


Fig. 6.1 Schlüsselspeicher

6.2 Schlüsselrechner LN1281



Der Schlüsselrechner bildet pro Sprechsegment von 29,45 ms Dauer 16 Zufallbits. Die Zufallbits erscheinen seriell am Ausgang SWAR. Mit der nachgeschalteten Speicheransteuerung A105 wird daraus das nächstfolgende Sprachsegment bestimmt.
Der Rechner arbeitet seriell. Er beginnt seine Arbeit nach dem Erreichen des Startkriteriums auf die nächstfolgende negative Flanke des Signals G 416.
Das Startkriterium wird durch folgende Signale definiert:
«Start» = SRFT · ST1 · ST2 · LPRC · ÜSPG

Signal	Bedeutung
SRFT	Rechner in Betrieb
ÜSPG	Speisespannung grösser 4,2 V
ST1	Startkriterium 1 (nicht verwendet)
ST2	Startkriterium 2
LPRC	Startkriterium 3 und Programmschiebetakt

Der Rechnerstart bestimmt die Segmentzuordnung bei einem Richtungswechsel. ST2 ist ein schmaler Impuls von ca. 2 µs Dauer. Dadurch wird ein zweimaliges Starten innerhalb des gleichen Sprachsegments auch bei ungünstigen Phasenbedingungen verhindert. Das Signal «SRFT» (Rechner in Betrieb) bleibt während 4096 Takten (G 416) auf logisch «1».

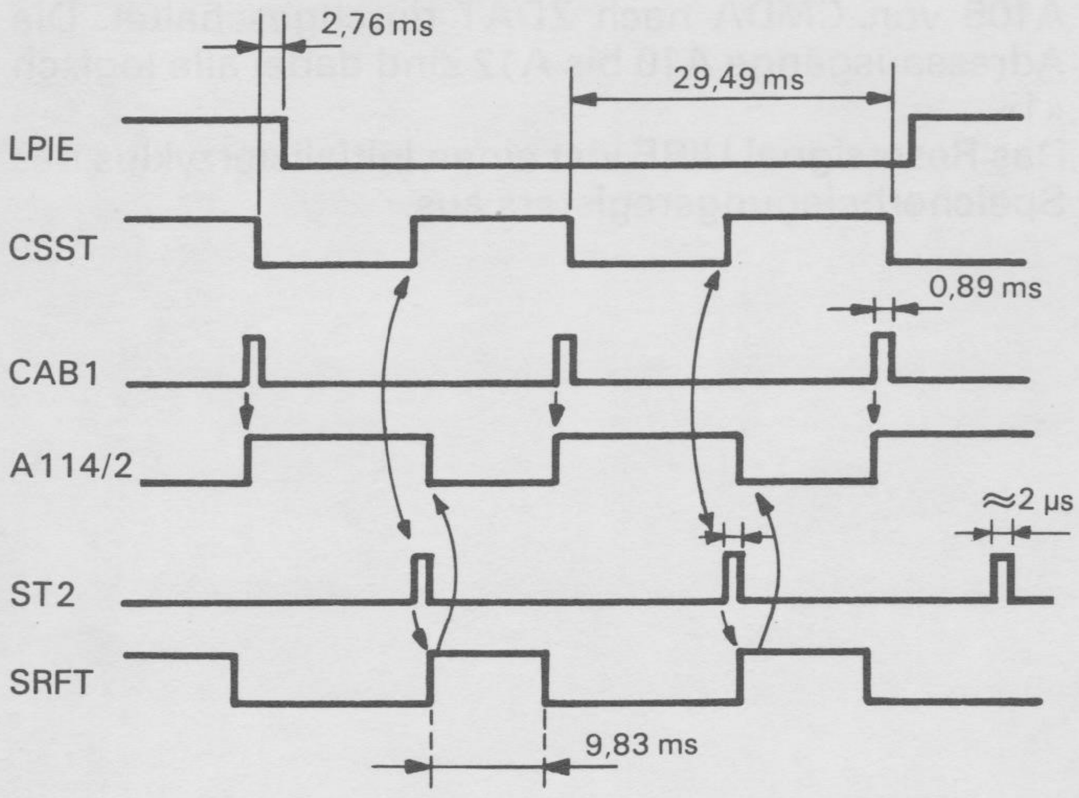


Fig. 6.2 Rechnerstart (asymmetrische Phase)

Die Rechnerbetriebszeit ist in 16 Unterabschnitte aufgeteilt, welche ihrerseits wieder in 16 Feinschritte aufgegliedert sind.

Das Zufallssignal SWAR wird jeweils pro Unterabschnitt am Anfang des Feinschrittes Null geändert. Die Neuberechnung erfolgt in den Feinabschnitten Null bis 11. Die Zufallsbits der Unterabschnitte Null, 14 und 15 sind immer logisch «1».
Der Synchronisierimpuls wird pro Unterabschnitt im 15. Feinschritt abgegeben. Der Schlüsselspeichertakt startet bei jedem Rechnerbetriebszyklus mit logisch «0» und durchläuft pro Feinschritt 4 Perioden (SDTC). Dieser Takt liegt auch ausserhalb der Rechnerbetriebszeit an.
Alle Ausgänge des Schlüsselrechner-LSI werden auf logisch «0» gelegt, sobald das Überwachungssignal ÜSPG auf logisch «0» geht. Der Rechner selbst beendet den angefangenen Unterabschnitt und bricht dann den Betriebszyklus ab.
Als Eingangsdaten des Schlüsselrechners dienen der Schlüssel, die Schlüsselfamilie und das Programm (PN-Sequenz).
Das Taktsignal LPRC schiebt das Programmregister um je einen Schritt pro Sprachsegment weiter. Über die Eingangsdatenleitung LPRE kann das Programmregister, bei angelegtem logisch «1» am Umschaltereingang LPRU, neu belegt werden. Dies erfolgt nach dem Geräteeinschalten, gesteuert von dem Signal PER, mit einem «Rauschsignal» (CPLX) oder bei Empfang mit dem auf zu synchronisierenden Programmsignal. Das Ausgangssignal SPRA dient sendeseitig für die Programmübertragung.

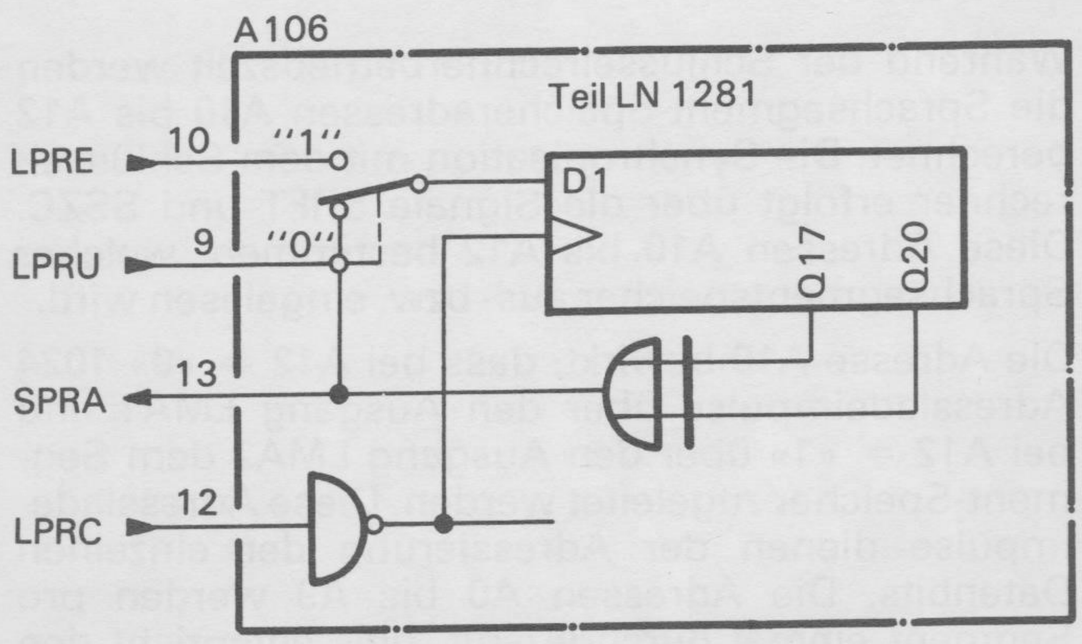
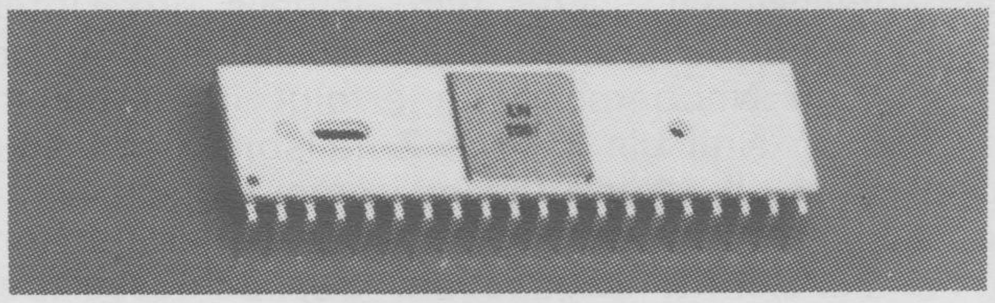


Fig. 6.3 Schlüsselrechner-Programmregister

6.3 Sprachspeicher und Sprachspeicheransteuerung



Die zwei CMOS-RAM Speicher IC's A107 und A108 speichern sieben Sprachsegmente als Seriebitstrom zu je 1024 Bit. Die Ansteuerung dieses Speichers steuert die Segmentzuordnung A105 abhängig vom Zufallssignal SWAR.

Adresse			Steuerleitungen		Adressbereich	Segmentnummer
A10	A11	A12	LMA1	LMA2		
0	0	0	TTTT	1	A108 0000 ... 1023	1
1	0	0	TTTT	1	A108 1024 ... 2047	2
0	1	0	TTTT	1	A108 2048 ... 3071	3
1	1	0	TTTT	1	A108 3072 ... 4095	4
0	0	1	1	TTTT	A107 0000 ... 1023	5
1	0	1	1	TTTT	A107 1024 ... 2047	6
0	1	1	1	TTTT	A107 2048 ... 3071	7
1	1	1	1	1	keine Speicherung	–

Segmentzuordnung

Während der Schlüsselrechnerbetriebszeit werden die Sprachsegment-Speicheradressen A10 bis A12 berechnet. Die Synchronisation mit dem Schlüsselrechner erfolgt über die Signale SRFT und SSZC. Diese Adressen A10 bis A12 bestimmen, welcher Sprachsegmentspeicher aus- bzw. eingelesen wird.

Die Adresse A10 bewirkt, dass bei A12 = «0» 1024 Adressladeimpulse über den Ausgang LMA1 und bei A12 = «1» über den Ausgang LMA2 dem Segment-Speicher zugeleitet werden. Diese Adressladeimpulse dienen der Adressierung der einzelnen Datenbits. Die Adressen A0 bis A9 werden pro Segment einmal durchgezählt, dies entspricht den 1024 Bits pro Segment.

Zur Bestimmung der Adressen A10 bis A12 werden die Zufallsbits 0 bis 14 des Signals SWAR mit dem Inhalt des LSI-internen 15-stufigen Speicherbelegungsregisters verglichen. Jede in diesem Register mit logisch «1» markierte Stufe gibt an, dass sich im Sprachspeicher ein Sprachsegment mit der der Stufennummer äquivalenten Verzögerung befindet. Die Koinzidenz zweier logisch «1» von Registerinhalt und Zufallssignal bestimmt im Sendebetrieb die Verzögerung eines Sprachsegmentes. Im Empfangsbetrieb bestimmt die Koinzidenz die Restverzögerung dieses Sprachsegmentes. Die Summe der Verzögerungen auf der Sende- und Empfangsseite ist für jedes Segment konstant (14 Segmentlängen). Die Adressen A10 bis A12 werden bei der Sprachsegmentgrenze auf die negative Flanke des Signals SST geändert.

Die Sprachsegmentspeicher verarbeiten den 34 kb/s Datenstrom (SMDA) mit Lese-/Schreibzyklen, welche durch die Signale WEN und LMA bestimmt sind. Die Synchronisation erfolgt dabei über die Taktleitung C343. Der Systemtakt G416 dient als Feintakt.

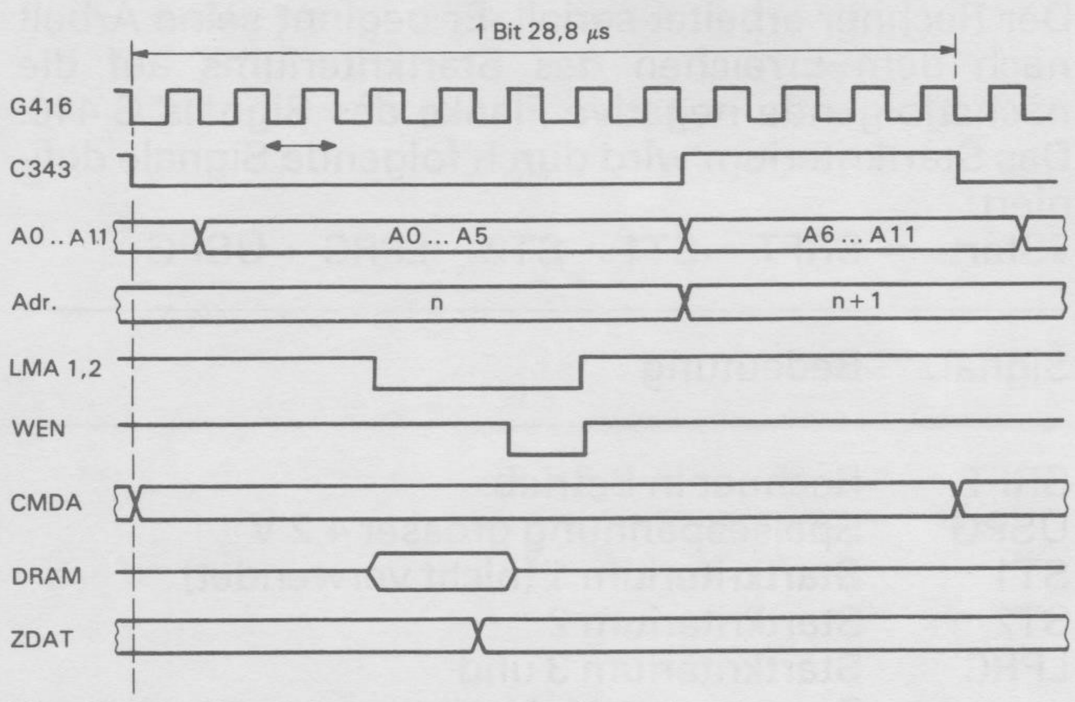


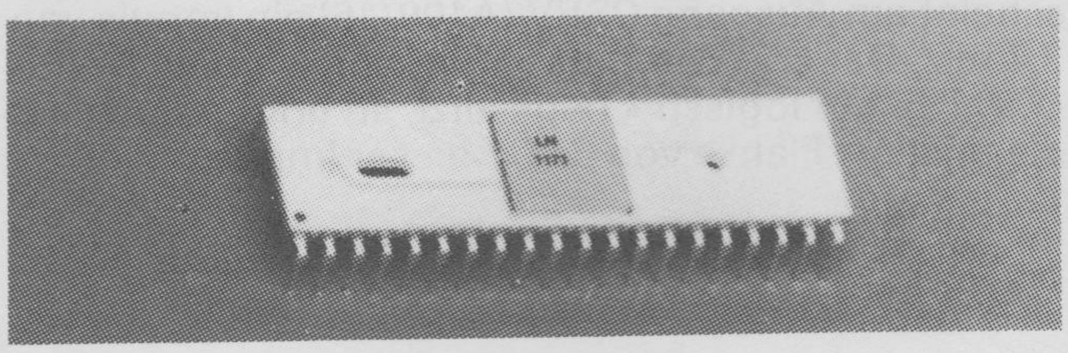
Fig. 6.4 Speicheransteuersignale

Die Adressen A0 bis A5 liegen nur am Anfang jedes Lese-/Schreibzyklus an den entsprechenden Ausgängen A0 bis A5 an, anschliessend werden diese Ausgänge mit den Adressen A6 bis A11 belegt. Diese Eigenschaft wird für die eingesetzten RAM's nicht benötigt.

Die Datenein- und -Ausgänge sind parallelgeschaltet. Für berechnete Verzögerungen von Null werden die Daten mit einfacher Abtastung direkt im LSI A105 von CMDA nach ZDAT durchgeschaltet. Die Adressausgänge A10 bis A12 sind dabei alle logisch «1».

Das Resetsignal UIRE löst einen Initialisierzyklus des Speicherbelegungsregisters aus.

6.4 Taktaufbereitung und Leitwerk



6.4.1 Taktaufbereitung

Alle Taktsignale werden von Haupttakt G 416 (416,672 kHz) abgeleitet. Sämtliche Teiler befinden sich in der LSI-Schaltung A109, sie sind nach folgendem Blockschaltbild angeordnet:

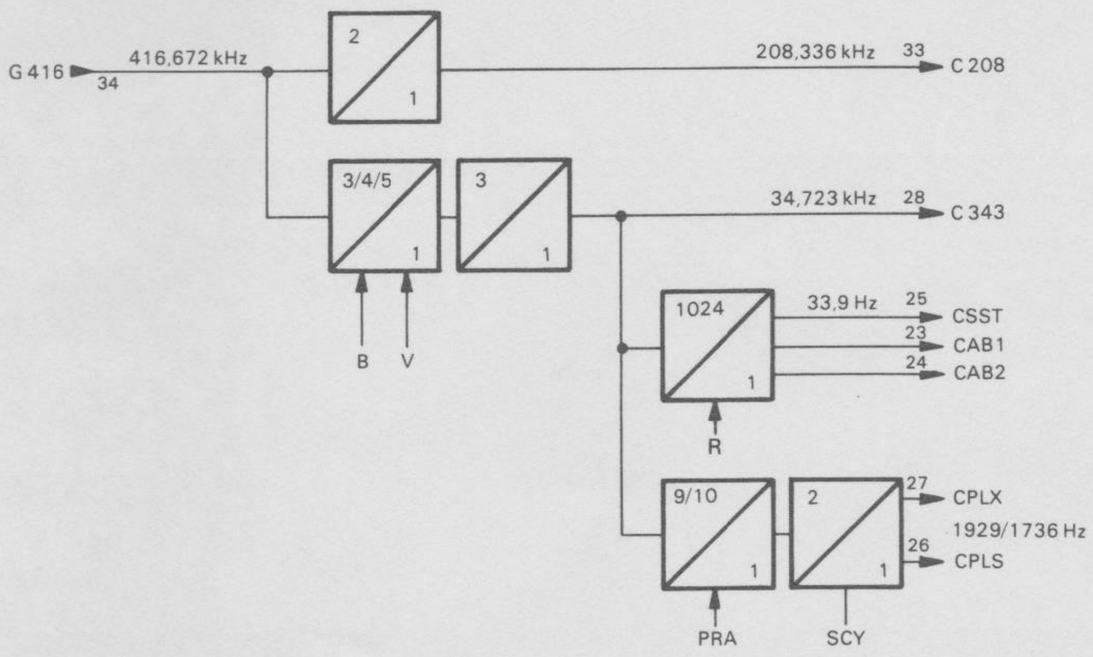


Fig. 6.5 Teilerblockschaltbild

Im Empfangsfalle wird der umschaltbare Teiler (3/4/5) mit den Steuersignalen B und V (Beschleunigen und Verzögern) derart umgeschaltet, dass zwischen den empfangenen Sprachsegmentgrenzen und dem Takt CSST eine minimale Phasenablage entsteht. Als Referenzsignal dient das Programmsignal LPIE; auf alle dessen Flanken wird die Phase von CSST um 0,23 Grad korrigiert.
Beim Richtungswechsel muss sich die Empfängertaktphase um die doppelte Übertragungslaufzeit zurückstellen. Mit der beschriebenen Regelung geht dies viel zu lange, was eine schlechte bis unverständliche Sprachgüte zur Folge hat.
Mit dem Steuersignal R wird deshalb die Phase des CSST-Taktes auf die Phase der ersten LPIE-Flanke nach Erkennung des Kryptoempfanges gesetzt. Es wird dabei die interne Laufzeit (T_K) der LPIE-Aufbereitung kompensiert.

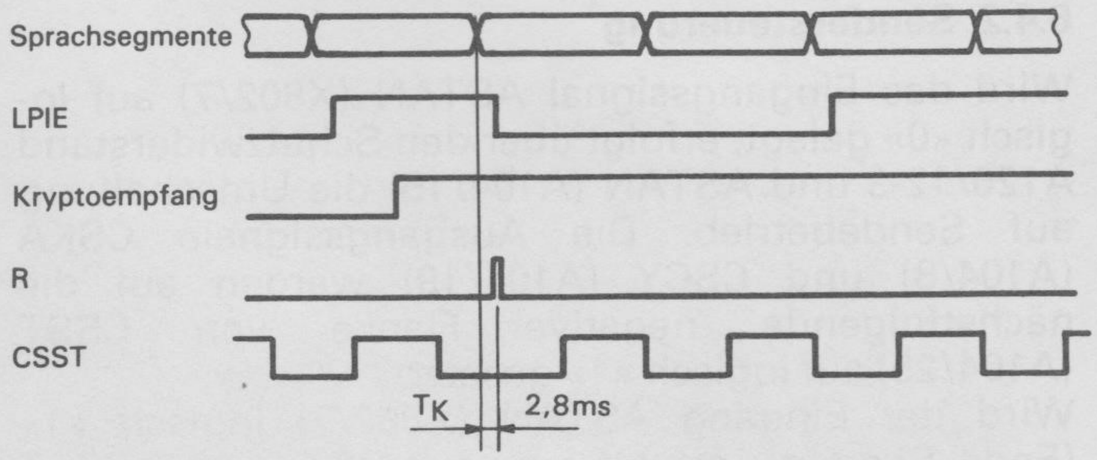


Fig. 6.6 Phasensetzen

Der Ausgang CSST bezeichnet somit mit der negativen Flanke die Sprachsegmentgrenze. Die beiden Signale AB1 und AB2 sind Hilfssignale und stehen zeitlich wie folgt zu CSST:

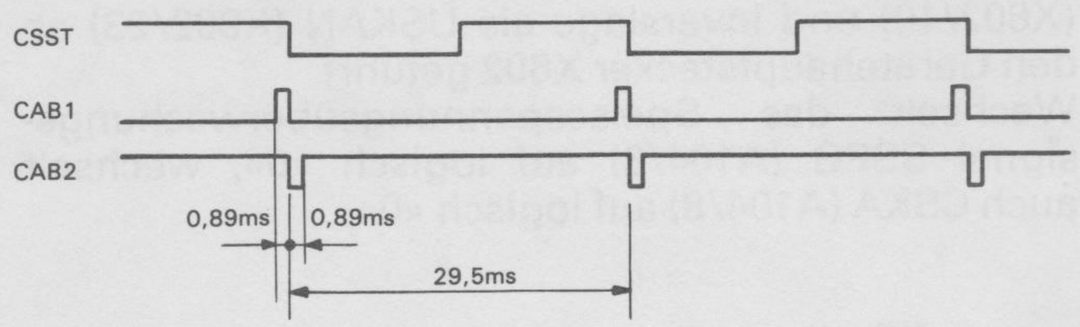


Fig. 6.7 Zeitdiagramm CSST, CAB1, CAB2

Das Pilotsendesignal CPLS (bzw. CPLX) wird mit einem umschaltbaren Teiler mit Hilfe des Programmsignals PRA erzeugt. Mit PRA = «1» wird die tiefere Frequenz und mit PRA = «0» die höhere an den Ausgang gegeben. Das Sendesignal SCY steuert das Signal CPLS, währenddem das Signal CPLX dauernd ansteht.

6.4.2 Sendersteuerung

Wird das Eingangssignal ASTAN (X802/7) auf logisch «0» gelegt, erfolgt über den Schutzwiderstand A120/12-3 und ASTAN (A104/15) die Umschaltung auf Sendebetrieb. Die Ausgangssignale CSKA (A104/8) und CSCY (A104/19) werden auf die nächstfolgende negative Flanke von CSST (A104/25) auf logisch «1» gesetzt.
Wird der Eingang ASTAN (X802/7) logisch «1» (Ende Senden), erfolgt eine um 15,5 ... 16,5 CSST Perioden verzögerte Zurückschaltung in die Empfangsbereitschaft.
Wird aber der Eingang AKTAN (X802/20) auf logisch «0» gehalten, erfolgt die Zurücksetzung des Ausgangssignals CSKA (A104/8) auf die erste folgende negative Flanke von CSST (A104/25). CSCY (A104/19) hingegen bleibt abfallverzögert. Das Signal CSKA (A104/8) wird in Normallage als USKA (X802/10) und Inverslage als USKAN (X802/23) an den Gerätehauptstecker X802 geführt.
Wechselt das Speisespannungsüberwachungssignal SSPG (A104/6) auf logisch «0», wechselt auch CSKA (A104/8) auf logisch «0».

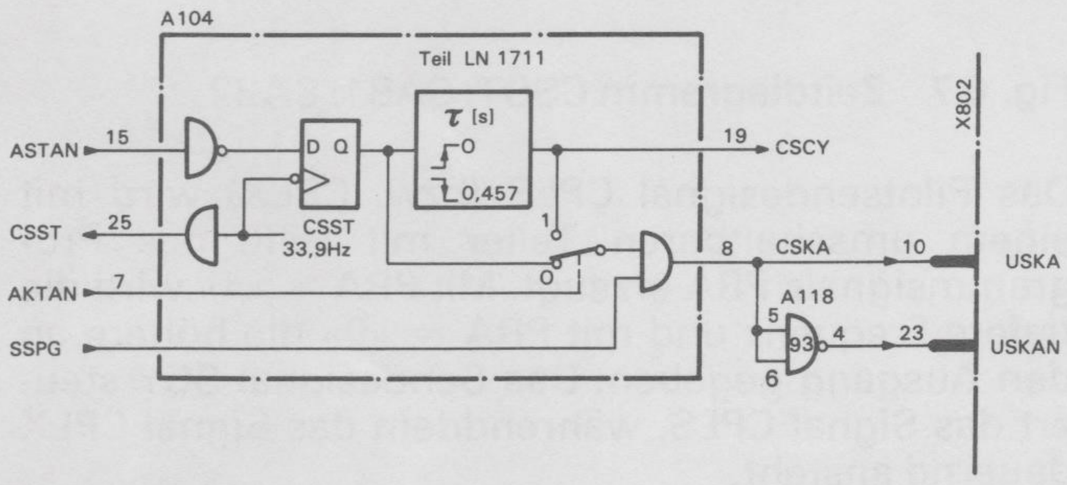


Fig. 6.8 Sendersteuerung

6.4.3 Regelverstärkerauftastung

Mit der negativen Flanke von CSCY (A104/19) erscheint am Ausgang CSRV (A109/16) ein Impuls von 3,7 ms Dauer. Wird das Eingangssignal AWRS (X802/5) auf logisch «1» gesetzt, so erfolgt auch auf die positive Flanke von CSCY dieser Impuls.

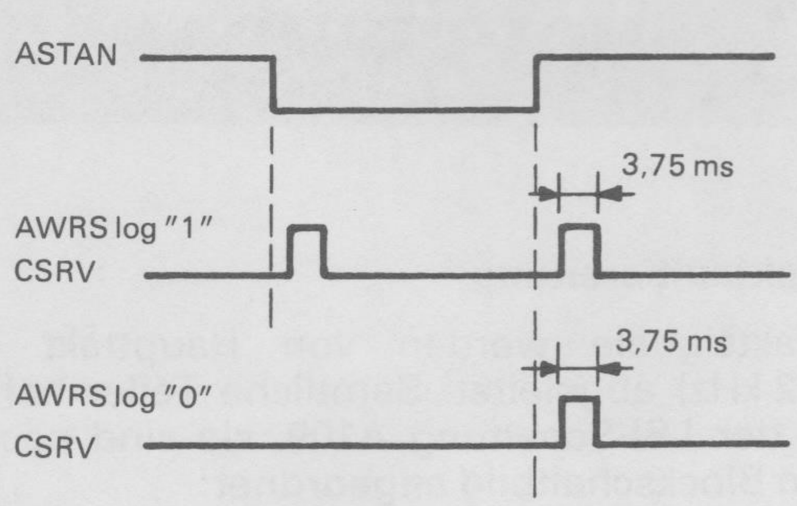


Fig. 6.9 Regelverstärkerauftastung

7. Unterhalt und Reparatur

Bei Kryptonetzen ist eine periodische Überprüfung empfehlenswert. Dabei ist das Grundgerät mechanisch und elektrisch einmal pro Jahr zu überprüfen.

7.1 Mechanische Kontrolle

Bei der mechanischen Kontrolle ist das Grundgerät von aussen zu begutachten.

7.1.1 Stecker-Kontrolle

SV 12-1101B Gerätehauptstecker X802 (25polig)
SV 12-1101B-1 zusätzlich Dose X806 (5polig)
Beim Stecker X802 ist besonders die Steckerführung zu überprüfen. Die Schmalseite dieser Führung muss auf den Verdrehungsschutz (Schlitz) am Gehäuse zeigen (Merke: **S**chmale **S**eite **S**chlitz).
Zum Stecker gehören die vier Massefedern, die ca. 3 bis 5 mm über die Steckerführung herausragen und leichtgängig (ohne die Steckerführung zu streifen) niedergedrückt werden können.

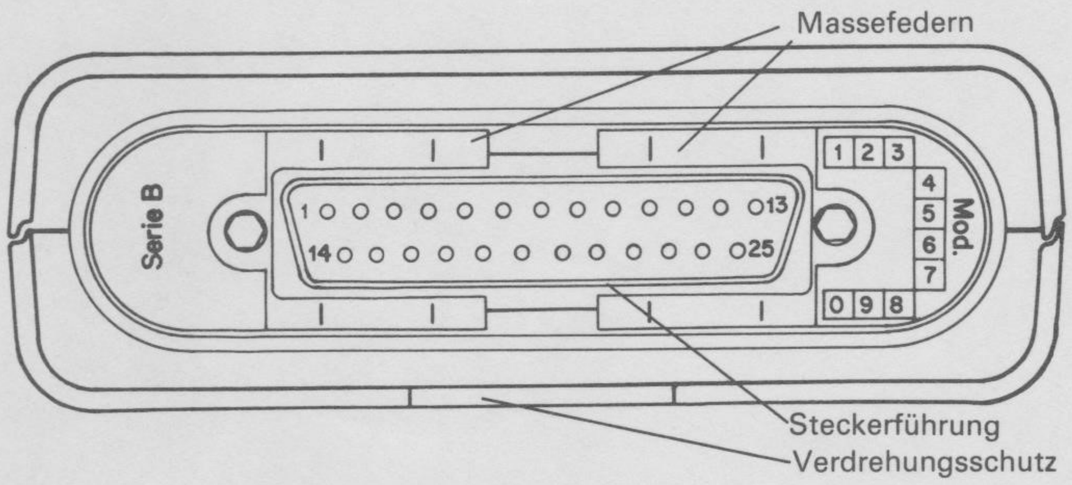


Fig. 7.1 Stecker X802

Bei der Dose X806 ist die Verschraubung zu überprüfen (Dose muss festsitzen). Die Dosen-Abdekkung hat an beiden Anschlagenden eine leichte Hemmung.

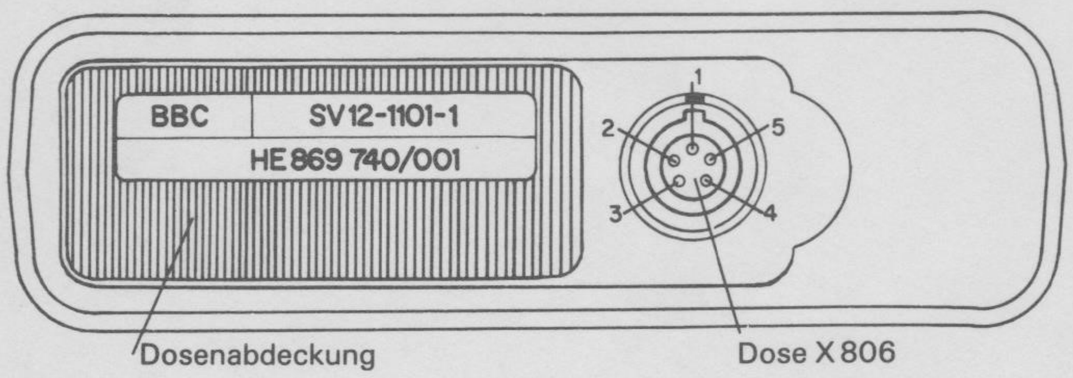


Fig. 7.2 Schlüsseleingabedose X806

7.1.2 Kontrolle der Dichtungen

Das Grundgerät ist spritzwasserdicht. Dies wird durch je eine Dichtungsmanschette auf den Steckerseiten und durch eine Dichtungsschnur auf beiden Seiten der Gehäusehälften erreicht.

Die Überprüfung ist durch Sichtkontrolle möglich. Bei der Kurzvariante SV 12-1101B-1 ist die Dichtungsmanschette auf der Unterseite (bei der Dose X806) nicht von aussen sichtbar, diese kann nur durch Demontage des Grundgerätes überprüft werden.

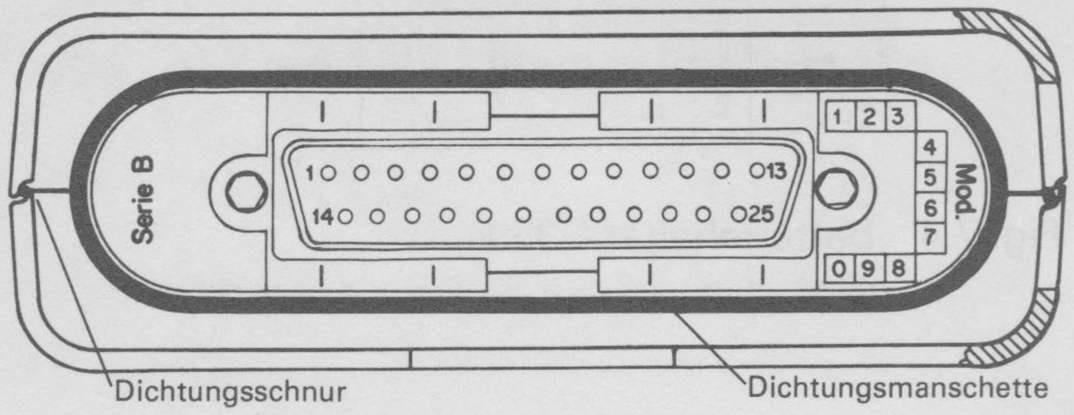


Fig. 7.3 Dichtungen auf der Hauptsteckerseite

7.2 Demontage / Montage

7.2.1 Werkzeug

Werkzeugsatz für die Demontage und Montage des Grundgerätes:
– Kreuzschlitzschraubendreher Grösse 2
– Klingenschraubendreher Grösse 2
– Steckschlüssel s = 5 mm
– Gabelschlüssel s = 5 mm
– Flacher Gabelschlüssel (2 mm dick) s = 5 mm
Für die Kurzvariante SV 12-1101B-1 zusätzlich:
– Kreuzschlitzschraubendreher Grösse 1
– Montageschlüssel für Dose X806

7.2.2 Demontage

Zur Demontage des Grundgerätes werden die Kreuzschlitzschrauben auf beiden Gehäusehälften vollständig herausgeschraubt.
Die beiden Gehäusehälften können nun auseinandergenommen werden. Die beiden zusammengeschraubten Prints können als Einheit herausgelöst werden.
Zum Auseinandernehmen der beiden zusammengesteckten Prints sind die vier Schrauben auf dem **Analogprint** herauszuschrauben. Der Analogprint ist am Typenschild erkennbar.

Analogprint	SV 12-**A**.01B	HE...
Digitalprint	SV 12-**D**.01B	HE...

Die beiden Prints werden beim Verbindungsstecker auseinandergezogen.

7.2.3 Montage

Die Montage erfolgt in umgekehrter Reihenfolge zur Demontage. Die Schmalseite des Hauptgerätesteckers X802 muss zur Verdrehungsschutz-Aussparung zeigen, siehe Fig. 7.1. Bei der Gehäusemontage ist darauf zu achten, dass die Dichtungsmanschetten gut in den Fugen liegen.

7.2.4 Batterieaustausch

Die 3 Zellen sind im Batteriehalter auf dem Digitalprint neben dem Stecker X800 eingesetzt.
Beim Austausch ist auf die Polarität zu achten.

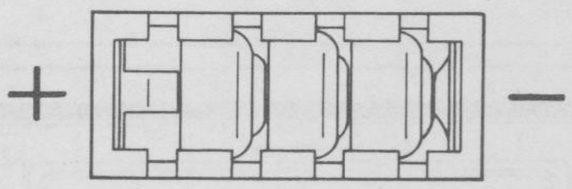


Fig. 7.4 Batteriehalter G359

7.3 Pufferbatteriekontrolle

Bei jeder Fehlermeldung oder bei der periodischen Überprüfung ist eine Pufferbatteriekontrolle angebracht. Zu diesem Zweck wird der Kurzschlussstrom I_K an VBUF gegen MAS während 1 min. gemessen.

– Bei der Kurzschluss-Strommessung geht der Schlüssel im Schlüsselrechner verloren.
– Bei der Kurzschluss-Strommessung keine externe Speisung anschliessen (Zerstörung der Diode V750).

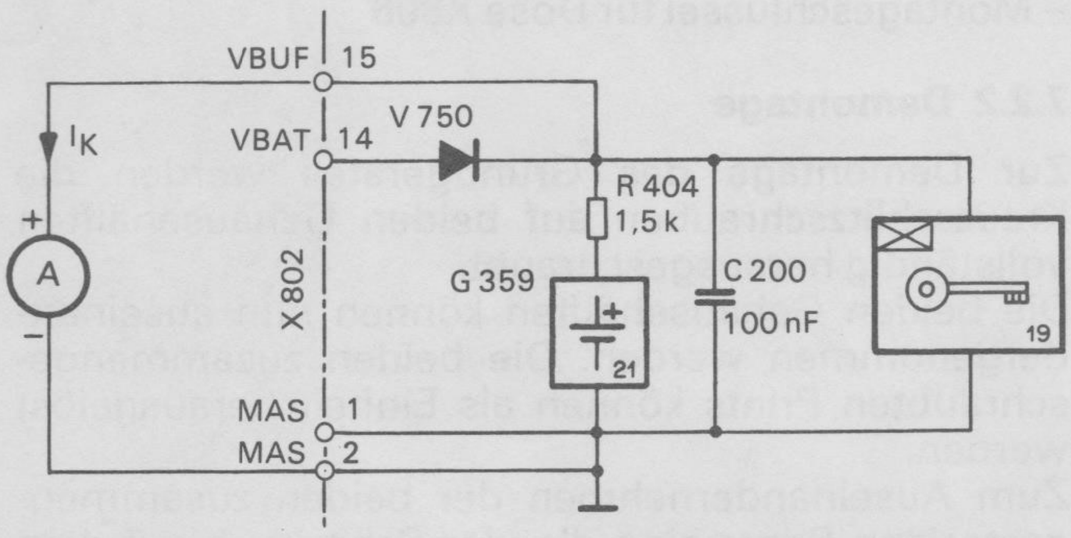


Fig. 7.5 Kontrolle der Pufferbatterie

Die Pufferbatterie gilt als gut, wenn während 1 min. der Kurzschluss-Strom konstant bleibt und den Wert 2,2 mA (entsprechend $U_{G359} = 3{,}3$ V) nicht unterschreitet.
Aus dem Kurzschluss-Strom I_K kann die Batteriespannung berechnet werden (Innenwiderstand des Messinstrumentes kleiner als 100 Ohm).
$U_{G359} = 1{,}5 \cdot I_K$ (U_{G359} in V; I_K in mA)
Die Normalspannung der Zellen beträgt 3,6 V. Ist der Akku neu geladen, so kann die Spannung bis auf 4,5 V ansteigen.
Der Akku gilt als entladen, wenn die Spannung 3,3 V (1,1 V pro Zelle) unterschreitet.

7.4 Reparaturen

Der defekte Print wird durch Ersetzen festgestellt und der BBC-Reparaturstelle eingesandt.
Bei allfälligen Lötarbeiten sind die einschlägigen Vorsichtsmassnahmen betreffend MOS-Bausteinen zu beachten!

8. Funktionskontrolle

012345 & 982376

8.1. Einleitung

Die folgende elektrische Funktionskontrolle entspricht der werkseitigen Schlusskontrolle. Der Test prüft alle Hauptfunktionen des Grundgerätes und alle Schnittstellen der Stecker X800, X801, X802, X804, X805 und X806 (X805 und X806 sind nur in der Kurzvariante SV 12-1101B-1 vorhanden). Im Werk wird diese Kontrolle mit einem, durch einen Klein-Rechner automatisierten Tester durchgeführt. Beim aufgeführten Test wurden jeweils nur die Änderungen von einem Test zum nächsten angegeben. Am Anfang sind alle Pins leer. Typische Programmlaufzeit 2 min.

8.2 Prüfablauf

8.2.1 Pufferbatterie

– Leerlaufspannung an VBUF (15) = 3,4...4 V
– Kurzschluss-Strommessung VBUF (15) gegen Masse MAS (2) I_K = 2,2...3,0 mA
– Entfernen des Strommessinstrumentes

8.2.2 Einschaltverzögerung der Speisespannungsüberwachung

– VBAT (14) mit 5 V-Speisen
– SSPG (6) 1 s logisch «0» messen
– APOS (18) mit 5 V-Speisen
– Einschaltverzögerung auf SSPG (6) messen (SSPG von «0» auf «1»), t = 100...1000 ms

8.2.3 Stromaufnahme

– Strom nach APOS = 10...15 mA
– Strom nach VBAT = 0,3...3 mA

8.2.4 Pufferbatterie

– Ladespannung an VBUF = 4,4...4,8 V

8.2.5 DC-Pegel auf Empfangsausgang

– ANFE (24) an Masse legen
– ANFS (12) an Masse legen
– DC-Spannung an UNFE (25) = –200...+200 mV

8.2.6 DC-Pegel auf Sendeausgang

– ASTAN (7) an logisch «0»
– AKTAN (20) an logisch «0»
– ACVON (17) an logisch «0»
– DC-Spannung an UNFS (13) = –200...+200 mV

8.2.7 Pilotpegel (bei Senden)

– AKTAN (20) leer
– AC-Spannung an UNFS = 48...78 mV (Wert speichern)

8.2.8 Schlüsseleingabe an X802

SDTC (11)
SRFT (21)
ESEL (9)
EDAT (22)
} Schlüssel eingeben

8.2.9 Kryptosendepegel

– an ANFS 200 mV 1 kHz einspeisen
– AC-Spannung an UNFS = 190...210 mV (Leerlauf)
– USKA messen → «1»
– USKAN messen → «0»
– aus Pilotpegel aus Kap. 8.2.7 Pilot/Signal Verhältnis berechnen
– Pilot/Signal Verhältnis = 9...11 dB

8.2.10 Ausblendung

Ausblendungstester an UNFS (13) anschliessen:
Der Ausblendetester ist ein Mittelwertbildner (AC-DC-Konverter) mit einem anschliessenden Komparator und Latch nach Fig. 8.1. Geprüft wird, ob das Signal an den Segmentschnittstellen mindestens 6 dB absinkt.

8.2.11 Regelverstärkeraufregelzeit (Senden)

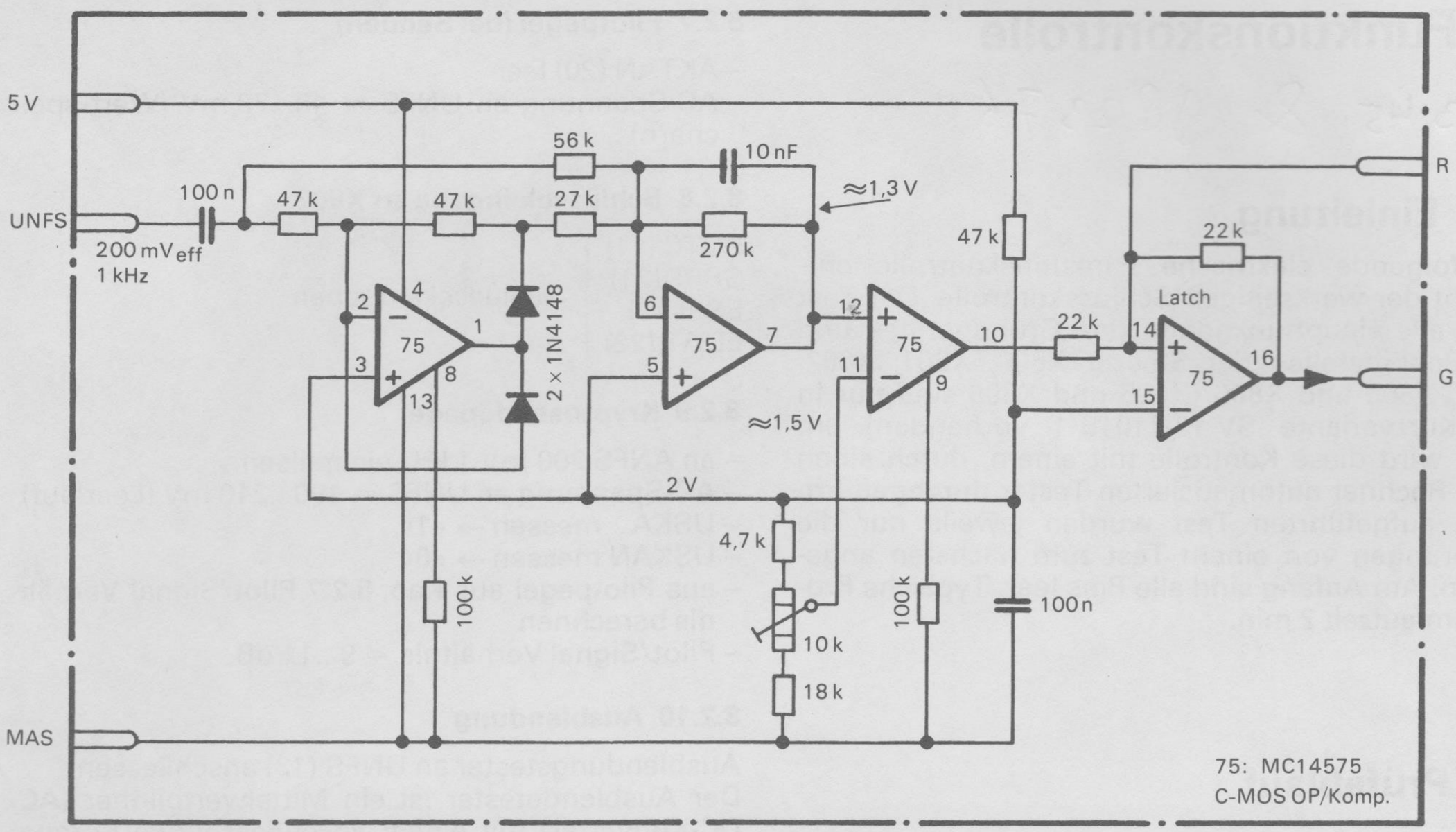
– an ANFS 50 mV 1,83 kHz einspeisen
– nach 1 s an ANFS 12 mV 1,83 kHz einspeisen (12-dB-Sprung auf ANFS)
– PMIN-Ansprechzeit (Sprung auf logisch «0») = 2...8 s (typ. 4 s)

8.2.12 Klarsendepegel

– AKTAN an logisch «0»
– an ANFS 200 mV 1 kHz einspeisen
– AC-Spannung an UNFS = 170...200 mV (Leerlauf)
– USKA messen → «1»
(Lastwid. 22 kΩ nach MAS (2), U ⩾ 4 V)
– USKAN messen → «0»
(Lastwid. 10 kΩ nach APOS (18), U ⩽ 0,4 V)

8.2.13 Sendetastung

– ASTAN (7) leer
– Abfallverzögerung an USKA = 0...30 ms
– USKA messen → «0»
(Lastwid. 12 kΩ nach APOS (1), U ⩽ 0,4 V)
– USKAN messen → «1»
(Lastwid. 4,7 kΩ nach MAS (2), U ⩾ 4 V)
– AKTAN (20) leer
– ASTAN (7) auf logisch «0»
– Anzugverzögerung an USKA = 0...30 ms
– ASTAN (7) leer
– Abfallverzögerung an USKA = 450...490 ms



Legende:
G: log "1" Ausblendung gut
R: Reset des Latch durch Anlegen von Masse

Fig. 8.1 Ausblendungsfenster

8.2.14 Aufsynchronisierzeit

– zur Erzeugung eines Kryptosignals ein Referenzgerät verwenden
– an ANFE (24) 200 mV Kryptosignal einspeisen
– Aufsynchronisierzeit = 0,6...8 s (Messwert speichern)

Hinweis:
Die Aufsynchronisierzeit wird mit einem alternierenden Sender (Paketgenerator), der im 29,49-ms-Rhythmus 1-kHz-Töne sendet und einem Empfänger, der diesen Rhythmus erkennt, gemessen. Die Kontrollänge des Empfängers beträgt 20 Pakete.
Zum Erzeugen des Kryptosignals wird ein zweites Grundgerät, das Referenzgerät, verwendet.

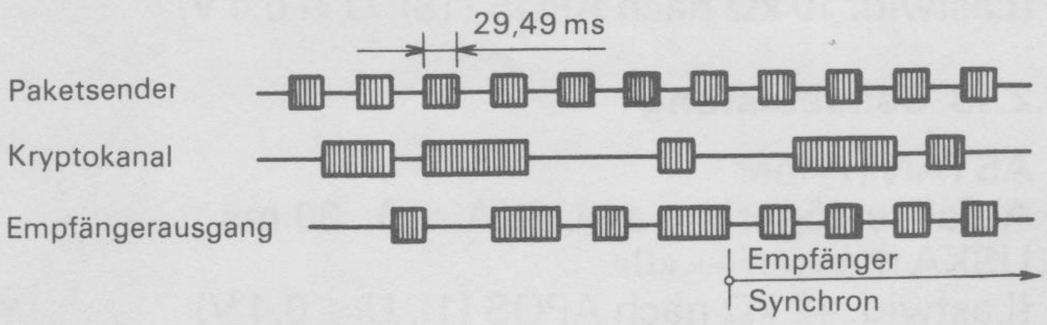


Fig. 8.2 Prinzip der Synchronerkennung

8.2.15 Umsynchronisierzeit

– ANFE (24) auf Masse
Referenzgerät ca. 1 s ausschalten, dann wieder einschalten.
– an ANFE (24) 200 mV Kryptosignal einspeisen
– Umsynchronisierzeit = 0,6...8 s (Messwert speichern)

8.2.16 Abschaltverzögerung der Speisespannungsüberwachung

– ANFE (24) auf Masse
– APOS (18) leer
– SSPG (6) Abfallverzögerung = 0,7...7 ms (typ. 4 ms)

8.2.17 Schlüsseleingabe

– an X802 bei der Langvariante SV 12-1101B
X806 bei der Kurzvariante SV 12-1101B-1

SDTC (X806 Pin 5)
SRFT (X806 Pin 4)
ESEL (X806 Pin 1)
EDAT (X806 Pin 3)
} Schlüssel eingeben
Anderer Schlüssel als bei 8.2.8

– VBAT (X806 Pin 2) über 1 kOhm mit Masse verbinden
– Spannung über Widerstand = 4,9...5,1 V

8.2.18 Aufsynchronisieren bei 20-dB-Unterpegel

– AREB (16) auf logisch «1»
– an ANFE (24) 20 mV Kryptosignal einspeisen
– Aufsynchronisierzeit = 0,6...8 s (Messwert speichern)

8.2.19 Umsynchronisieren bei 40-dB-Unterpegel

– AREB (16) auf logisch «0»
– ANFE (24) an Masse
Referenzgerät ca. 1 s ausschalten, dann wieder einschalten
– an ANFE (24) 2 mV Kryptosignal einspeisen
– Umsynchronisierzeit = 0,6...8 s (Messwert speichern)

8.2.20 Regelbereich Steuerung 40/20 dB

– AREB (16) auf logisch «1»
– PMIN (17) Abfallzeit (Sprung auf logisch «1») = 1...5 ms

8.2.21 Funktion bei Maximalbetriebsspannung

– ANFE (24) an Masse
– APOS (18) leer nach ca. 1 s APOS (18) mit 6 V speisen
– an ANFE (24) 200 mV Kryptosignal einspeisen
– Aufsynchronisierzeit = 0,6...8 s (Messwert speichern)

8.2.22 Regelverstärkeraufregelzeit (Empfang)

– an ANFE (24) Kryptosignal von 200 mV auf 32 mV reduzieren.
– PMIN (19) Abfallverzögerung (auf logisch «1») = 1...5 ms
– PMIN (19) Wiederanzugsverzögerung (auf logisch «0») = 0,5...1,5 s

8.2.23 Abschaltschwelle der Speisespannungsüber wachung

– Spannung an APOS (18) und VBAT (14) langsam reduzieren und SSPG (6) überwachen.

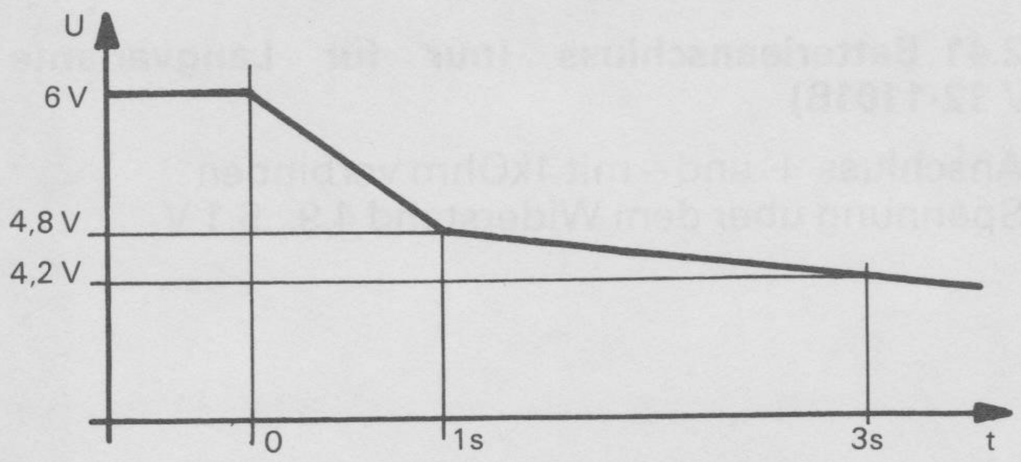


Fig. 8.3 Spannungsabnahme an APOS und VBAT

– Beim SSPG (6) Wechsel auf logisch «0» ist die Spannung an APOS (18) = 4,2...4,4 V.
– Spannungsabnahme anhalten

Hinweis: Die Schwelle kann am Trimmer R511 auf dem Analogprint eingestellt werden.

8.2.24 Unterspannungs-Alarm

– Alarmton-Intervall auf CATO (8) messen
– t1 = t2 = 230...250 ms

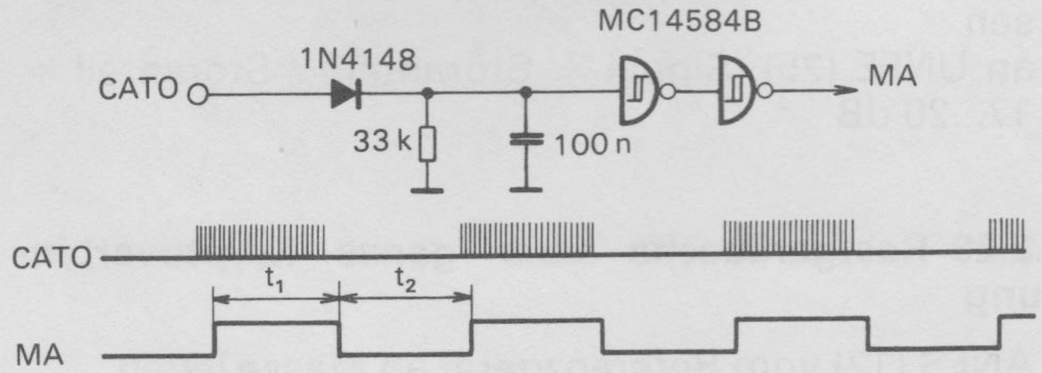


Fig. 8.4 Messen des Unterspannungs-Alarmtons

8.2.25 Quarzteiler bei Unterspannung

– Spannung an APOS (18) und VBAT (14) auf 4 V einstellen
– Alarmton-Intervall auf CATO (8) messen
Messen wie 8.2.24, jedoch
t1 = t2 = 230...280 ms

8.2.26 Einschaltschwelle der Speisespannungsüberwachung

– Spannung an APOS (18) und VBAT (14) langsam erhöhen und SSPG (6) überwachen
– beim SSPG (6) Pegelwechsel auf logisch «1» ist die Spannung an APOS (18) = 4,4...4,6 V.
– Spannung an APOS (18) und VBAT (14), nach dem Pegelsprung auf SSPG (6) anhalten.

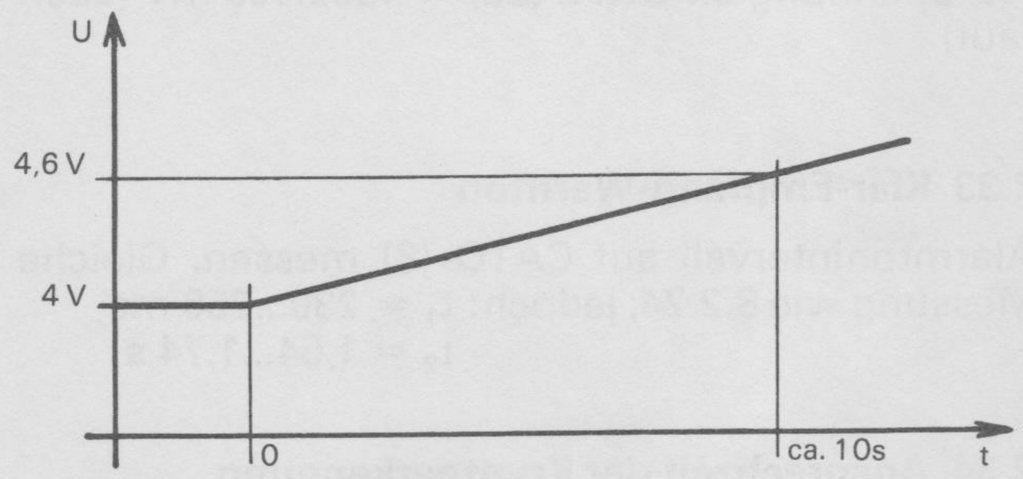


Fig. 8.5 Spannungszunahme an APOS und VBAT

8.2.27 Funktion bei Minimalbetriebsspannung

– ANFE (24) an Masse
– Referenzgerät ca. 1 s ausschalten, dann wieder einschalten
– an ANFE (24) 200 mV Kryptosignal einspeisen.
– Umsynchronisierzeit 0,6...8 s (Messwert speichern)
– Mittelwert über alle Synchronisierzeiten
– Messungen berechnen, Mittelwert aus 6 Messungen 1,4...4,4 s

8.2.28 Signal-Rauschabstand der ganzen Kryptoverbindung

– an APOS (18) 5 V einspeisen
– an ANFE (24) 200 mV Kryptosignal/1 kHz einspeisen
– an UNFE (25) (Signal + Störanteil) / Störanteil = 17...20 dB

8.2.29 Restgeräusche über ganze Kryptoverbindung

– ANFS (12) vom Referenzgerät an Masse legen
– Signal / Restgeräusch = 35...40 dB

8.2.30 CVO-Krypto/Klar-Übergangszeit

– Paketgenerator an ANFE (24) anschliessen
– Mit Paketempfänger an UNFE (25) Krypto/Klarübergangszeit messen
– Übergangszeit = 1,2...1,8 s (Mittelwert 1,54 s)

8.2.31 Zwangskrypto-Empfang

– ACVON (17) leer
– Mit Paketempfänger Nichtsynchronität zwischen ANFE (24) und UNFE (25) feststellen.

8.2.32 Klarempfangspegel

– ACVON (17) auf logisch «0»
– 1 kHz 160 mV an ANFE (24) einspeisen
– 2 s warten
– AC-Spannung an UNFE (25) = 135...160 mV (Leerlauf)

8.2.33 Klar-Empfang-Warnton

– Alarmtonintervall auf CATO (8) messen. Gleiche Messung wie 8.2.24, jedoch: t_1 = 230...250 ms
t_2 = 1,54...1,74 s

8.2.34 Ansprechzeit der Kryptoerkennung

– ANFE (24) an Masse
– Paketgenerator an Referenzgerät anschliessen
– Paketempfänger an Prüfling UNFE (25) anschliessen
– an ANFE (24) 200 mV Kryptosignal einspeisen
– Kryptoerkennungszeit = 360...480 ms

8.2.35 Kryptoempfangspegel

– Sinusgenerator 200 mV, 1 kHz an Referenzgerät anschliessen
– an ANFE (24) 200 mV Kryptosignal einspeisen
– Pegel an UNFE (25) = 190...230 mV

8.2.36 Ruferkennungszeit

– 1,75 kHz 160 mV an ANFE (24) einspeisen
– Ruferkennungszeit = 1...1,5 s
(nach der Ruferkennungszeit wird der Ruf auf UNFE [25] durchgeschaltet)

8.2.37 Rufempfangspegel

– AC-Spannung an UNFE (25) = 130...140 mV (Leerlauf)

8.2.38 Regelverhaltenssteuerung (SSB)

– An ANFE (24) 200 mV Kryptosignal einspeisen
– 100 ms warten
– AC-Spannung an UNFE (25) messen und speichern U(1)
– ASSB (3) auf logisch «1»
– AC-Spannung an UNFE (25) messen U(2)
– U(2) – U(1) = 10...60 mV

8.2.39 Auftastverhaltenssteuerung (AWRS)

– an ANFE (24) 500 mV 1 kHz anlegen
– AREB (16) auf logisch «0»
– ASSB (3) auf logisch «0»
– Spannung an ANFE (24) auf 10 mV reduzieren
– ASTAN (7) auf logisch «0» legen
– AC-Spannung an UNFS (13) = 190...210 mV (Einstellzeit max. 100 ms)

8.2.40 Oszillatorfrequenz

– ANFE (24) an Masse
– Taktfrequenz an SRFT messen,
f = 104,168 ± 0,001 kHz
Hinweis:
Die Oszillatorfrequenz kann mit dem Trimmer C222 auf dem Analogprint eingestellt werden.

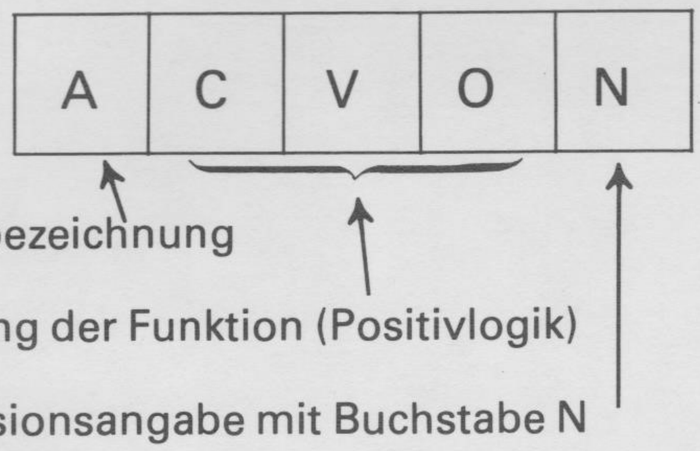
8.2.41 Batterieanschluss (nur für Langvariante SV 12-1101B)

– Anschluss + und – mit 1kOhm verbinden
– Spannung über dem Widerstand 4,9...5,1 V

9. Technische Daten

9.1 Signalbezeichnung

Abkürzungen nach folgendem Schema, mit Ausnahme der Hilfssignale:



Liste der Quellenbezeichnungen:

Abk.	Identifikation der Signalquelle
A	Adaptermodul
B	Bandpassfilter
C	Kontroller LSI LN 1171
D	DC-Wandler
E	Eingabemodul
G	Quarzgenerator
K	Klardetektor
L	Logik
M	Sprachspeicher
N	Bandsperrfilter
P	Pilotauswertung
R	Regelverstärker
S	Schlüsselrechner LSI LN 1281
T	Tiefpassfilter
U	NF-Umschalter
Ü	Speisungsüberwachung
V	System Vericrypt®
W	A/D, D/A-Wandler
Z	Zuordnungs LSI LN 1091

9.2 Steckerbelegung

(siehe auch Fig. 1.2)

X800/X801 Digital- und Analogprintverbindungsstecker (Schema HENR 931 894)

X802 Verbindungsstecker zwischen dem Grundgerät und den externen Modulen

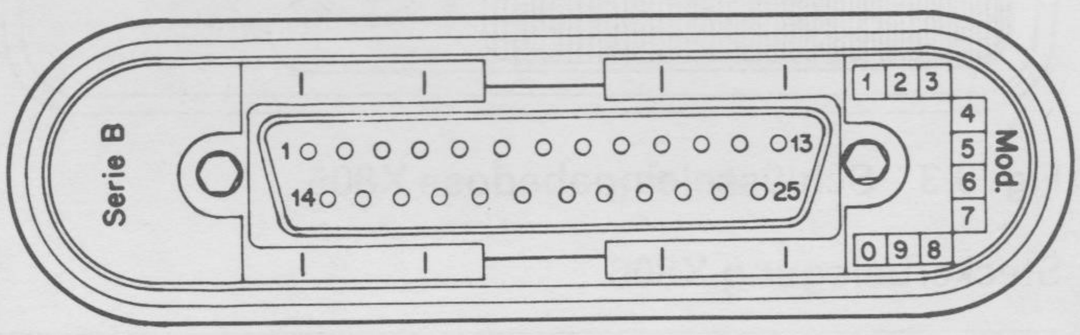


Fig. 9.1 Stecker X802

Steckerbelegung X802

Stift	Signal	Stift	Signal	Stift	Signal
1	MAS (NF)	10	USKA	19	PMIN
2	MAS (Sp.)	11	SDTC	20	AKTAN
3	ASSB	12	ANFS	21	SRFT
4	AMAM (Mik)	13	UNFS	22	EDAT
5	AWRS	14	VBAT	23	USKAN
6	SSPG	15	VBUF	24	ANFE
7	ASTAN	16	AREB	25	UNFE
8	CATO	17	ACVON		
9	ESEL	18	APOS		

X803 Batteriestecker
Der Batteriestecker ist nur bei der Langvariante (SV 12-1101B) vorhanden.

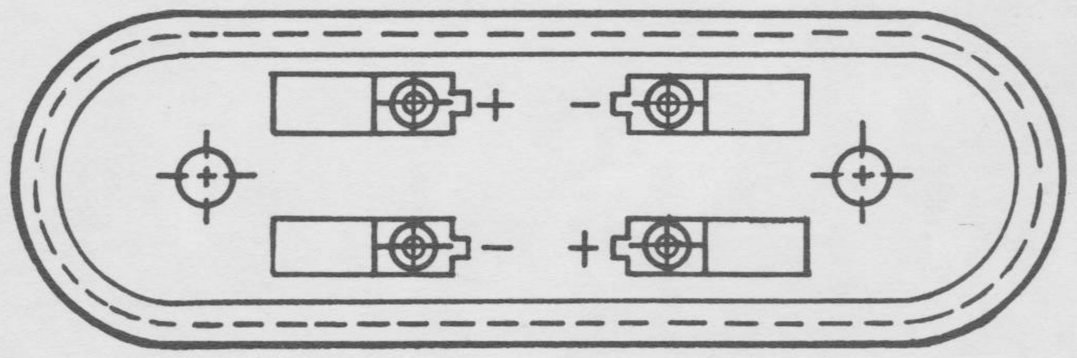


Fig. 9.2 Stecker X803

Steckerbelegung X803

Stift	Signal	Bemerkung
+	VBAT	Speisedurchführung
–	MAS	Speisemasse

X804 Zwischenbuchse auf Digitalprint
Belegung siehe Schema HENR 391894)
X805 Zwischenstecker auf Abdeckung
(Belegung gleich wie X804)

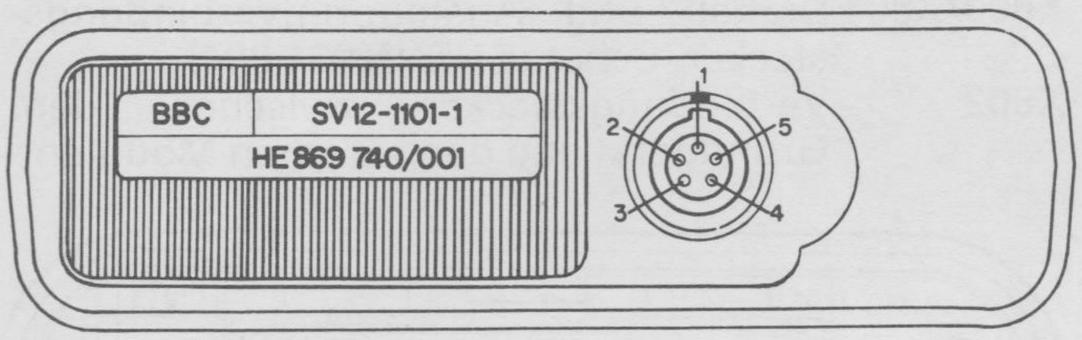


Fig. 9.3 Schlüsseleingabedose X806

Steckerbelegung X806

Stift	Signal
1	ESEL
2	VBAT
3	EDAT
4	SRFT
5	SDTC
Gehäuse	MAS

Die Schlüsseleingabedose X806 ist nur bei der Kurzvariante (SV 12-1101B-1) vorhanden.

9.3 Kenn- und Grenzwerte

9.3.1 Systemdaten

Sprachsegmentlänge	29,45 ms
Schlüsselvielfalt	95040 Schlüsselfamilien mit je 1 000 000 Schlüsseln
Programmsequenzlänge	8,6 Std.
Programmstartort	zufällig
Pilotsignal	1736 Hz/1929 Hz
Synchronisierzeit	Mittelwert 2,4 sec.
Frequenzgang über ganze Verbindung mit 2 Geräten	3 dB-Punkte 250 Hz; 1,5 kHz; 2,2 kHz; 3,4 kHz
Klirrfaktor (1 kHz Sinus)	typ. 11 %
Speisespannung (Grundgerät)	4,4 ... 6 V=
Leistungsaufnahme (Grundgerät)	75 mW bei 5 V
Temperaturbereich für Betrieb	–25 °C ... +60 °C.
Temperaturbereich für Lagerung	–40 °C ... +80 °C.
Gewicht (Grundgerät 1101)	ca. 390 g
Schlüsselspeicher im ausgeschalteten Zustand	typ. 1 Jahr min. 1 Monat

9.3.2 Grenzdaten, Kennwerte und Signalkurzbeschreibung

Für Kennwerte gilt, wenn nicht anders erwähnt, die Spezifikation:
$U_{CC} = 5{,}0 \pm 0{,}2$ V
$\vartheta_B = 25$ °C

Legende:

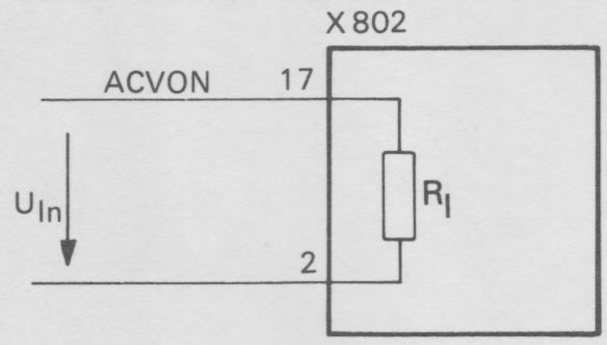
Beschreibung:	Kapitel in dem das betreffende Signal näher beschrieben wird.
X800...X806:	Stecker- und Stiftnummer, über welche das Signal geführt wird.
Clear **V**oice **O**verride:	Bedeutung der Abkürzung
–0,5 V...APOS +0,5 V:	Grenzwerte des betreffenden Signals
APOS (+5 V):	logisch (log.) «1»
MAS (Masse):	logisch (log.) «0»

ACVON **ACVON**

Beschreibung	X800/X801	X802	X804/X805	X806
4.4.3	–	17	–	–

Signalquelle: Adapter

Steuerleitung für **C**lear **V**oice **O**verride (invers).
Diese Wahlleitung wird im Adapter auf log. «1» oder log. «0» gelegt. Bei offener Leitung gilt log. «0».



ACVON	Betriebsart
log. «1»	Nur Kryptobetrieb möglich (S und E)
log. «0»	Klarempfang und Klarsenden möglich

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 APOS	APOS	**APOS + 0,5**	V	log. «1»
U_{InL}	**–0,5**	MAS	1/3 APOS	V	log. «0»
R_I		47		kΩ	auf MAS

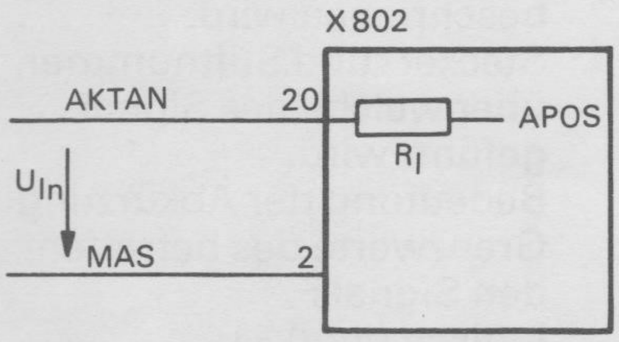
AKTAN

AKTAN

Beschreibung	X800/X801	X802	X804/X805	X806
4.4.2	–	20	–	–

Signalquelle: Adapter

Die Steuerleitung **Klartastung** wird im Adapter mit einem Schalter auf log. «1» oder log. «0» gelegt.
Zum Klarsenden wird AKTAN zusammen mit der Steuerleitung ACVON und ASTAN auf log. «0» gelegt.
Bei Klarempfang kann mit AKTAN = log. «0» der Klarwarnton unterdrückt werden.



Der Abschlusswiderstand R_I ist im Grundgerät mit APOS verbunden

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 APOS	APOS	**APOS +0,5**	V	log. «1»
U_{InL}	**–0,5**	MAS	1/3 APOS	V	log. «0»
R_I		47		kΩ	an APOS

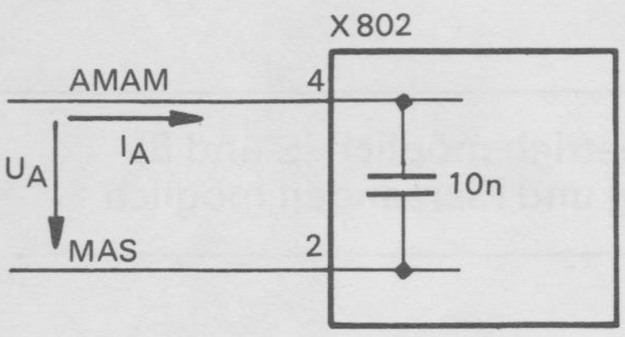
AMAM

AMAM

Beschreibung	X800/X801	X802	X804/X805	X806
5.1	3	4	–	–

Signalquelle: Adapter oder Funkgerät

Die **Signalmasse** zu ANFE und ANFS ist im Grundgerät **nicht** mit der Systemmasse verbunden. Diese muss deshalb im Adapter an MAS angeschlossen werden.



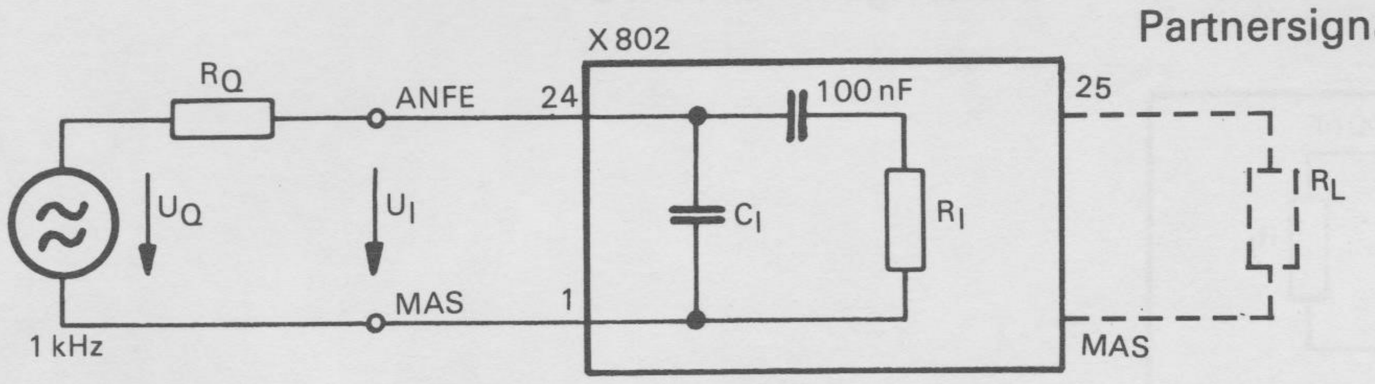
Symbol	min.	typ.	max.	Einheit	Bemerkung
U_A		0	0,5	V	Funktion
I_A		0		mA	
$\hat{U}_A$	**–APOS**		**APOS**	V	Spitzenwert

ANFE

ANFE

Beschreibung	X800/X801	X802	X804/X805	X806
4.3.1	–	24	–	–

Kryptosignal vom Empfänger (**Niederfrequenz** vom **Empfänger**).



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_I (20 dB)**	20	160	600	mV	AREB log. «1»
U_I (40 dB)**	2	160	600	mV	AREB log. «0»
U_I (Klar)**	140	160	180	mV	Klarempfang
R_I		11		kΩ	Kryptoempfang
R_I		10		kΩ	Klarempfang
R_I	1,4	*	5,4	kΩ	Rufempfang
C_I		1		nF	HF-Abblockung
U_{QDC}	–1	0	+1	V	Gleichspannungsanteil der Quelle
$\hat{U}_I$	**–APOS**		**+APOS**	V	Spitzenwert

* Der Eingangswiderstand R_I ist vom Lastwiderstand an UNFE abhängig.
** Alle Pegel bezogen auf 1 kHz Messton

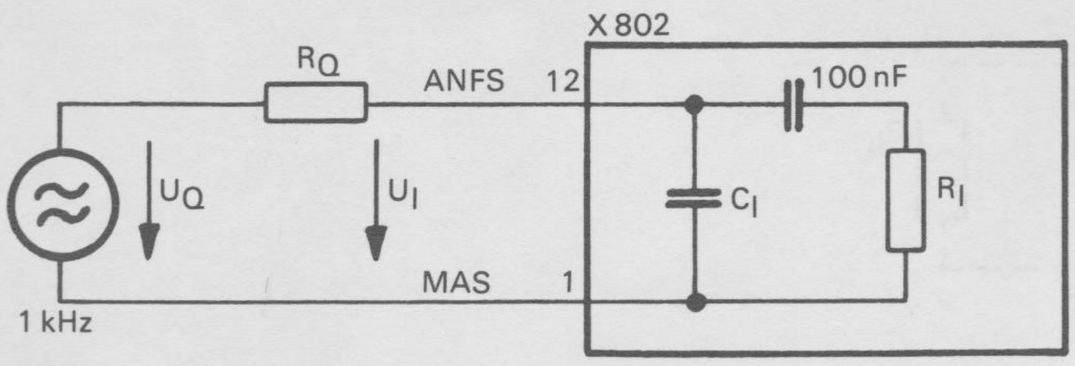
$$R_I \approx 1{,}4\ k\Omega + \frac{4\ k\Omega \cdot R_L}{4\ k\Omega + R_L}\ (k\Omega)$$

ANFS

ANFS

Beschreibung	X800/X801	X802	X804/X805	X806
4.2.1	–	12	–	–

Klarsignal ab Mikrofon
Partnersignal von ANFS



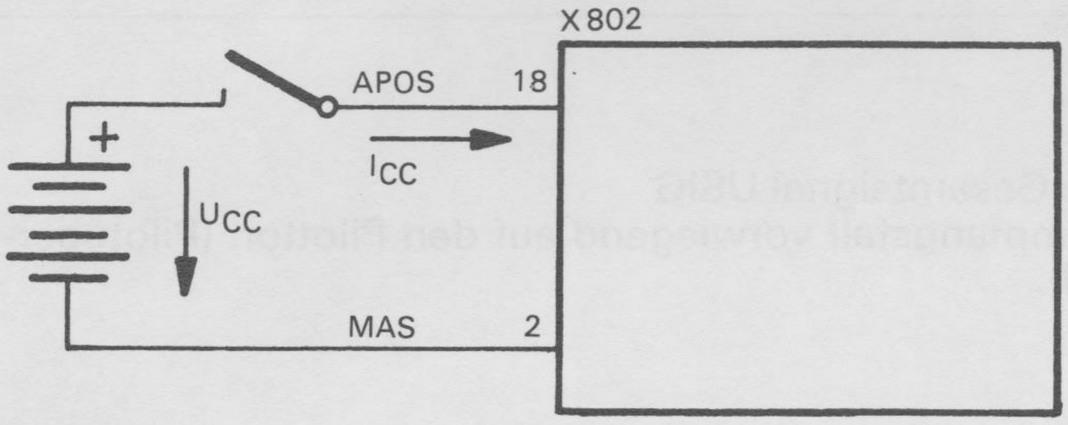
Symbol	min.	typ.	max.	Einheit	Bemerkung
U_I (20 dB)*	20	200	600	mV	AREB log. «1»
U_I (40 dB)*	2	200	600	mV	AREB log. «0»
U_I (Klar)*	190	210	230	mV	Klarsenden
R_I		11		kΩ	Kryptosenden
R_I		10		kΩ	Klarsenden
C_I		1		nF	HF-Abblockung
U_{QDC}	–1	0	+1	V	Gleichspannungsanteil der Quelle
$\hat{U}_I$	**–APOS**		**APOS**	V	Spitzenwert

* Bezogen auf 1 kHz Messton

APOS

APOS

Beschreibung	X800/X801	X802	X804/X805	X806
4.1	32	18	–	–



APOS ist die **positive Speisespannung** des Grundgerätes

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{CC}	VBAT –0,7 oder 4,4	VBAT	VBAT +0,5 oder 6	V V	Funktion
I_{CC}		14	17	mA	

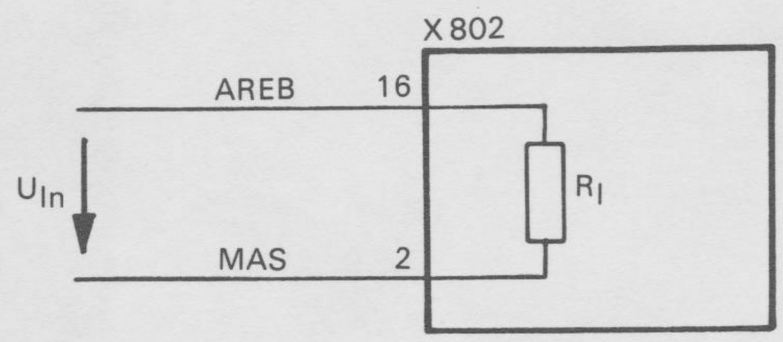
AREB

AREB

Beschreibung	X800/X801	X802	X804/X805	X806
4.4.1 5.1	2	16	–	–

Signalquelle: Adapter

Steuerleitung für den **Regelbereich**.
Die Regeldynamik bezieht sich auf die Pegel unterhalb des Nominaleingangspegels (200 mV). Der Regelverstärker hat zusätzlich eine Überpegeldynamik von ca. 10 dB.



AREB	Regeldynamik
log. «1»	20 dB
log. «0»	40 dB

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2	APOS	**20**	V	log. «1»
U_{InL}	**–5**	MAS	0,5	V	log. «0»
R_I		100		kΩ	

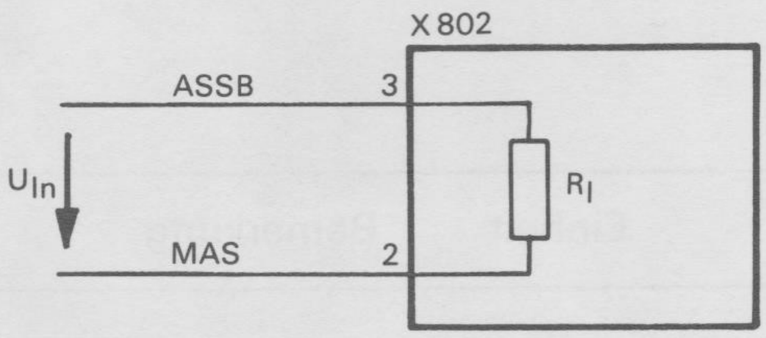
ASSB

ASSB

Beschreibung	X800/X801	X802	X804/X805	X806
4.4.1 5.1.1	7	3	–	–

Signalquelle: Adapter

Steuerleitung für das **Regelverhalten.**
- Ist ASSB **log. «1»**, so regelt der Regelverstärker auf das Gesamtsignal USIG
- Ist ASSB **log. «0»**, so regelt der Regelverstärker im Empfangsfall vorwiegend auf den Pilotton (Pilotüberbewertung typisch 2 dB gegenüber dem Gesamtsignal).



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2	APOS	**20**	V	log. «1»
U_{InL}	**–5**	MAS	0,5	V	log. «0»
R_I		47		kΩ	

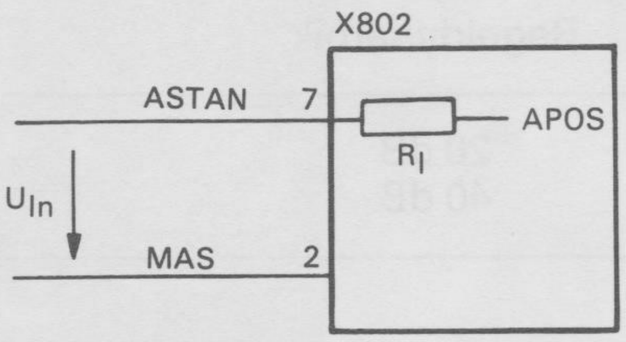
ASTAN

ASTAN

Beschreibung	X800/X801	X802	X804/X805	X806
4.2.1 4.4.2	–	7	–	–

Signalquelle: Adapter

Sendetaste (invers): Zum Senden ist diese Steuerleitung auf log. «0» zu ziehen.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 APOS	APOS	**APOS +0,5**	V	log. «1»
U_{InL}	**–0,5**	MAS	1/3 APOS	V	log. «0»
R_I		47		kΩ	nach APOS

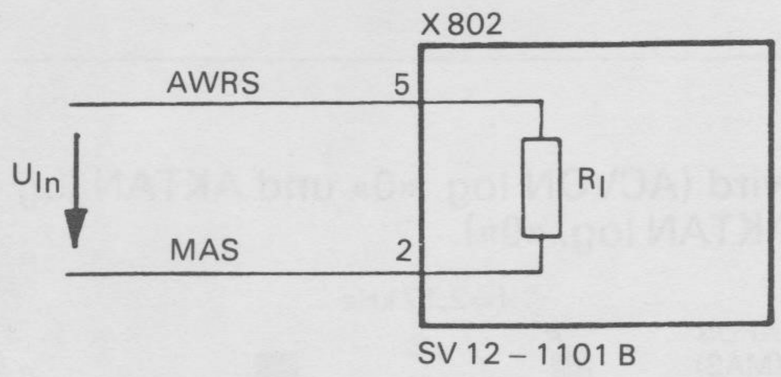
AWRS

AWRS

Beschreibung	X800/X801	X802	X804/X805	X806
4.4.1 6.4.3	–	5	–	–

Signalquelle: Adapter

Digitalprint Steuerleitung für **Regelverstärkerauftastverhalten**



AWRS	Funktion
log. «1»	**Telefonbetrieb** Der Regelverstärker wird auf jede Flanke des Sendekriteriums auf maximale Verstärkung gesetzt.
log. «0»	**Funkbetrieb** Der Regelverstärker wird bei jedem Sende-Empfangsübergang auf maximale Verstärkung gesetzt

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 APOS	APOS	**APOS +0,5**	V	log. «1»
U_{InL}	**–0,5**	MAS	1/3 APOS	V	log. «0»
R_I		47		kΩ	

A0...A13

Beschr.: 6.3

A0...A13

Digitalprint **Segmentspeicheradressen**

BSIG

Beschr.: 5.5.1, 5.8

BSIG

Analogprint **Pilotsignal** am Bandpassausgang

CAB1

CAB1

Beschreibung	X800/X801	X802	X804/X805	X806
5.3 6.4.1	12	–	–	–

Digitalprint **Ausblendeimpuls** (an den Segmentgrenzen)

CAB2

CAB2

Digitalprint **Ausblendeimpuls** siehe CAB1

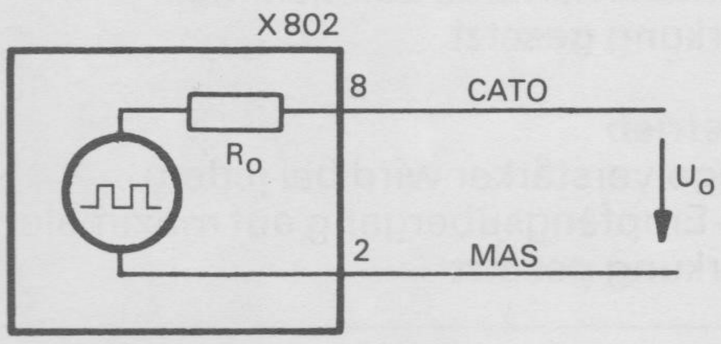
CATO

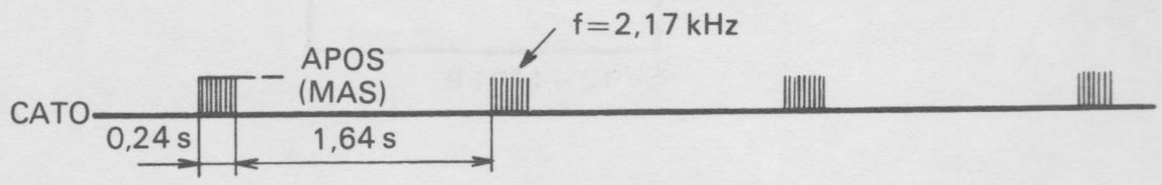
CATO

Beschreibung	X800/X801	X802	X804/X805	X806
4.1 4.22 4.3.2	–	8	–	–

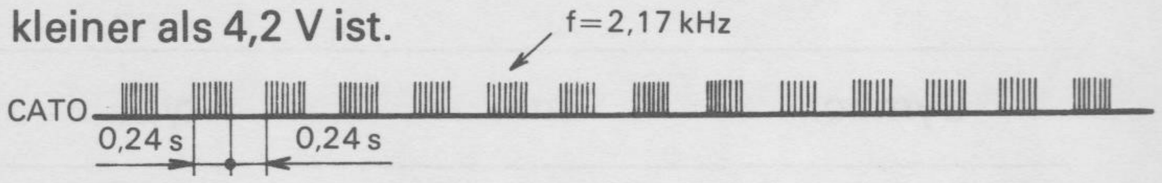
Digitalprint **Alarm- und Warnton**

Der Klar-Warnton wird ausgelöst, wenn Klarinformation empfangen wird (ACVON log. «0» und AKTAN log. «1»), oder wenn Klarinformation gesendet wird (ASTAN, ACVON und AKTAN log. «0»).





Der Speisespannungsalarm wird ausgelöst, wenn **APOS** kleiner als 4,2 V ist.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}		APOS	APOS	V	ohne Last
U_{OL}	MAS	MAS		V	ohne Last
R_O	9,8	10	10,5	kΩ	

CCRY

CCRY

Beschreibung	X800/X801	X802	X804/X805	X806
4.4.3	23	–	–	–

Digitalprint **Krypto**

CRRY = «1» Das Grundgerät steht auf Kryptobetrieb (Senden oder Empfangen).
CRRY = «0» Das Grundgerät steht auf Klarbetrieb.

CDDA

CDDA

Beschreibung	X800/X801	X802	X804/X805	X806
5.4	14	–	–	–

Digitalprint Deltademodulator **Demodulator Daten**

CDSG CDSG

Beschreibung	X800/X801	X802	X804/X805	X806
5.4	15	–	–	–

Digitalprint Deltademodulator **Demodulator Schrittgrösse**

CMDA CMDA

Beschreibung	X800/X801	X802	X804/X805	X806
5.2	17	–	–	–

Digitalprint Deltamodulator **Modulator Daten**

CMSG CMSG

Beschreibung	X800/X801	X802	X804/X805	X806
5.2	13	–	–	–

Digitalprint Deltamodulator **Modulator Schrittgrösse**

CPLS CPLS

Beschreibung	X800/X801	X802	X804/X805	X806
5.4 6.4.1	27	–	–	–

Digitalprint **Pilotsignal bei Senden** (Rechteckförmig)

CPLX Beschr.: 6.2, 6.4.1 CPLX

Digitalprint **Pilotsignal** (Rechteckförmig)

CSB1N nicht verwendet CSB1N

Digitalprint **Standby 1** (invers) 10 sec.

CSB2 nicht verwendet CSB2

Digitalprint **Standby 2** 5 min.

CSCY Beschr.: 6.4.2 CSCY

Digitalprint **Senden Krypto**

CSKA

siehe auch USKA

CSKA

Beschreibung	X800/X801	X802	X804/X805	X806
6.4.2	20	–	–	–

Digitalprint **Sendebefehl**

CSRV

siehe auch AWRS

CSRV

Beschreibung	X800/X801	X802	X804/X805	X806
5.1	25	–	–	–

Digitalprint **Regelverstärkerauftastung 3,75-ms-Impuls**

CSST

Beschr.: 6.4.1

CSST

Digitalprint **Sprachsegment Takt 29,5 Hz**

C208

Beschr.: 6.4.1, nicht verwendet

C208

Digitalprint **Takt 208 kHz**

C343

C343

Beschreibung	X800/X801	X802	X804/X805	X806
5.2 5.4 6.3	26	–	–	–

Digitalprint **Takt 34,7 kHz**

DNEG

DNEG

Beschreibung	X800/X801	X802	X804/X805	X806
5.10	30	–	–	–

Analogprint **Negative Speisung**

DRAM

Beschr.: 6.3

DRAM

Digitalprint **Daten aus Sprachspeicher**

EDAT

EDAT

Beschreibung	X800/X801	X802	X804/X805	X806
6.1	–	22	4	3

Schlüsseleingabemodul **Schlüsseldaten**

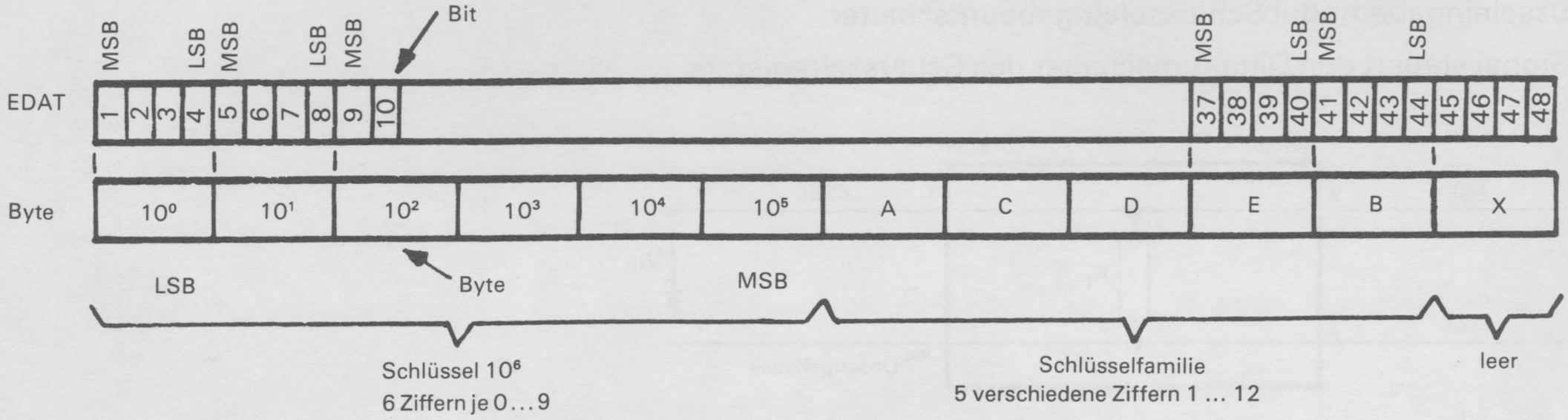


Fig. 9.4 Schlüsseleingabe Datenformat

Schlüsselvielfalt: $10^6 \cdot \frac{12!}{(12-5)!} = 95\,040\,000\,000$

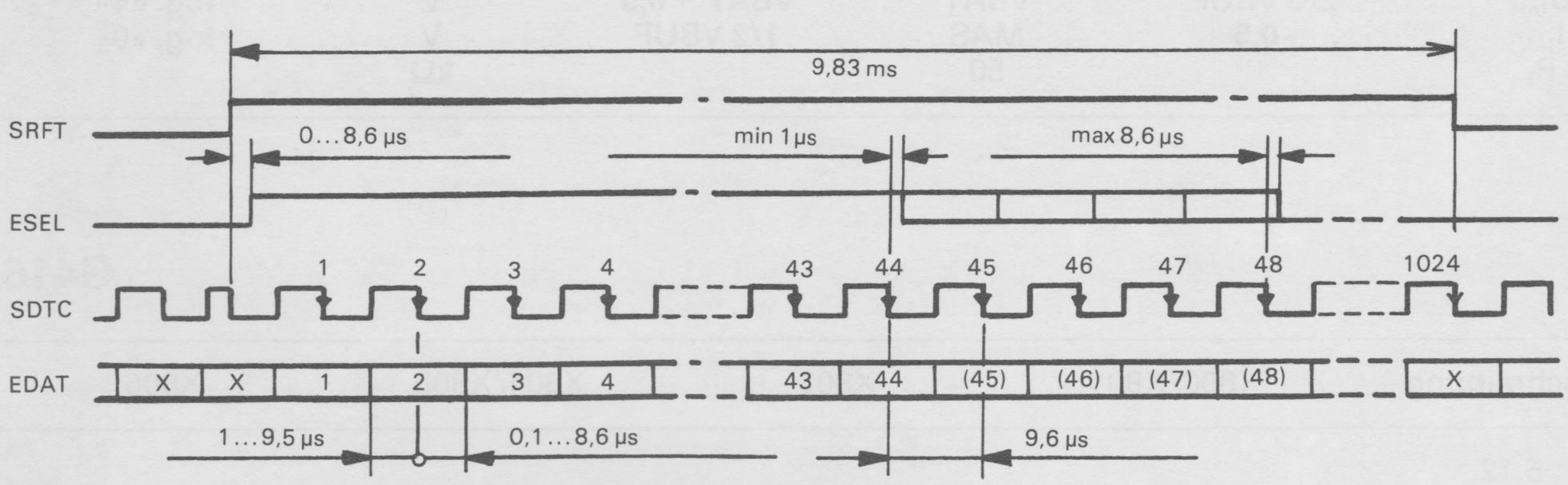
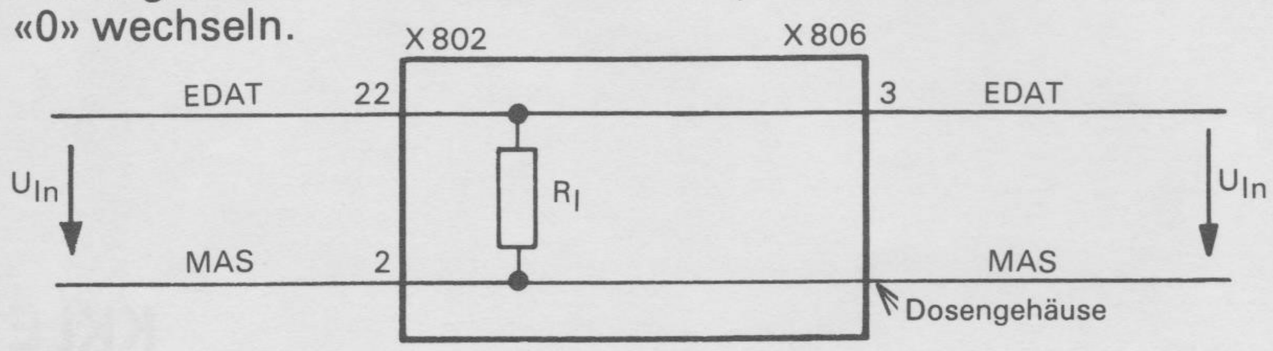


Fig. 9.5 Zeitdiagramm der Schlüsseleingabe

Das Signal ESEL kann frühestens 1 µs nach dem 44-ten und darf spätestens 8,6 µs nach dem 48-ten Takt auf «0» wechseln.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 VBUF	VBAT	**VBAT +0,5**	V	log. «1»
U_{InL}	**–0,5**	MAS	1/3 VBUF	V	log. «0»
R_I		100		kΩ	

ESEL

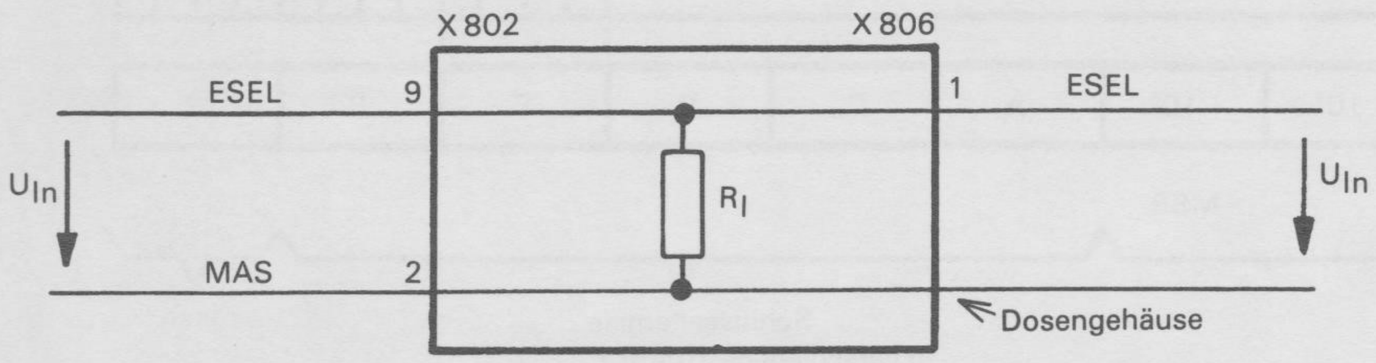
siehe auch EDAT

ESEL

Beschreibung	X800/X801	X802	X804/X805	X806
6.1	–	9	1	1

Schlüsseleingabemodul **Schlüsseleingabeumschalter**

Das Signal steuert den Datenumschalter des Schlüsselregisters.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 VBUF	VBAT	**VBAT +0,5**	V	log. «1»
I_{InL}	**–0,5**	MAS	1/3 VBUF	V	log. «0»
R_I		50		kΩ	

G416

G416

Beschreibung	X800/X801	X802	X804/X805	X806
5.12 6.2 6.3	19	–	–	–

Analogprint **Takt 416 kHz**

KKLE

KKLE

Beschreibung	X800/X801	X802	X804/X805	X806
5.6	18	–	–	–

Analogprint **Klar-Empfang**

LCRSN

Beschreibung	X800/X801	X802	X804/X805	X806
4.3.1	9	–	–	–

Digitalprint **Krypto-Senden** (invers)

LFEN

	X800/X801	X802	X804/X805	X806
	1	–	–	–

Digitalprint **Programm-Flanken-Fenster**

LMAU

Beschr.: 6.3

Digitalprint **Load Memory Address Umschalter**

LMA1

Beschr.: 6.3

Digitalprint **Load Memory Address 1**

LMA2

Beschr.: 6.3

Digitalprint **Load Memory Address 2**

LMRK

Digitalprint wie WMRK

LPIE

Beschr.: 4.5

Digitalprint **Programm für Taktsynchronisierung**

LPRC

Beschr.: 6.2

Digitalprint **Programmtakt**

LPRE

Beschr.: 6.2

Digitalprint **Programmregister Eingang**

LPRU

Beschr.: 6.2

Digitalprint **Empfangskriterium**

LSB1N nicht verwendet **LSB1N**

Beschreibung	X800/X801	X802	X804/X805	X806
	24	–	–	–

Digitalprint **Standby 1**

MAS siehe auch AMAM **MAS**

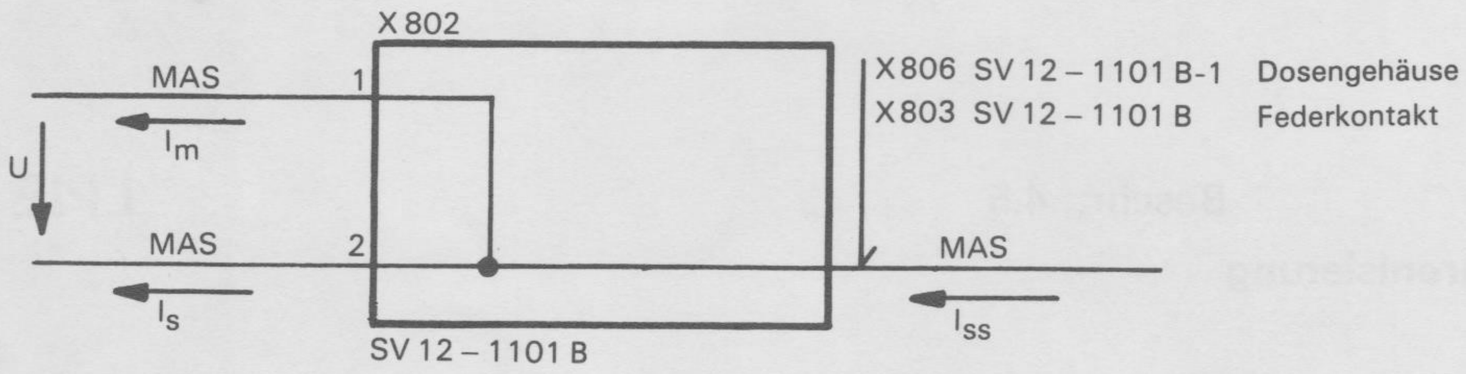
Beschreibung	X800/X801	X802	X804/X805	X806
4.1	31	1 und 2	3	Gehäuse

X802 Kurzbeschreibung

1 Die **Signalmasse** zu UNFE und UNFS ist im Grundgerät mit der Speisemasse Stift 2 verbunden.
Die Signalmasse ist als DC-stromlose Masse für die Signale UNFE und UNFS vorgesehen.

2 Die Speisemasse ist im Grundgerät mit der Signalmasse Stift 1 verbunden.

Die Massen haben keine Verbindungen zum Gehäuse und zur Signalmasse AMAM.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U		0		V	
I_M		0		mA	
I_S		14	100	mA	SV 12-1101B-1
I_S		–5	–100	mA	SV 12-1101B
I_{SS}			100	mA	SV 12-1101B-1
I_{SS}		-19	–100	mA	SV 12-1101B

NSIG NSIG

Beschreibung	X800/X801	X802	X804/X805	X806
4.2.2 4.3.2	11	–	–	–

Analogprint **Bandsperrfilter-Ausgangssignal**
Sprachsignal mit ausgefiltertem Pilotsignal

PDIS Beschr.: 5.5.1 PDIS

Analogprint **FSK-Demodulator Disable**

PER Beschr.: 6.2 PER

Digitalprint **Programm-«Einrauschen»**

PINH Beschr.: siehe PDIS PINH

Analogprint **FSK-Demodulator Inhibit**

PMAXN nicht verwendet PMAXN

Beschreibung	X800/X801	X802	X804/X805	X806
	29	–	–	–

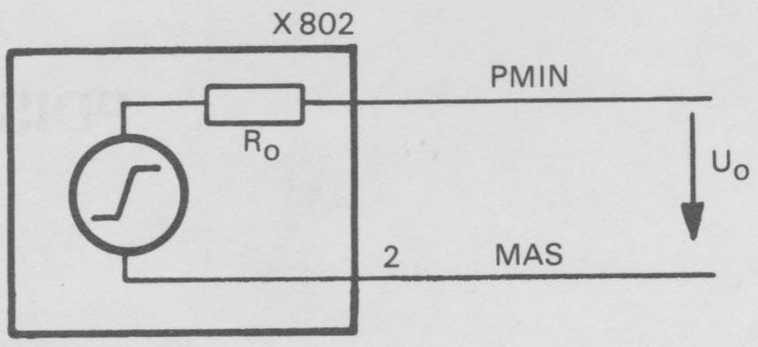
Maximale Pilotamplitude

PMIN PMIN

Beschreibung	X800/X801	X802	X804/X805	X806
5.5.2	28	19	–	–

Analogprint. Das Steuersignal **Minimalpilotamplitude** kann als Ausgang oder Eingang verwendet werden.

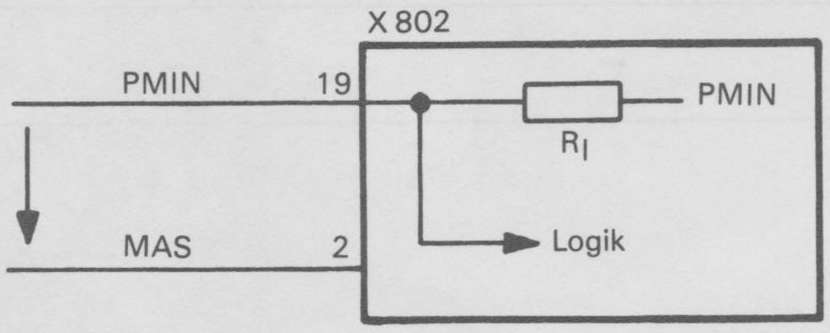
PMIN als Ausgang



PMIN	Funktion
log. «1»	min. Amplitude unterschritten
log. «0»	min. Amplitude überschritten

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}	MAS	APOS	APOS	V	log. «1»
U_{OL}		MAS		V	log. «0»
R_O		10		kΩ	
I_O			0,2	mA	
Ein		16,6		dB	Signal/Pilot Verhältnis
Aus		17,7		dB	Signal/Pilot Verhältnis

PMIN als Eingang



PMIN	Funktion
log. «1»	Setzt den Empf.-Detektor ohne Verzögerung zurück.
log. «0»	Setzt den Empf.-Detektor mit einer Anzugsverzögerung von 360 ms auf log. «1»

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{InH}	2/3 APOS	APOS	**APOS +0,5**	V	log. «1»
U_{InL}	**–0,5**	MAS	1/3 APOS	V	log. «0»
R_I		10		kΩ	

PPIE PPIE

Beschreibung	X800/X801	X802	X804/X805	X806
5.5.1	22	–	–	–

Analogprint **Programmsignal Empfang** Ausgangssignal des FSK-Demodulators.

RKON RKON

Beschr.: 5.1

Analogprint **Kondensatoranschluss** des Regelverstärker-Mittelwertbildners

RREF RREF

Beschr.: 5.14

Analogprint **Referenzspannung** Spannungsüberwachung und Regelverstärker

RSIG RSIG

Beschreibung	X800/X801	X802	X804/X805	X806
5.1	6			

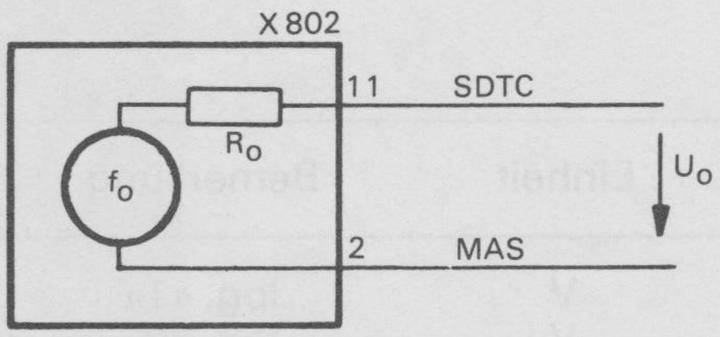
Analogprint **Regelverstärker-Ausgangssignal**

SDTC SDTC

siehe auch EDAT

Beschreibung	X800/X801	X802	X804/X805	X806
6.1	–	11	6	5

Digitalprint **Datentakt der Schlüsseleingabe**
Die Schlüsseldaten werden mit der negativen Flanke von SDTC in den Rechner (Schlüsselspeicher) eingelesen.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}	MAS	VBUF	VBUF	V	log. «1»
U_{OL}		MAS		V	log. «0»
R_O		1,2		kΩ	
f_O		104,2		kHz	

SPRA

Beschr.: 6.2

SPRA

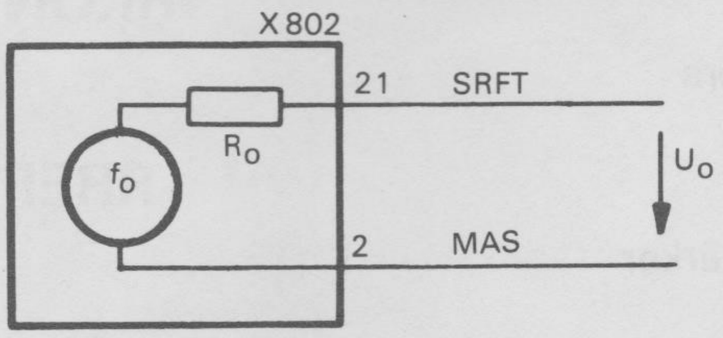
Digitalprint **Programmregister Ausgang**

SRFT

siehe auch EDAT

SRFT

Beschreibung	X800/X801	X802	X804/X805	X806
6.1	–	21	5	4



Digitalprint **Schlüsseleingabe Synchronisiertakt**
Bei der Schlüsseleingabe werden die Schlüsseldaten auf die positive Flanke von SRFT synchronisiert.

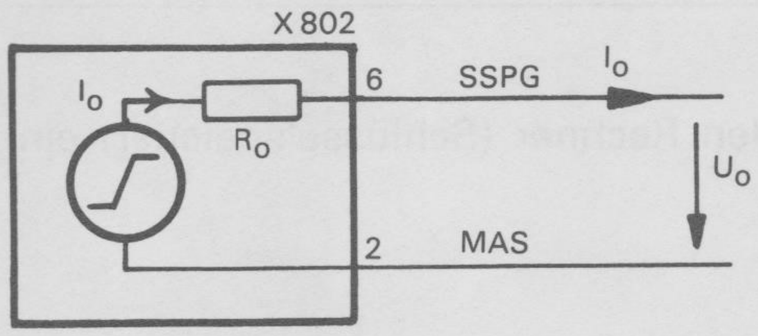
Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}		VBUF	VBUF	V	log. «1»
U_{OL}	MAS	MAS		V	log. «0»
R_O		1,2		kΩ	
f_O		33,91		Hz	

SSPG

siehe auch ÜSPG

SSPG

Beschreibung	X800/X801	X802	X804/X805	X806
5.11 6.2	–	6	–	–



Digitalprint **Speisespannungsüberwachung**

SSPG ist das Ausgangssignal der Speisespannungsüberwachung.

Beim Unterschreiten der Abschaltschwelle wird der Schlüsselrechner vom übrigen System abgetrennt.
SSPG ist das gepufferte ÜSPG

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}		VBUF	VBUF	V	log. «1»
U_{OL}	MAS	MAS		V	log. «0»
I_O			0,2	mA	max. Laststrom
R_O		10		kΩ	
U_{aus}*	4,2	4,3	4,4	V	Abschaltschwelle
U_{ein}*	4,4	4,5	4,6	V	Einschaltschwelle
t_{ein}	100	400	1000	ms	Einschalt-verzögerung
t_{aus}	0,7	4	7	ms	Abschalt-verzögerung

* Bezogen auf die Speisespannung APOS

SSZC Beschr.: 6.2 **SSZC**

Digitalprint **Speicherzuordnungstakt**

SWAR Beschr.: 6.2 **SWAR**

Digitalprint **Wahrscheinlichkeitssignal**

ST1 Beschr.: 6.2 **ST1**

Digitalprint **Start 1 für Schlüsselrechner**

ST2 Beschr.: 6.2 **ST2**

Digitalprint **Start 2 für Schlüsselrechner**

TNFA **TNFA**

Beschreibung	X800/X801	X802	X804/X805	X806
5.4	5	–	–	–

Analogprint **NF-Signal Ausgang**

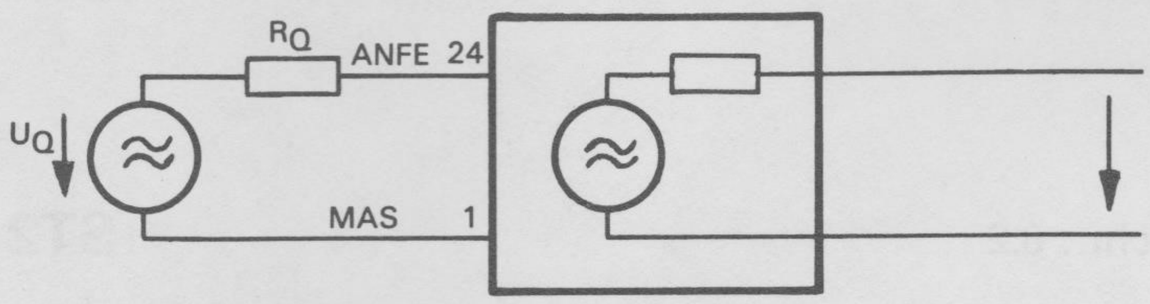
TSIG Beschr.: siehe WASI **TSIG**

Analogprint **Tiefpassfilter Ausgangssignal**

UNFE UNFE

Beschreibung	X800/X801	X802	X804/X805	X806
4.3.1	–	25	–	–

Digitalprint **Klarsignal zum Hörer**



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OCL}	190	210	230	mV	Kryptoempfang U_{ANFE} = 20...200 mV 1 kHz
U_{OSSB}	200	260	290	mV	SSB-Kryptoempf. U_{ANFE} = 20...200 mV 1 kHz
TC**		–1		mV/°C	Krypto- und SSB-Kryptoempfang
U_{OCL}	135	145	160	mV	Klarempfang U_{ANFE} = 160 mV 1 kHz
U_{OCRY}/U_{OCL}		2,8		dB	Krypto/Klar Signalverhältnis
U_{ORuf}	110	120	130	mV	Rufempfang U_{ANFE} = 160 mV 1,6...2,0 kHz
$R_{OCRY, CL}$	2,4	2,6	kΩ	Klar- und	Kryptoempfang
R_{ORuf}	1	*	6,8	kΩ	Rufempfang

* Der Ausgangswiderstand bei einem Rufempfang ist vom Quellenwiderstand R_Q an ANFE abhängig.

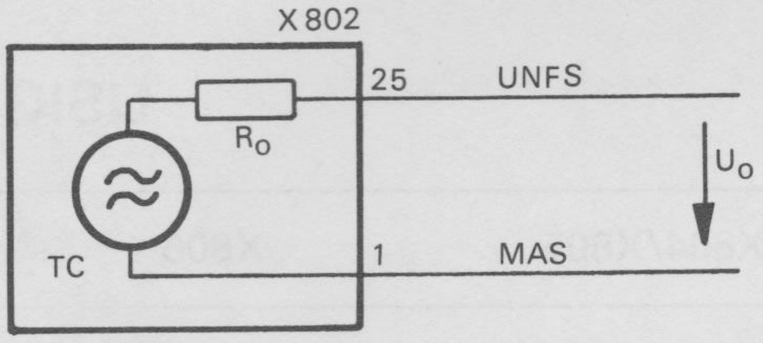
$$R_O = \frac{(R_Q + 1{,}4\,k\Omega) \cdot 6{,}8\,k\Omega}{R_Q + 8{,}2\,k\Omega} \quad (k\Omega)$$

** TC = Temperaturkoeffizient der Ausgangsspannung UNFE

UNFS UNFS

Beschreibung	X800/X801	X802	X804/X805	X806
4.2.1	–	13	–	–

Digitalprint **Kryptosignal zum Sender**



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OCRY}	190	200	210	mV	Kryptosenden U_{ANFS} = 20...200 mV 1 kHz
TC**		–1		mV/°C	Kryptosenden
U_{OPilot}	48	63	78	mV	Pilotsignal U_{ANFS} = 0
U_{OCRY}/U_{OPilot}	9	10	11	dB	Signal-/Pilot-verhältnis
U_{OCL}	180	195	210	mV	Klarsenden U_{ANFS} = 210 mV
U_{ODC}	–200	± 50	200	mV	Gleichspannung an UNFS
R_O	2,4	2,5	2,6	kΩ	Klar- und Kryptosenden

** TC = Temperaturkoeffizient der Ausgangsspannung UNFS

ÜIRE ÜIRE

Beschreibung	X800/X801	X802	X804/X805	X806
5.11	21	–	–	–

Analogprint **Initial Reset**

ÜNEG

Beschr.: siehe DNEG

ÜNEG

Analogprint **Negative Speisung**

ÜPOS

Beschr.: siehe APOS

ÜPOS

Analogprint **Positive Speisung**

URKE **URKE**

Beschreibung	X800/X801	X802	X804/X805	X806
4.3.2	4	–	–	–

Analogprint **Rufdurchschaltungssignal**

USIG **USIG**

Beschreibung	X800/X801	X802	X804/X805	X806
5.1	8	–	–	–

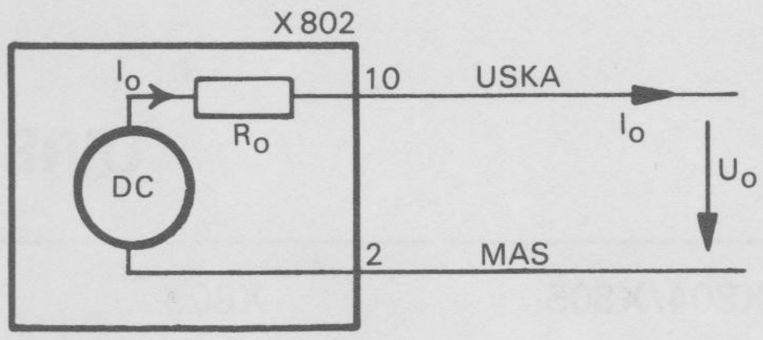
Digitalprint **NF-Umschalter-Ausgangssignal**

USKA **USKA**

Beschreibung	X800/X801	X802	X804/X805	X806
4.2.3 6.4.2	–	10	–	–

Digitalprint **Sendebefehl** (invers zu USKAN)

USKA ist log. «1», wenn das Grundgerät auf Sendebetrieb steht.
USKA und USKAN steuern den Sendekanal, diese sind gegenüber dem Sendekriterium ASTAN abfallverzögert.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}		APOS	APOS	V	log. «1»
U_{OL}	MAS	MAS		V	log. «0»
I_{OH}			0,2	mA	U_{OH} = APOS –1 V
I_{OL}			–0,4	mA	U_{OL} = 0,4 V
R_O		200		Ω	
t_{Abfall}	457	472	487	ms	Sende-verlängerung

USKAN

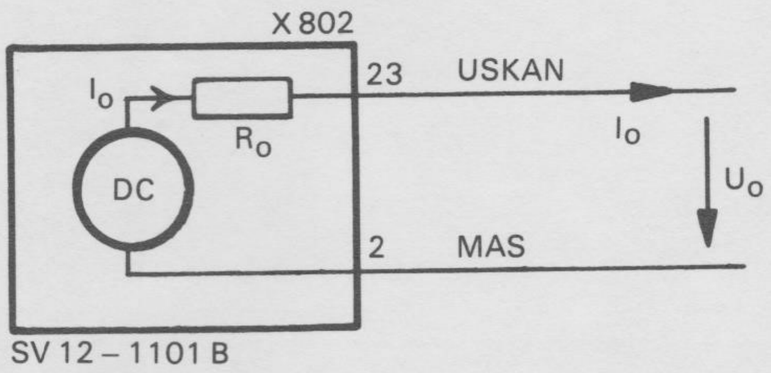
USKAN

Beschreibung	X800/X801	X802	X804/X805	X806
6.4.2	–	23	–	–

Digitalprint **Sendebefehl invers** (invers zu USKA)

USKAN ist log. «0», wenn das Grundgerät auf Sendebetrieb steht.

USKAN und USKA steuern den Sendekanal, diese sind gegenüber dem Sendekriterium ASTAN abfallverzögert.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{OH}		APOS	APOS	V	log. «1»
U_{OL}	MAS	MAS		V	log. «0»
I_{OH}			1	mA	U_{OH} = APOS –1 V
I_{OL}			–0,5	mA	U_{OL} = 0,4 V
R_O		200		Ω	
t_{Abfall}	457	472	487	ms	Sendeverlängerung

ÜSPG

ÜSPG

Beschreibung	X800/X801	X802	X804/X805	X806
5.11 6.2		10		

Analogprint **Speisespannungsüberwachung**

Gleiches Signal wie SSPG, jedoch ungepuffert.

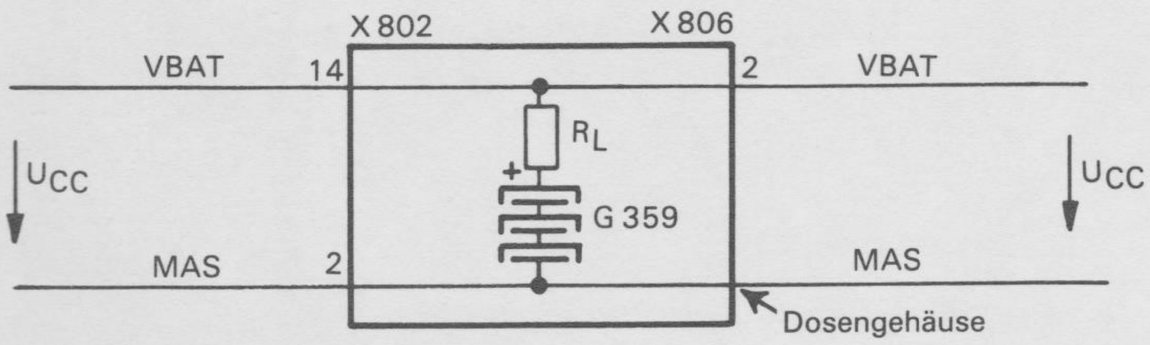
VBAT VBAT

Beschreibung	X800/X801	X802	X804/X805	X806
4.1	–	14	2	2

SV 12-1101B Batterie-Anschluss

SV 12-1101B-1 Adapter- bzw. Funkgerät-Anschluss

Der **Batterieanschluss** dient als:
– SV 12-1101B : Speisedurchführung Batterie/Adapter
– SV 12-1101B-1: Speisedurchführung Adapter/Schlüsseleingabe
– Ladung der eingebauten Pufferbatterie G359.



Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{CC}	**4,4**	5	**6**	V	
R_L		1,5		kΩ	

Weitere Daten für G359 siehe VBUF

VBUF

VBUF

Beschreibung	X800/X801	X802	X804/X805	X806
4.1	–	15	–	–

Digitalprint **Schlüsselspeicherpufferbatterie**

VBUF ist die auf X802 geführte Schlüsselrechnerspeisung. Der Schlüsselspeicherbatterieanschluss dient der Pufferbatteriekontrolle (siehe Kap. 7.3).

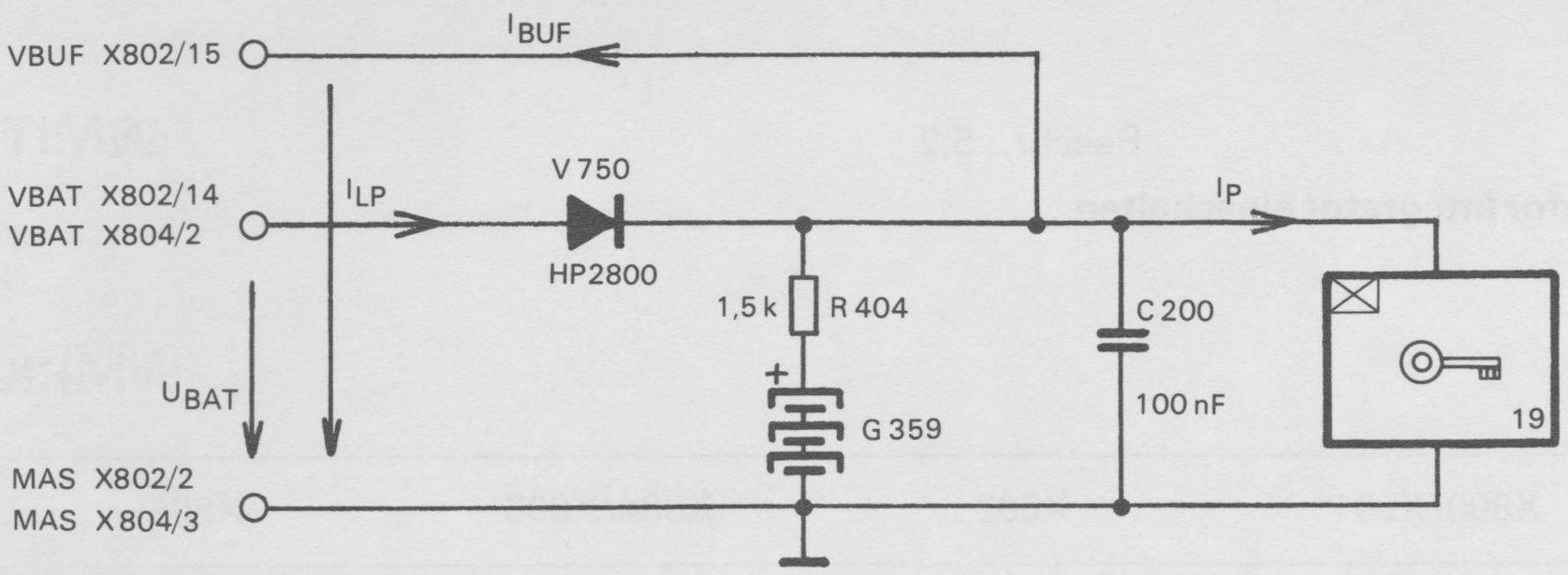


Fig. 9.6 Pufferbatterie

Symbol	min.	typ.	max.	Einheit	Bemerkung
U_{BUF}	3,3	3,6	4,2	V	für VBAT = 0V
U_{BUF}	4,5	4,7	4,9	V	für VBAT = 5V
I_p		0,1	10	µA	
Q		10		mAh	
T_H	1	12		Monate	bei 0,8 Q
I_{BUF}			0,5	mA	externe Belastung
I_{LP}	0,3	0,7	3,4	mA	Ladestrom

Q = Kapazität der Pufferbatterie G359
I_P = Entladestrom durch den Schlüsselrechner
T_H = Schlüsselhaltezeit bei 0,8 Q
I_{LP} = Ladestrom bei VBAT = 5 V

WASI

Beschr.: 5.2

WASI

Analogprint **Delta-Modulator Eingangssignal**

WDIN

Beschr.: 5.4

WDIN

Analogprint **Delta-Demodulator Integratorspeicher**

WDIT Beschr.: 5.4 **WDIT**

Analogprint **Delta-Demodulator Integrator einschalten**

WEN Beschr.: 6.3 **WEN**

Digitalprint **Write Enable (invers)** RAM

WMIN Beschr.: 5.2 **WMIN**

Analogprint **Delta-Modulator Integratorspeicher**

WMIT Beschr.: 5.2 **WMIT**

Analogprint **Delta-Modulator Integrator einschalten**

WMRK **WMRK**

Beschreibung	X800/X801	X802	X804/X805	X806
5.2	16	–	–	–

Analogprint **Delta-Modulator Rückkopplung**

WSIG Beschr.: 5.4 **WSIG**

Analogprint **Delta-Demodulator Ausgangssignal**

ZDAT Beschr.: 6.3 **ZDAT**

Digitalprint **abgetastete Sprachsegment-Speicher Daten**

20L+H Beschr.: – **20L+H**

Digitalprint Rufrisiko (Ruferkennung)

40L+H Beschr.: 4.4.2 **40L+H**

Digitalprint Ruferkennung

Ausführungsänderungen vorbehalten. Die Messwerte in der Serviceanleitung sind typische Werte; sie sind von Fabrikations- und Bauelemententoleranzen abhängig.

Legende

- A Analogteil
- D Digitalteil
- 1 Regelverstärker
- 2 Bandsperrfilter
- 3 Tiefpassfilter
- 8 Bandpassfilter
- 9 FSK Demodulator
- 10 Pegeldetektor
- 11 Pegeldetektor
- 12 Quarzoszillator
- 13 Teiler 10:1
- 14 Tiefpassfilter
- 15 Analog-Digital Wandler
- 16 Digital-Analog Wandler
- 17 Sprachspeicher
- 18 Speicheransteuerung
- 19 Schlüsselrechner
- 20 Schlüsselspeicher
- 21 Pufferbatterie
- 22 Slave Programmregister
- 23 Master Programmregister
- 24 Programm Korrekt Zähler
- 25 Programmkamm
- 26 Ablaufsteuerung, Taktaufbereitung
- 27 Ruferkennung
- 28 Speisung, Überwachung
- 29 Additionsstufe
- 30 Verschleierungssystem
- 31 Ein/Aus Schalter

** ** VERICRYPT 1100 ** **

Pruefprotokoll

Sprachverschleierungsgeraet ENX-5 BBC CH-5300 Turgi

Typ: SV12-1101B-1 Ident.-Nr.: HENR 207525R1
Geraetenummer: HE644833/014 Datum: 31.08.1990

*** Stromaufnahme bei 5V ***					
Hauptspeisung	IAPOS	min 11mA	max 16mA	=	13.67 mA
Pufferbatterieladung	IVBAT	min .3mA	max 3mA	=	.72 mA
*** Pufferbatterie ***					
Leerlaufspannung	UVBUF	min 3.4V	max 4.2V	=	4.02 V
Kurzschlussstrom	IVBUF	min 2.2mA	max 3mA	=	2.62 mA
Ladespannung	UVBUF	min 4.4V	max 4.8V	=	4.55 V
*** Spannungsueberwachung ***					
Ausschaltschwelle		min 4.2V	max 4.4V	=	4.34 V
Einschaltschwelle		min 4.4V	max 4.6V	=	4.53 V
Ausschaltverzoegerung		min 1mS	max 7mS	=	2 mS
Einschaltverzoegerung		min 100mS	max 1000mS	=	183 mS
*** Ausgangspegel Senden UNFS bei 200mV Eingangsspannung ***					
DC-Offsetspannung		min-200mV	max 200mV	=	4 mV
Signal- und Pilotspannung		min 190mV	max 210mV	=	199 mV
Pilot/Signal Verhaeltnis		min 9dB	max 11dB	=	10.2 dB
Klarsignalspannung		min 170mV	max 200mV	=	190 mV
*** Ausgangspegel Empfang UNFE bei 160mV Eingangsspannung ***					
DC-Offsetspannung		min-200mV	max 200mV	=	1 mV
Kryptosignalspannung		min 190mV	max 230mV	=	197 mV
Klarsignalspannung		min 135mV	max 160mV	=	150 mV
Rufsignalspannung		min 100mV	max 120mV	=	114 mV
*** Geraeuschabstand ueber ganze Kryptoverbindung ***					
Signal-Rausch-Abstand		min 17dB	max 20dB	=	18.9 dB
Restgeraeuschabstand		min 35dB	max 45dB	=	39.1 dB
*** Regelzeiten bei Pegelsprungen ***					
Senden -6 dB-Sprung		min 2000mS	max 10000mS	=	2644 mS
Empfang -16 dB-Sprung		min 100mS	max 600mS	=	200 mS
*** Rufdurchschaltung ***					
Erkennungszeit bei 1750 Hz		min 1000mS	max 1500mS	=	1185 mS
*** Automatische Klar/Krypto-Erkennung ***					
Kryptoerkennungszeit		min 360mS	max 560mS	=	419 mS
Kryptoabfallverzoegerung		min 1200mS	max 1800mS	=	1565 mS
*** Synchronisierzeit ***					
Mittelwert aus 5 Messungen		min 1400mS	max 4400mS	=	3711 mS